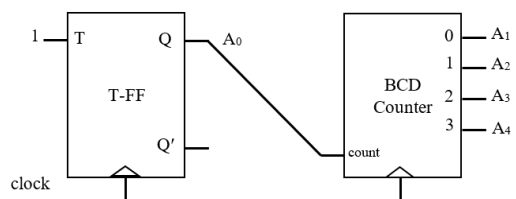




۱- (۴ نمره)



الف- با استفاده از تعداد کافی D-FF و بدون استفاده از reset آسنکرون، یک شمارنده سنکرون بالاشمار BCD بسازید که فقط وقتی بشمارد که ورودی count آن یک است. توجه کنید اجازه ندارید count را با clock ترکیب کنید. ب- فرض کنید خروجی مدار روبه‌رو به صورت $A_4A_3A_2A_1A_0$ باشد. توضیح دهید این مدار چه کاری انجام می‌دهد.

پاسخ:

الف- جدول حالت و جداول کارنو را رسم می‌کنیم تا ورودی FFها به‌دست آید.

A	B	C	D	A ⁺	B ⁺	C ⁺	D ⁺
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	0	0	0	0
1	0	1	0	x	x	x	x
1	0	1	1	x	x	x	x
1	1	0	0	x	x	x	x
1	1	0	1	x	x	x	x
1	1	1	0	x	x	x	x
1	1	1	1	x	x	x	x

AB	CD	00	01	11	10
00	00	0	0	x	1
01	00	0	0	x	0
11	00	0	1	x	x
10	00	0	0	x	x

$$A^+ = AC'D' + BCD$$

AB	CD	00	01	11	10
00	00	0	1	x	0
01	00	0	1	x	0
11	00	1	0	x	x
10	00	0	1	x	x

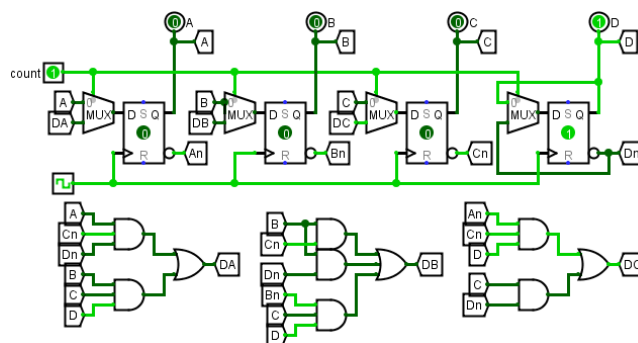
$$B^+ = BC' + BD' + B'CD$$

AB	CD	00	01	11	10
00	00	0	0	x	0
01	00	1	1	x	0
11	00	0	0	x	x
10	00	1	1	x	x

$$C^+ = A'C'D + CD'$$

AB	CD	00	01	11	10
00	00	1	1	x	1
01	00	0	0	x	0
11	00	0	0	x	x
10	00	1	1	x	x

$$D^+ = D'$$

ب- هر بار که A_0 یک باشد، شمارنده BCD یک واحد می‌شمارد، بنابراین رشته زیر شمرده می‌شود:

0 000 0 → 0 000 1 → 0 001 0 → 0 001 1 → 0 010 0 → 0 010 1 → 0 011 0 → 0 011 1 → 0 100 0 → 0 100 1 → 0 101 0
→ 0 101 1 → 0 110 0 → 0 110 1 → 0 111 0 → 0 111 1 → 1 000 0 → 1 000 1 → 1 001 0 → 1 001 1 → 0 000 0

بنابراین، این مدار یک شمارنده چهاربیتی بالاشمار است که از صفر تا ۱۹ را می‌شمارد.

بارمبندی:

بند الف: هر ورودی FF (بدون count) ۰.۵، نمره،

وصل درست count: ۰.۵، نمره. اگر count را با clock ترکیب (AND) کنند یا اگر اصلاً count نداشته باشند، ۰.۵، نمره کم شود.

اگر D-FF را به T-FF تبدیل کنند و شمارنده را بسازند، اشکالی ندارد.

بند ب: ۱.۵، نمره

۲- (۴ نمره) جدول حالت زیر را تا جای ممکن ساده کنید، جدول حالت جدید را رسم کرده و مدار حاصل را با JK-FF بسازید.

حالت فعلی	حالت بعدی		خروجی	
	x=0	x=1	x=0	x=1
a	c	b	0	0
b	g	f	1	0
c	a	f	0	0
d	a	e	0	0
e	d	c	0	1
f	h	b	1	0
g	d	a	0	1
h	d	c	0	1

b	×						
c	(a,c) (b,f) ✓	×					
d	(a,c) (b,e) ×	×	(e,f) ×				
e	×	×	×	×			
f	×	(g,h) (b,f) ✓	×	×	×		
g	×	×	×	×	(a,c) ✓	×	
h	×	×	×	×	✓	×	(a,c) ✓
	a	b	c	d	e	f	g

ab \ x	00	01	11	10
0	0	1	×	×
1	0	0	×	×

$$J_1 = bx'$$

ab \ x	00	01	11	10
0	×	×	0	1
1	×	×	1	0

$$K_1 = bx + b'x'$$

ab \ x	00	01	11	10
0	0	×	×	1
1	1	×	×	1

$$J_0 = a + x$$

ab \ x	00	01	11	10
0	×	0	0	×
1	×	0	1	×

$$K_0 = ax$$

ab \ x	00	01	11	10
0	0	1	0	0
1	0	0	1	0

$$y = a'bx' + abx$$

پاسخ:

حالت‌های معادل:

$$a \equiv c, b \equiv f, e \equiv g \equiv h$$

جدول حالت نهایی:

حالت فعلی	حالت بعدی	خروجی	J ₁	K ₁	J ₀	K ₀
a (00)	a (00)	0	0	×	0	×
a (00)	b (01)	0	0	×	1	×
b (01)	e (11)	1	1	×	×	0
b (01)	b (01)	0	0	×	×	0
d (10)	b (01)	0	×	1	1	×
d (10)	e (11)	0	×	0	1	×
e (11)	d (11)	0	×	0	×	0
e (11)	a (00)	1	×	1	×	1

بارمبندی:

یافتن حالت‌های معادل: ۱,۵ نمره

ورودی J و K: هر کدام ۰,۵ نمره

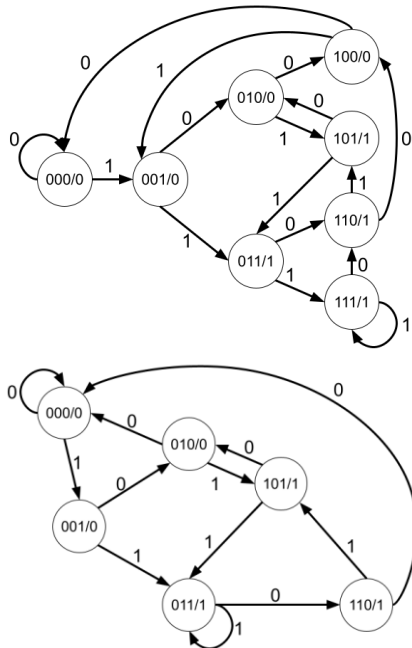
رسم شکل: ۰,۵ نمره

اگر clock را وصل نکرده باشند: کسر ۰,۲۵ نمره

۳- (۳ نمره) با استفاده از تعداد کافی D-FF، یک مدار مور بسازید با یک ورودی و یک خروجی که مدار اکثریت بین سه بیت آخر باشد. به عبارت دیگر، خروجی در صورتی یک است که بین آخرین سه بیت دریافت شده در ورودی تعداد یک‌ها بیش از تعداد صفرها باشد.

پاسخ:

ابتدا نمودار حالت و جدول حالت را رسم کرده و سپس ورودی فلیپ‌فلاپ‌ها را به دست می‌آوریم. نمودار حالت اولیه ۸ حالت دارد که می‌توانیم آن را به ۶ حالت ساده کنیم.



Q_2	Q_1	Q_0	x	Q_2^+	Q_1^+	Q_0^+	y
0	0	0	0	0	0	0	0
0	0	0	1	0	0	1	0
0	0	1	0	0	1	0	0
0	0	1	1	0	1	1	0
0	1	0	0	0	0	0	0
0	1	0	1	1	0	1	0
0	1	1	0	1	1	0	1
0	1	1	1	0	1	1	1
1	0	0	0	x	x	x	x
1	0	0	1	x	x	x	x
1	0	1	0	0	1	0	1
1	0	1	1	0	1	1	1
1	1	0	0	0	0	0	1
1	1	0	1	1	0	1	1
1	1	1	0	x	x	x	x
1	1	1	1	x	x	x	x

$$Q_1^+ = D_1 = Q_0$$

$$Q_0^+ = D_0 = x$$

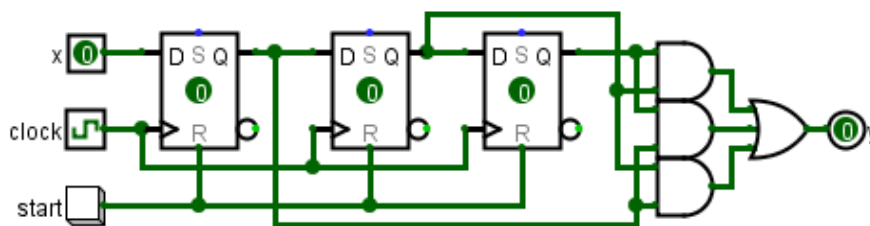
Q_2Q_1 Q_0x	00	01	11	10
00	0	0	0	x
01	0	1	1	x
11	0	0	x	0
10	0	1	x	0

$$Q_2^+ = D_2 = Q_1Q_0'x + Q_1Q_0x'$$

Q_2Q_1 Q_0x	00	01	11	10
00	0	0	1	x
01	0	0	1	x
11	0	1	x	1
10	0	1	x	1

$$y = Q_2Q_1 + Q_1Q_0 + Q_2Q_0$$

اگر نمودار حالت را ساده نکنیم، خواهیم داشت: $Q_2^+ = D_2 = Q_1$



بارمبندی:

رسم نمودار حالت (یا رسم مستقیم جدول حالت): ۵، ۰ نمره

ورودی هر FF و خروجی: هر کدام ۵، ۰ نمره

رسم شکل: ۵، ۰ نمره

اگر clock را وصل نکرده باشند: کسر ۲۵، ۰ نمره

فرقی ندارد که حالت‌ها را ساده کنند یا نه، هر دو راه درست است.

اگر بدون رسم نمودار و جدول حالت، مستقیماً از شیفت رجیستر استفاده کرده‌اند، نیم نمره کم شود، چون سر جلسه چندین بار تذکر دادم که نباید این کار را بکنند.

۴- (۳ نمره) با استفاده از سه T-FF و گیت‌های منطقی، مداری بسازید که به ترتیب زیر بشمارد:

$0 \rightarrow 1 \rightarrow 3 \rightarrow 6 \rightarrow 10 \rightarrow 15 \rightarrow 21 \rightarrow 28 \rightarrow 0$

پاسخ:

راه حل ۱: یک شمارنده سه‌بیتی بالا شمار می‌سازیم و سپس هر حالت را به یکی از حالت‌های متناظر تبدیل می‌کنیم.

Q_2	Q_1	Q_0	A	B	C	D	E
0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	1
0	1	0	0	0	0	1	1
0	1	1	0	0	1	1	0
1	0	0	0	1	0	1	0
1	0	1	0	1	1	1	1
1	1	0	1	0	1	0	1
1	1	1	1	1	1	0	0

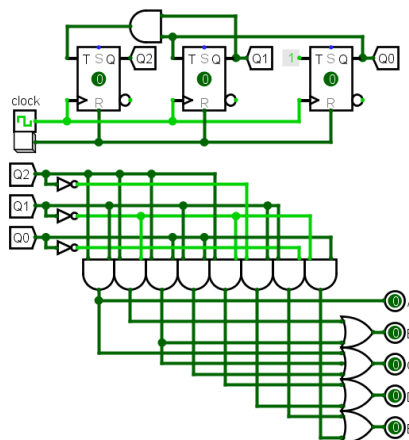
$$A = Q_2 Q_1$$

$$B = Q_2 Q_1' + Q_2 Q_0$$

$$C = Q_2 Q_1 + Q_2 Q_0 + Q_1 Q_0$$

$$D = Q_2 Q_1' + Q_2' Q_1$$

$$E = Q_1 Q_0' + Q_1' Q_0$$



راه حل ۲: مداری می‌سازیم که بیت‌های کم‌ارزش رشته زیر را بشمارد و سپس دو خروجی اضافه برای بیت‌های پرارزش تولید می‌کنیم:

$00000 \rightarrow 00001 \rightarrow 00011 \rightarrow 00110 \rightarrow 01010 \rightarrow 01111 \rightarrow 10101 \rightarrow 11100 \rightarrow 00000$

Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	T_2	T_1	T_0	A	B
0	0	0	0	0	1	0	0	1	0	0
0	0	1	0	1	1	0	1	0	0	0
0	1	0	1	1	1	1	0	1	0	1
0	1	1	1	1	0	1	0	1	0	0
1	0	0	0	0	0	1	0	0	1	1
1	0	1	1	0	0	0	0	1	1	0
1	1	0	0	1	0	1	0	0	0	0
1	1	1	1	0	1	0	1	0	0	1

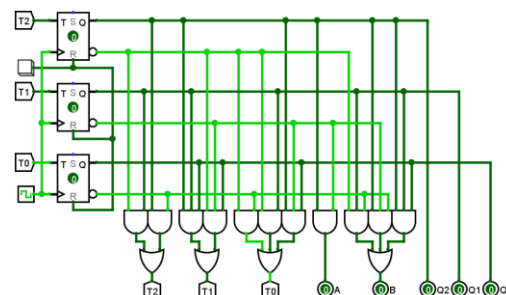
$$T_2 = Q_2' Q_1 + Q_2 Q_0'$$

$$T_1 = Q_2 Q_1 Q_0 + Q_2' Q_1' Q_0$$

$$T_0 = Q_2' Q_0' + Q_2' Q_1 + Q_2 Q_1' Q_0$$

$$A = Q_2 Q_1'$$

$$B = Q_2' Q_1 Q_0' + Q_2 Q_1' Q_0' + Q_2 Q_1 Q_0$$

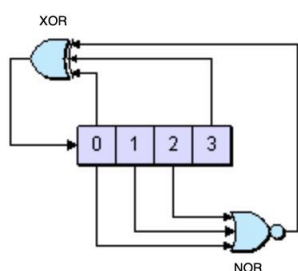


بارم‌بندی:

در هر کدام از دو راه حل باید پنج عبارت جبری به دست آوردند که هر کدام ۵، ۰ نمره دارد.

رسم شکل: ۵، ۰ نمره

اگر از شمارنده آسنکرون استفاده کنند، ۵، ۰ نمره کم شود، چون چند بار سر جلسه تذکر دادم که شمارنده باید سنکرون باشد.



۵- (۳ نمره) مدار مقابل از یک ثبات انتقالی (shift register) چهاربیتی و دو گیت XOR و NOR تشکیل شده است. اگر مقدار اولیه آن 0001 باشد پیدا کنید که چه رشته‌ای را می‌شمارد.

پاسخ:

Clock	q0	q1	q2	q3
--	0	0	0	1
1	0	0	0	0
2	1	0	0	0
3	1	1	0	0
4	1	1	1	0
5	1	1	1	1
6	0	1	1	1
7	1	0	1	1
8	0	1	0	1
9	1	0	1	0
10	1	1	0	1
11	0	1	1	0
12	0	0	1	1
13	1	0	0	1
14	0	1	0	0
15	0	0	1	0

بارم‌بندی:

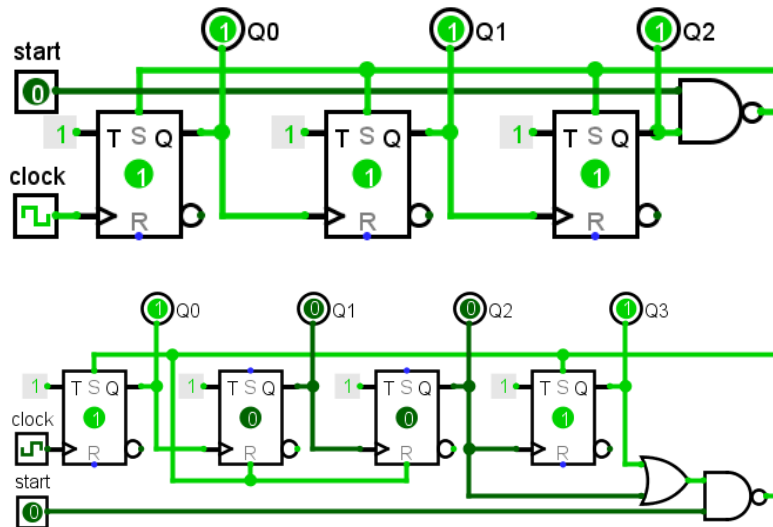
هر دو حالت متوالی (صرف‌نظر از این که حالت اولی درست به‌دست آمده یا نه): ۲، ۰ نمره دارد

۶- (۳ نمره) دو شمارنده آسنکرون با شرایط زیر بسازید. برای ساخت آنها می‌توانید از T-FF هایی استفاده کنید که دارای ورودی‌های preset و clear هستند.

الف- یک شمارنده دودویی آسنکرون پایین‌شمار که با یک شدن سیگنال start از عدد ۷ شروع به شمارش کند و تا عدد ۴ بشمارد، سپس به ۷ برگردد و ادامه دهد.

ب- یک شمارنده BCD پایین‌شمار که با یک شدن سیگنال start از عدد ۹ شروع به شمارش کند و تا عدد ۴ بشمارد، سپس به ۹ برگردد و ادامه دهد.

پاسخ:



بارم‌بندی:

در هر کدام از دو بند:

اتصال درست ورودی T-FF ها: ۰,۲۵ نمره، اتصاف درست clock ها: درمجموع ۰,۵ نمره، اتصال درست start و ترکیب آن با بیت پرارزش: ۰,۷۵ نمره

طبعاً اگر ورودی‌های preset و clear را active-low فرض کرده باشند، به جای گیت‌های NAND باید از گیت‌های AND استفاده کنند.

موفق باشید