

پاسخ تکلیف ۶ - انتقال ثبات ها و دستورات کامپیوتر پایه

124/4941

معماري كامپيوتر



معماری کامپیوتر پاسخ تکلیف شماره ۶



۱) کامپیوتر پایه دارای ۶۴ ثبات و یک واحد حافظه اصلی با 512K کلمه ۳۲ بیتی است. بیتهای انتخاب گذرگاه، ثباتهای DR ، AR،PC و DR را بنویسید.

۶۴ ثبات و یک واحد حافظه نیاز به ۷ بیت برای انتخاب باس دارد.

۲^{۱۹} خانه حافظه داریم. بنابراین ۱۹ بیت برای آدرسی دهی حافظه نیاز است .ثبات های آدرس دهی باید ۱۹ بیتی باشند.

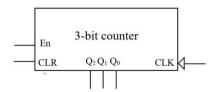
کلمه ها ۳۲ بیتی اند، ثبات هایی که با داده ها کار میکنند باید ۳۲ بیتی باشند.

Bus Select: 7 bits

PC, *AR*: 19 bits

DR, *AC*: 32 bits

۲) بو سیله یک شمارنده باینری سه بیتی با بازنشانی همگام و با استفاده از اجزای زیر یک شمارنده طراحیکنید که دنبالهی زیر را بشمارد:



$$3 \rightarrow 5 \rightarrow 7 \rightarrow 9 \rightarrow 11 \rightarrow 13 \rightarrow 3 \rightarrow 5$$

در طرح خود می توانید از جمع کننده، ضــرب کننده، شــیفتدهنده و مدارهای منطقی یایه استفاده کنید.

ابتدا رابطه دنباله را بدست می آوریم.

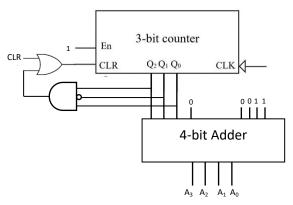
$$2\times0+3\rightarrow2\times1+3\rightarrow2\times2+3\rightarrow2\times3+3\rightarrow2\times4+3\rightarrow2\times5+3\rightarrow\cdots$$

این رابطه به صورت 2x+3 است.پس درهر کلاک با دو برابر کردن (شیفت به چپ) و جمع با عدد سه(۰۰۱۱) دو $(2\times 5+3=13)$ ($\overline{Q_2}Q_1\overline{Q_0}$) عددهای دنباله به دست میآیند. وقتی در شیمارنده به عدد $(2\times 5+3=13)$ (reset می کنیم تا دوباره شمارش اعداد را از ابتدا تکرار کند.



معماری کامپیوتر باسخ تکلیف شماره ۶





۳) رجیستر R مقدار اولیهی ۱۰۰۱۱۰۰۰ را دارد.

الف) این رجیستر پس از یک شیفت محاسباتی از راست و یک شیفت چرخشی از چپ، سپس یک شیفت منطقی از راست، چه مقداری به خود می گیرد؟ (مرحله به مرحله بیان کنید)

ashr بس از یک شیفت محاسباتی از راست : cil بی از یک شیفت چرخشی از چپ : shr بس از یک شیفت منطقی از راست:

ب) اگر بر روی رجیستر با همان مقدار اولیه خود یک شیفت محاسباتی از چپ اعمال شود، چه مقداری به خود می گیرد؟ آیا سرریز رخ می دهد ؟

در حالت اولیه اگر یک شیفت محاسباتی از چپ داشته باشیم دچار سرریز می شود زیرا بیت علامت حفظ نمی شود.

۴) ثبات در ابتدا مقادیر اولیه زیر را دارند :

AR	BR	CR	DR
11110010	11111111	10111001	11101010

بررسی کنید بعد از انجام هر یک از ریزعملگرهای متوالی زیر چه مقداری در هر کدام از این ثباتها قرار می گیرد.

 $AR \leftarrow AR + BR$ ---> add BR to AR : 11110001 $CR \leftarrow CR \land DR$ ---> and CR to DR : 10101000 $BR \leftarrow BR + 1$ ---> increment BR : 00000000 $AR \leftarrow AR - CR$ ---> subtract CR from AR : 00000000



معماری کامپیوتر پاسخ تکلیف شماره ۶



۵) سیکل برداشت و آدرس دهی غیرمستقیم (Indirect) و اجرای دستورات SNA ،ISZ ،BSA ،BUN و اجرای دستورات بالا در حد یک جمله توضیح دهید که چه کاری انجام می دهد و چه کاربردی دارد.

سیکل برداشت و آدرس دهی غیرمستقیم (Indirect): واکشی دستور و بدست آوردن آدرس موثر

$$T_0: AR \leftarrow PC$$
 $T_1: IR \leftarrow M[AR], PC \leftarrow PC + 1$
 $T_2: Decode\ IR(12 - 14), AR \leftarrow IR(0 - 11), I \leftarrow IR(15)$
 $D_7IT_3: AR \leftarrow M[AR]$

(BUN (Branch Unconditional) این دستور بدون هیچ شرطی برنامه را به آدرس دستوری میبرد که آدرس موثر آن مشخص شده باشد. (همانند goto) و مقدار PC را به آدرس مورد نظر تغییر میدهد.

$$D_5T_4: PC \leftarrow AR, SC \leftarrow 0$$

BSA (Branch and Save Return Address) این دستور به یک بخش از برنامه رجوع می کند. مکان فعلی اجرای برنامه را در آدرس مؤثری که با خود دارد ذخیره می کند، سپس PC را یکی بعد از آن آدرس موثر قرار می دهد. این دستور همانند call است و برای فراخوانی زیرروال و توابع کاربرد دارد.

$$D_5T_4$$
: $M[AR] \leftarrow PC$, $AR \leftarrow AR + 1$
 D_5T_5 : $PC \leftarrow AR$, $SC \leftarrow 0$

آدرس اولین دستوری است که بعد از بازگشت از تابع باید اجرا شود. $[AR] \leftarrow PC$

(آدرس اولین دستوری است که باید بعد از پرش اجرا شود آدرس اولین دستور تابع زیرروال AR+1

ISZ (Increment and skip if zero): این دستور برای افزایش یک واحدی کلمه ای است که آدرس موثر آن داده شده است.

مقدار کلمه مشخص شده توسط آدرس مؤثر در حافظه را یکی اضافه کرده و اگر برابر صفر شد، آنگاه دستور بعدی اجرا نمی شود و به PC یک واحد اضافه می شود. (می توان برای شمارنده حلقه استفاده شود). نمی توان به طور مستقیم مقدار یک خانه از حافظه را اضافه کرد، ابتدا باید در رجی ستر DR ریخته شود، مقدار آن را یک واحد زیاد کرد و سپس مقدار ا ضافه شده را در خانه حافظه مورد نظر نوشت.

$$D_6T_4 \colon DR \leftarrow M[AR]$$

$$D_6T_5 \colon DR \leftarrow DR + 1$$

$$D_6T_6 \colon M[AR] \leftarrow DR, \text{if } DR = 0 \text{ then } PC \leftarrow PC + 1, SC \leftarrow 0$$

(به دو SNA (Skip if AC is Negative): اگر مقدار ذخیره شده در AC یک مقدار منفی باشد، دستور بعد از آن اجرا نمی شود (به دو SNA (Skip if AC is Negative): و مقدار PC یک واحد زیاد می شود. اما اگر مقدار AC>0 مثبت با شد همان د ستور بعد اجرا می شود. برای دستورات شرطی کاربرد دارد.

$$D_7 I' T_3 IR(3)$$
: if $AC(15) = 1$ then $PC \leftarrow PC + 1$, $SC \leftarrow 0$



معماری کامپیوتر یاسخ تکلیف شماره ۶



(Input Character) ایم از کاراکتر 8 بیتی را که از ورودی خوانده و در رجیستر INPR قرار دارد را در ۸ بیت کم ارزش AC ذخیره می کند و مقدار flag ورودی را صفر می کند (به معنای دریافت اطلاعات و آماده برای دریافت داده جدید).

$$D_7IT_3IR(11)$$
: $AC(0-7) \leftarrow INPR, FGI \leftarrow 0, SC \leftarrow 0$

۶) محتوای تعدادی از خانههای حافظه کامپیوتر مبنا مطابق زیر میباشد. تعیین نمایید که پس از توقف:

ادرس	حافظه
0	4004F
1	F881H
2	777FH
3	FFFEH
4	2001H
5	0002H
6	3003H
7	3008H
8	6003H
9	4004H
10	7001H

الف) چند دستورالعمل اجرا می شود؟

۶ دستور

ب) چند مراجعه به حافظه انجام می شود (مجموع خواندن و نوشتن)

در کل ۱۰ دســتور: ۶ دســتور برای خواندن دســتورات و ۲ دســتور برای خواندن از حافظه و دو دستور برای نوشتن در حافظه

ج) محتوای IR ، PC،AR ،DR ،AC و E را پس از توقف تعیین نمایید.

AC=7001, DR=777F, IR=7001, AR=001, PC=009, E=0

ادرس	حافظه	دستور	
0	4004F	BUN 4	<i>PC</i> ← 4
1	F881H		
2	777FH		
3	FFFEH 7001H		
4	2001H	LDA 1	$PC \leftarrow 5$, $AR \leftarrow 1$
	200111		$AC \leftarrow M[AR] \% AC \leftarrow F881H$
		AND 2	$PC \leftarrow 6$, $AR \leftarrow 2$
5	0002H		$DR \leftarrow M[AR] \%DR : 777FH$
			$AC \leftarrow AC \text{ and } DR \%AC \leftarrow (F881H \text{ and } 777FH) = 7001H$
6	3003H	STA 3	$PC \leftarrow 7$, $AR \leftarrow 3$
6	300311		$M[3] \leftarrow AC \%M[AR] = 7001H$
7	200011	STA 8	$PC \leftarrow 8$, $AR \leftarrow 8$
/	3008H		$M[8] \leftarrow AC \%M[8] \leftarrow 7001H$
	600311700411	HLT	<i>PC</i> ← 9
8	6003H 7001H		Halt computer
9	4004H		
10	7001H		



معماری کامپیوتر پاسخ تکلیف شماره ۶



۷) مجموعه دستورات روبرو را که در خانههای M[0] تا M[16] قرار دارد در نظر بگیرید.

0	BUN 6	6	LDA 1	12	LDA 2
1		7	CMA	13	ADD 4
2		8	STA 3	14	BUN 9
3		9	ISZ 3	15	STA 6
4		10	BUN 12	16	HLT
5		11	BUN 15		

الف) این دستورات چه عملی را انجام میدهند؟

مقدار خانه آدر 1 حافظه را مکمل می کند و در خانه \overline{AC} ، عدد، اگر این مقدار 1- بود، \overline{AC} را در خانه ششم حافظه ذخیره می کند و در غیر این صورت در یک حلقه تا زمانی که مقدار محتوای خانه \mathbb{Z} \mathbb{Z}

آدرس	دستور	توضيحات
0	BUN 6	<i>PC</i> ← 6 , <i>goto</i> 6
6	LDA 1	$PC \leftarrow 7$, $AC \leftarrow M[1]$
7	CMA	$PC \leftarrow 8$, $AC \leftarrow \overline{AC}$
8	STA 3	$PC \leftarrow 9 \ M[3] \leftarrow AC$
		$PC \leftarrow 10 , DR \leftarrow M[3]$
9	ISZ 3	$DR \leftarrow DR + 1$, $M[3] \leftarrow DR$
		$if (DR == 0) then PC \leftarrow 11$
10	BUN 12	<i>PC</i> ← 12
11	BUN 15	<i>PC</i> ← 15
12	LDA 2	$PC \leftarrow 13, AC \leftarrow M[1]$
13	ADD 4	$PC \leftarrow 13$, $DR \leftarrow M[4]$, $AC \leftarrow AC + DR$
14	BUN 9	<i>PC</i> ← 9
15	STA 6	$PC \leftarrow 16$, $M[6] \leftarrow AC$
16	HLT	$PC \leftarrow 17$, Halt computer

```
AC \leftarrow M[1]
AC \leftarrow \overline{AC}
M[3] \leftarrow AC
repeat:
If ((M[3] + 1) == 0)
M[6] \leftarrow AC
HLT
Else:
AC \leftarrow M[2]
AC \leftarrow AC + M[4]
goto repeat
```



معماری کامپیوتر پاسخ تکلیف شماره ۶



ب) برای خانه های حافظه [1] تا M[5] به دلخواه خود مقادیر اولیهای انتخاب نمایید. در پایان الگوریتم، مقدار این خانهها را تعیین کنید.

آدرس		مقدار
1	0001	0001
2	0011	0011
3	0100	0000
4	0101	0101
5	0110	0110
6		1000

ج) چند بار به حافظه رجوع کردهایم؟

د ستورات LDA و STA و ADD هر کدام یک مراجعه به حافظه دارند و د ستور ISZ دو د ستر سی یه حافظه دارد. برای مقادیر دلخواه شرط if دو بار چک شده است و یکبار بدنه if و یکبار بدنه else اجرا شده است پس در کل برای مقادیر دلخواه شرط is دو بار چک شده است و یکبار بدنه ADD و دو دستور ISZ اجرا شده است. پس ۱۳ دستور اجرا می شود. ۲ دستور مافظه اجرا شده است. به ازای هر بار تکرار حلقه یک د ستور ISZ، یک دستور ADD و یک دستور LDA به دستورات فوق اضافه می شود)

د) مقدار AC در پایان الگوریتم چیست؟

مقدار AC برابر با مقدار حافظه M[6] خواهد بود. اگر M[1] = 0 آنگاه مقدار M[1] می شود. برای M[6] می شود. برای if شرط if برقرار می شود) در غیر اینصورت مقدار AC برابر با M[6] یا مقدار حافظه M[6] می شود. برای مفروصات بخش ب مقدار AC برابر با ۱۰۰۰ می شود



معماری کامپیوتر پاسخ تکلیف شماره ۶



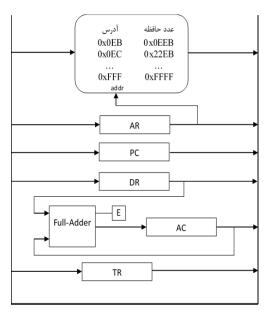
۸) دیاگرام باس زیر را در نظر بگیرید.

الگوریتمی بر حسب RTL بنویسید که در پایان، دو عدد OxBEEB و OxBEEB را با هم جمع کرده در رجیستر PC ذخیره کند. سپس در صورتی که حاصل جمع دارای رقم نقلی carry بود، رجیستر مقدار Ox000 را بگیرد. تعداد تایمینگها کمینه باشد.

○ مقدار اولیه رجیسترها به صورت زیر میباشد:

PC	AR	AC	DR	TR
0x0EB	0xFFF	OxFFFF	0xFFFF	0xFFFF

- در پاســخ خود به محدودیتهای باس داده شــده و نیز
 مسیرهای قابل استفاده توجه نمایید.
- همه رجیسترها توانایی inc ،clr ،Load و loc و loc ،clr ،Load و تأخیر full-adder قابل صرف نظر کردن است.
- حافظه قابلیت read و write آسنکرون را دارا میباشد.
 مقدار نهایی DR ،AC و AR هر چیزی میتواند باشد.



 $T_0: AR \leftarrow PC$

 $T_1: DR \leftarrow M[AR]$

 T_2 : AC \leftarrow DR, AR \leftarrow AR + 1

 $T_3: DR \leftarrow M[AR]$

 $T_4: AC \leftarrow AC + DR$

 $T_5: TR \leftarrow AC, PC \leftarrow 0$

 T_6 : if $(E = 1) PC \leftarrow PC - 1$



معماری کامپیوتر پاسخ تکلیف شماره ۶



۹) در کامپیوتر پایه میخواهیم دستورات ارجاع به حافظه را با مجموعه دستورات جدول روبرو جایگزین نماییم.
 ALU به XOR اجرای هر یک از این دستورات را از T4 به بعد مشخص نمایید. توجه کنید که قابلیت XOR به XOR به ZOR احرای هر یک از این دستورات را از T4 به بعد مشخص نمایید. توجه کنید که قابلیت XOR به XOR به XOR به XOR استفاده کامپیوتر پایه اضافه شده است، ولی عملیات تفریق ندارد. برای انجام عملیات تفریق از مکمل ۲ استفاده کنید.

سمبل	کد عمل	نشان سمبلیک	دستور
XOR	000	$AC \leftarrow AC \oplus M[EA]$	$D_0T_4:DR \leftarrow M[EA]$
			$D_0T_5: AC \leftarrow AC \oplus DR, SC \leftarrow 0$
ADM	001	$M[EA] \leftarrow AC + M[EA]$	$D_1T_4: DR \leftarrow M[EA]$
			$D_1T_5: AC \leftarrow AC + DR$
			$D_1T_6: M[EA] \leftarrow AC, SC \leftarrow 0$
SUB	010	$AC \leftarrow AC - M[EA]$	$D2T4:DR \leftarrow M[EA]$
			$D2T5:AC \leftarrow DR,DR \leftarrow AC$
			$D2T6: AC \leftarrow \overline{AC}$
			$D_2T_7: AC \leftarrow AC + 1$
			$D2T8:AC \leftarrow AC + DR,SC \leftarrow 0$
XCH	011	$AC \leftarrow M[EA], M[EA] \leftarrow AC$	$D3T4:DR \leftarrow M[EA]$
			$D3T5: M[EA] \leftarrow AC, AC \leftarrow DR, SC \leftarrow 0$
SEQ	100	If(M[EA] == AC) then	$D4T4:DR \leftarrow M[EA]$
		$PC \leftarrow PC + 1$	$D4T5:TR \leftarrow AC$, $AC \leftarrow DR \oplus AC$
			$D4T6if (AC = 0)then (PC \leftarrow PC + 1), AC \leftarrow TR, SC \leftarrow 0$
BPA	101	$If(AC > 0) then (PC \leftarrow M[EA])$	$D_5T_4: if (AC(15) = 0 \text{ and } AC \neq 0)$
			$then (PC \leftarrow AR), SC \leftarrow 0$

جدول دستورات كامپيوتر پايه

	Hexadec	imal code	
Symbol	I = 0	I = 1	Description
AND	0xxx	8xxx	AND memory word to AC
ADD	1xxx	9xxx	Add memory word to AC
LDA	2xxx	Axxx	Load memory word to AC
STA	3xxx	Bxxx	Store content of AC in memory
BUN	4xxx	Cxxx	Branch unconditionally
BSA	5xxx	Dxxx	Branch and save return address
ISZ	6xxx	Exxx	Increment and skip if zero
CLA	78	00	Clear AC
CLE	74	00	Clear E
CMA	72	.00	Complement AC
CME	7100		Complement E
CIR	7080		Circulate right AC and E
CIL	70	40	Circulate left AC and E
INC	70	20	Increment AC
SPA	70	10	Skip next instruction if AC positive
SNA	7008		Skip next instruction if AC negative
SZA	7004		Skip next instruction if AC zero
SZE	7002		Skip next instruction if E is 0
HLT	7001		Halt computer
INP	F800		Input character to AC
OUT	F400		Output character from AC
SKI	F200		Skip on input flag
SKO	F100		Skip on output flag
ION	F	080	Interrupt on
IOF	F040		Interrupt off