

La resistencia R28 evita problemas ya que la FPGA podría bloquear la programación de U7 porque PIO01\_0 tiene un pull-up activo durante el bootloader y la FPGA arrancaría pudiendo interferir RxD y TxD (que comparten).

Taller Proyectos 1. Datalogger

USB-Serial, Microcontroller  
PCB0-Power-USB

G4: Andrés, Iván, Lucía, Víctor R, Alonso

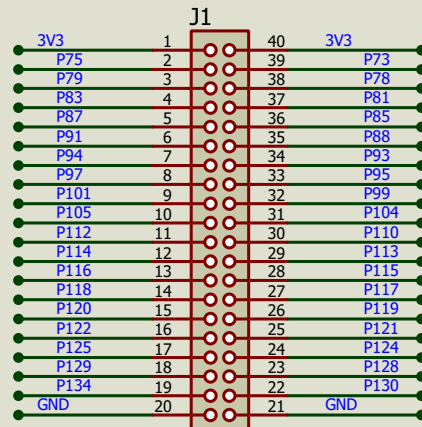
REV: 1

UVa

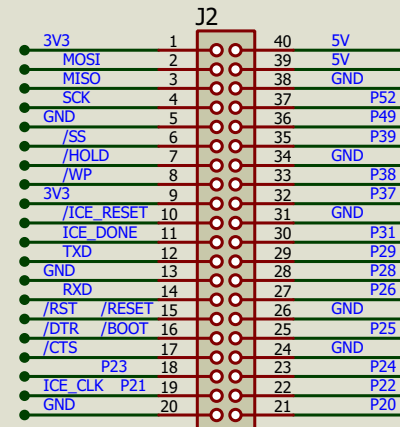
24/10/2025

11:05:59

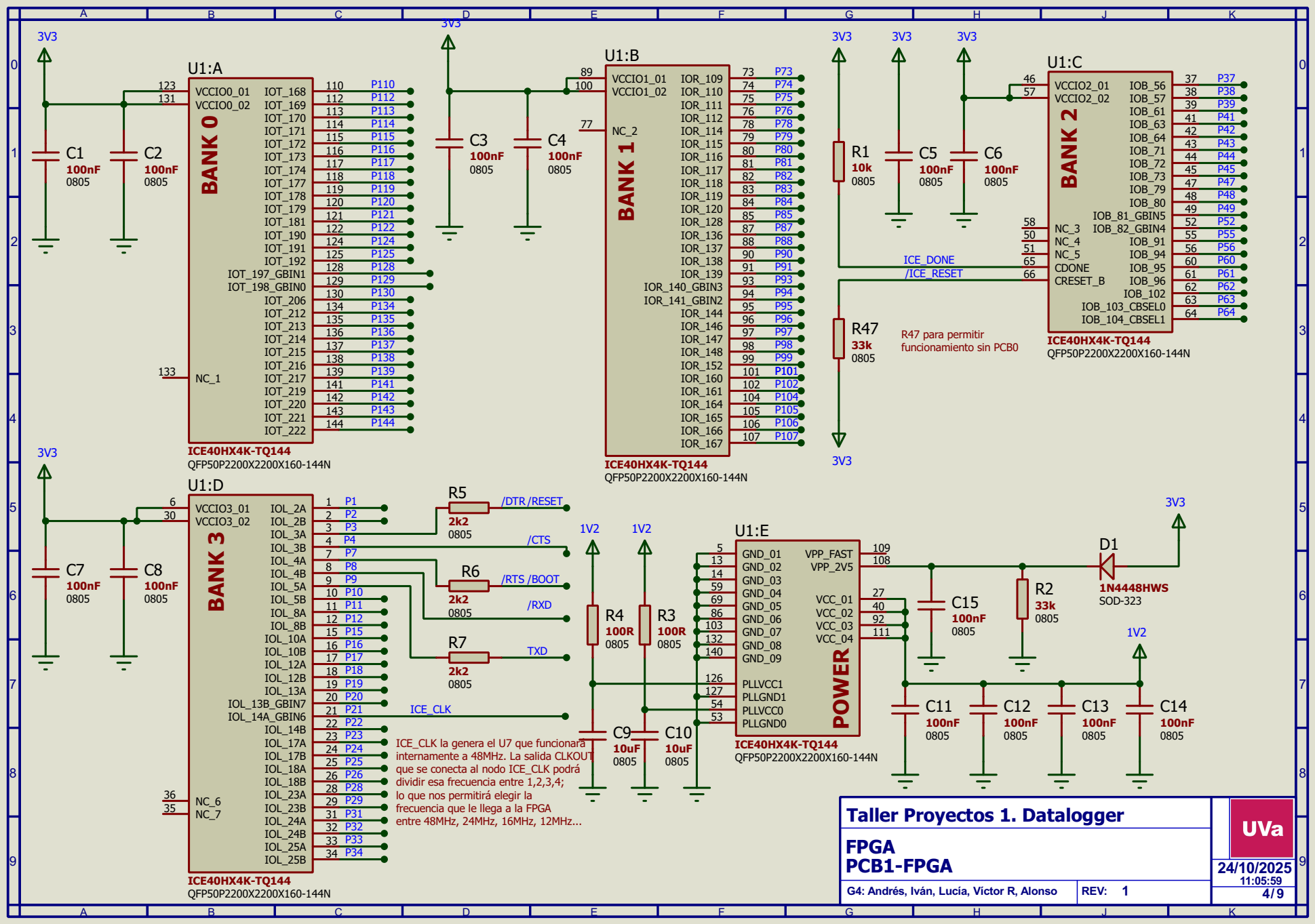
2/9

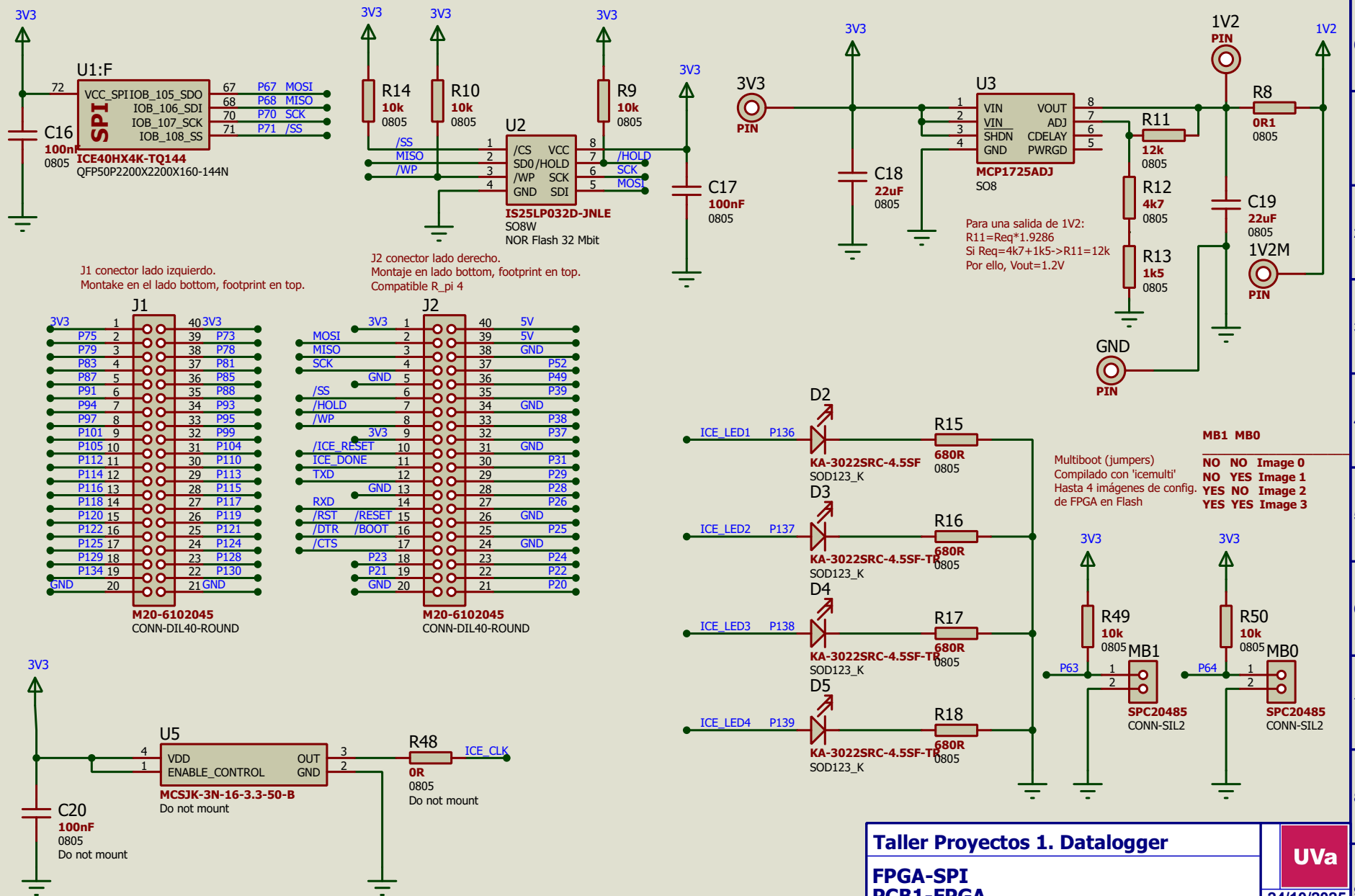


**2214S-40SG-85**  
CONN-DIL40-ROUND



**2214S-40GS-85**  
CONN-DIL40-ROUND





Taller Proyectos 1. Datalogger

FPGA-SPI  
PCB1-FPGA

G4: Andrés, Iván, Lucía, Víctor R, Alonso

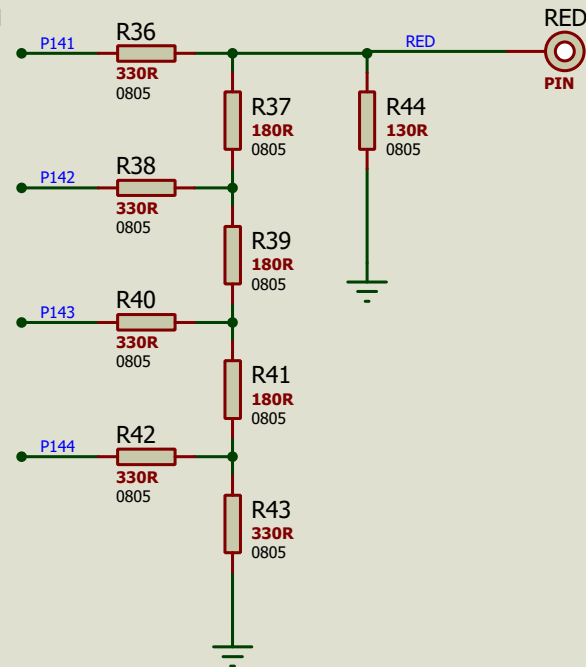
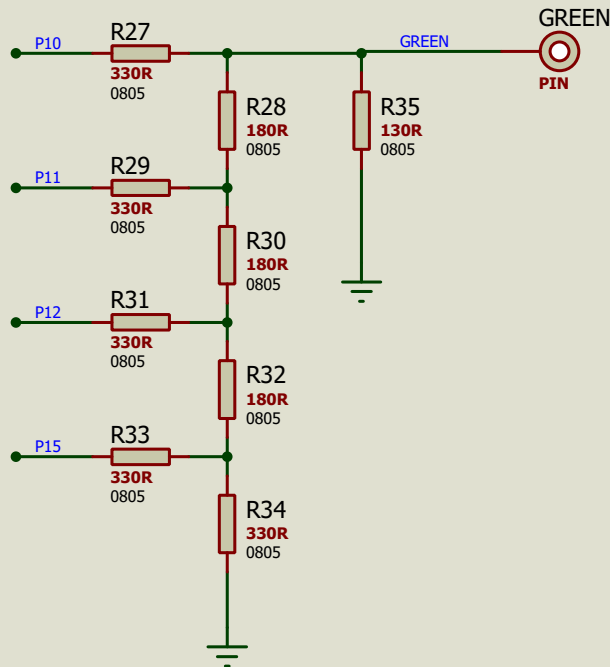
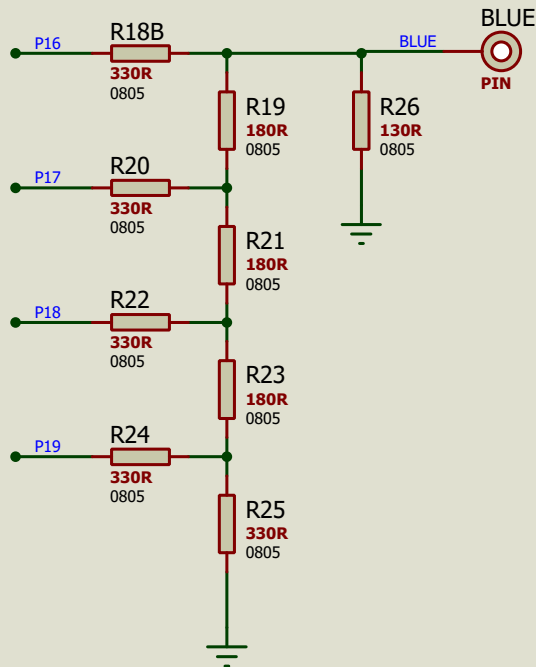
REV: 1

Uva

24/10/2025

11:05:59

5/9

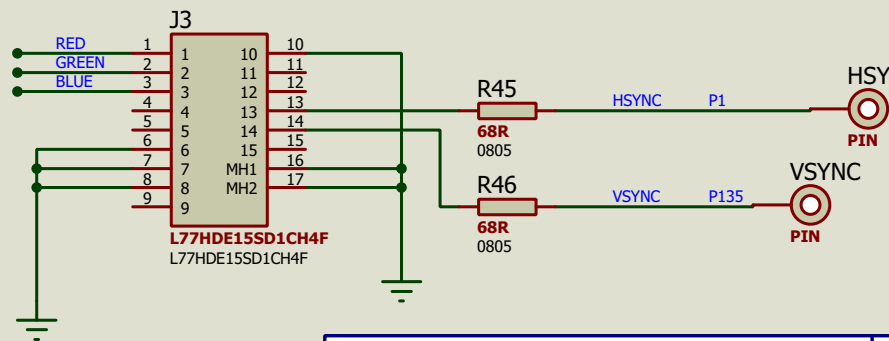


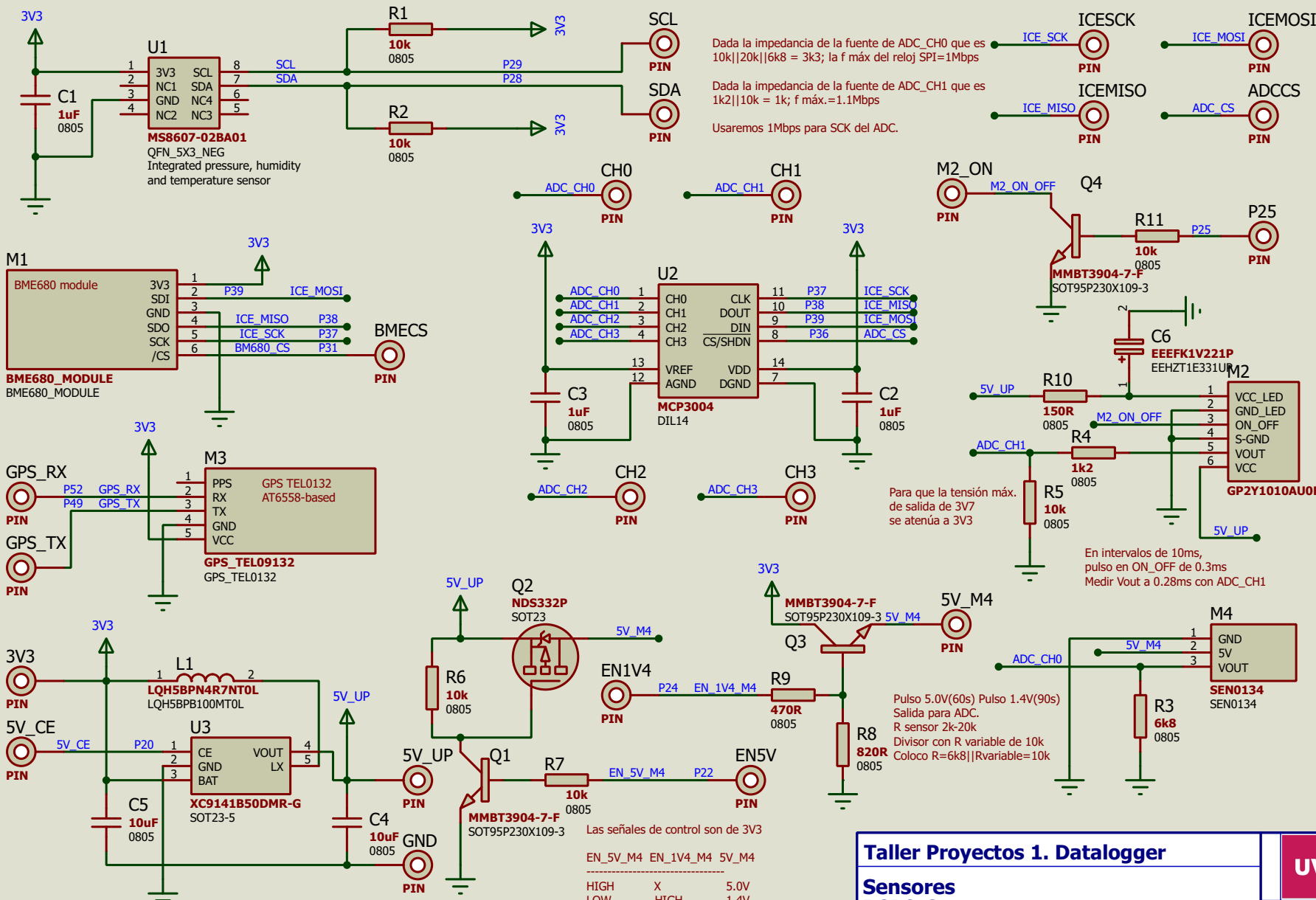
VGA (Video Graphics Array)  
Analog output.  
Tres componentes de color analógica:  
RED, GREEN, BLUE; con 16 niveles cada uno.  
Usamos un convertidor DAC de tipo red R-2R.

HSYNC sincronismo horizontal.  
VSYNC sincronismo vertical.

Los niveles son de 0.7Vpp

La impedancia de la red de resistencias  
se ha calculado para que sea de 750h.  
El acoplo de impedancias será correcto.





Dada la impedancia de la fuente de ADC\_CH0 que es  $10k || 20k || 6k8 = 3k3$ ; la f máx del reloj SPI=1Mbps

Dada la impedancia de la fuente de ADC\_CH1 que es  $1k2 || 10k = 1k$ ; f máx.=1.1Mbps

Usaremos 1Mbps para SCK del ADC.

Para que la tensión máx. de salida de 3V7 se atenúa a 3V3

En intervalos de 10ms, pulso en ON\_OFF de 0.3ms  
Medir Vout a 0.28ms con ADC\_CH1

Pulso 5.0V(60s) Pulso 1.4V(90s)  
Salida para ADC.  
R sensor 2k-20k  
Divisor con R variable de 10k  
Coloco  $R=6k8 || R_{variable}=10k$

Las señales de control son de 3V3

EN_5V_M4	EN_1V4_M4	5V_M4
HIGH	X	5.0V
LOW	HIGH	1.4V
LOW	LOW	0.0V

Taller Proyectos 1. Datalogger

Sensores PCB2-Sensors

G4: Andrés, Iván, Lucía, Víctor R, Alonso

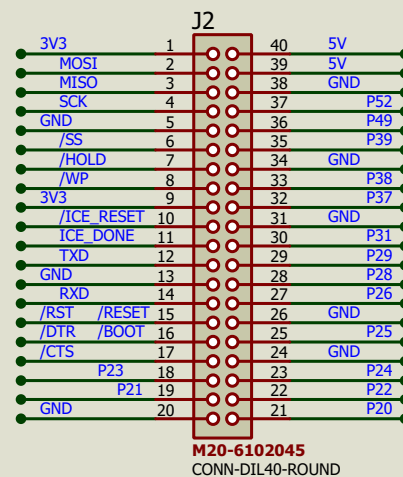
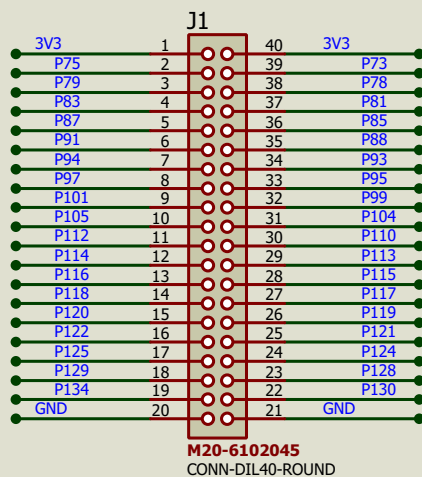
UVa

24/10/2025

11:05:59

7/9

REV: 1



Uso de pines de la FPGA:

P28 5V\_CE Enciende fuente 5v

P22 EN\_5V\_M4  
P24 EN\_14V\_M4

P25 Contgrola M2\_ON\_OFF

P26 ADC\_CS Activo en baja

P28 SCL Tiene pull-up 10k  
P29 SDA Tiene pull-up 10k

P31 0ME680\_CS Activo en baja

P37 ICE\_SCK  
P38 ICE\_MOSI

P49 GPS\_TX  
P52 GPS\_RX

**Taller Proyectos 1. Datalogger**

**Conectores  
PCB2-Sensors**

G4: Andrés, Iván, Lucía, Víctor R, Alonso

REV: 1

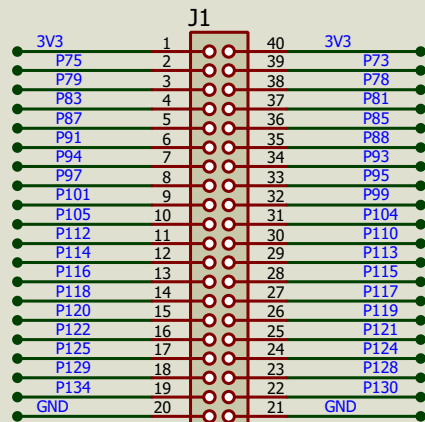
**UVa**

**24/10/2025**

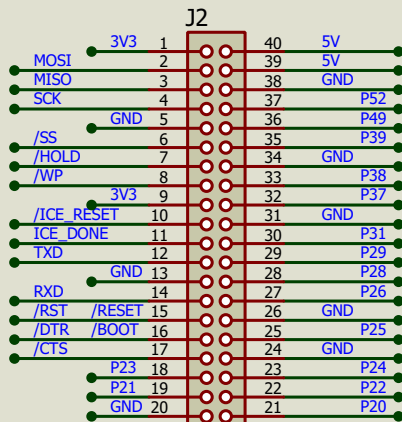
11:05:59

8/9





M20-6102045  
CONN-DIL40-ROUND



M20-6102045  
CONN-DIL40-ROUND

