

2019-2020计算机组成原理期末考试（回忆版）

一、计算题：

- 1. 浮点数，共16位，11位尾数（包含一位符号位），5位阶码（含一位符号位）
第一问：上述格式最大的负数，写出十六进制形式
第二问：给了一个十六进制形式的数，求其**规格化**后的十六进制和真值（好像是FFEAH）
- 2. $x=-21/32, y=13/16$
求 $[x+y]_{补}$ ， $[x-y]_{补}$ ，并判断是否溢出
- 3. 使用加减交替法计算原码一位除，不恢复余数法。四位小数
- 4. 相对寻址位移量和有效地址计算
指令占3字节，第一字节是操作码，小端法，低位字节作字地址。PC自动加1，PC起始220（十进制），要求转移至135（十进制）属于向前转移的。
问：第二三字节存的编码是什么？

二、简答题：

- 1. 计算机如何区分指令和数据
- 2. 如何理解存储器的层次结构
- 3. 给一组最小项，画出卡诺图并写出最简逻辑表达式
- 4. 解释周期窃取，并说明为什么DMA方式不能取代程序中断方式
- 5. 什么是寻址方式，画图解释寄存器间接寻址
- 6. 根据屏蔽字画出CPU轨迹/多重中断画图，不是同一时间提出请求的那种情况，而是时间上分开

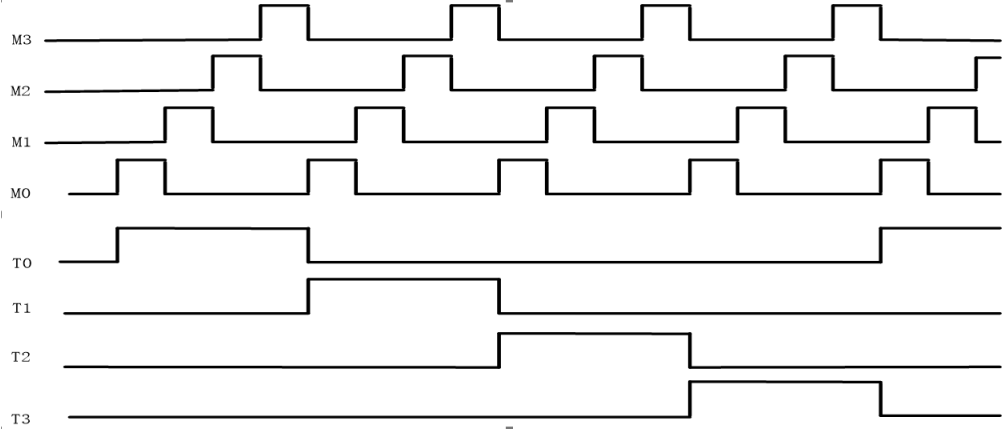
中断请求	屏蔽字
A	110
B	100
C	111

三、分析题：

- 1. cache映射题：四路组相联
 - 1. 主存地址字段的格式
 - 2. Cache 的地址字段的格式
 - 3. 直接映射，哪些主存块映射到块号编码全为1的那个Cache块上
- 2. 微操作：写出包括取指令在内的微操作 程
两倍字长，ADD AD AD直接寻址，按字寻址，AD+（AC）——>AC AC为寄存器，给的图是 有内总线和系统总线的那个图。

四、设计题：

- 1. 时序设计：每个周期3个脉冲，共3个周期



请你设计一个时序系统，画出逻辑电路图，说明过程和原理

2. CPU和存储芯片的连接（字、位扩展）

ROM是2K*4 构成2K*8，RAM是8K*8 构成16K*8（会给MREQ CS RW 这种名称）

1. 分别写出各芯片的地址范围
2. 画图

2018-2019计算机组成原理期末考试（回忆版）

一.

1. 补码加减
2. 原码一位乘
3. 类似：

补充题：某规格化浮点数字长16位，其格式为：**阶码、尾数**，其中尾数11位(含1位数符)，阶码5位(含1位阶符)，阶码和尾数都用补码表示。若浮点数代码为(DCA0)_H，求其真值。

解：(DCA0)₁₆ = (1101 1100 1010 0000)₂，

尾数=1.00 1010 0000（已符合规格化要求），阶码=1,1011

该浮点数可描述为 $N = 1.00\ 1010\ 0000 \times 2^{1,1011}$

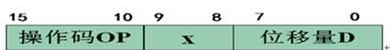
所以，真值 = $-0.1101100000 \times 2^{-101} = -0.84375 \times 2^{-5}$ （注：真值的十进制

形式并非必须）

4. 类似：

补充题（见PPT第55页）

某机器指令格式如下所示：



X为寻址特征位：

X=00	直接寻址
X=01	寄存器间接寻址，用寄存器R1寻址
X=10	变址寻址，用寄存器R2寻址
X=11	PC相对寻址

设当前(PC)=5431H，(R1)=3525H，(R2)=6783H（H代表十六进制数），

请确定下列指令的寻址方式和有效地址。

(1) 8341H (2) 1468H (3) 8100H (4) 6264H

(1) 8341H = 1000 0011 0100 0001

寻址方式：**相对寻址**；EA = (PC) + 形式地址 A = 5431H + 0041H = **5472H**

(2) 1468H = 0001 0100 0110 1000

寻址方式：**直接寻址**；EA = 形式地址 A = **0068H**

(3) 8100H = 1000 0001 0000 0000

寻址方式：**寄存器间接寻址**；EA = (R1) = **3525H**

(4) 6264H = 0110 0010 0110 0100

寻址方式：**变址寻址**；EA = (R2) + 位移量 D = 6783H + 0064H = **67E7H**

二.

1. 计算机是如何区分存储器中的指令和数据的？
2. 中断隐指令在什么周期执行？其完成的操作有哪些？
3. 画图并说明微程序控制器中是如何根据操作码形成相应微程序入口地址的。
4. 简述DMA方式和中断方式的异同点？请说明DMA方式不能取代程序中断方式的理由。
5. 扩展操作码的原理
6. CPU执行程序的轨迹图

三.

1. 卡诺图
2. 微操作

四.

1. 类似:

补充题 4 某 Cache 共 32 个字块, 每个字块有 32 个字, 每个字为 32 位, 采用 4 路组相联映射; 存储器按字节编址, 内存地址为 16 位。请问 (必须写出分析步骤):

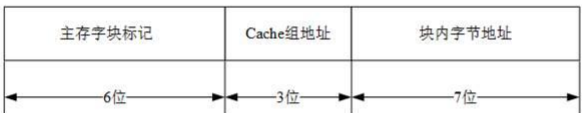
- 1) Cache 地址各字段如何划分 (各需多少位)?
- 2) 主存地址各字段如何划分 (各需多少位)?
- 3) 写出内存地址 375FH 可能映射成的 Cache 地址 (用 16 进制表示)。

参考答案要点:

- 1) Cache 地址共 12 位。其中块内字节地址 7 位、Cache 字块地址 5 位。



- 2) 主存地址共 16 位。其中块内字节地址 7 位、组地址 3 位、主存字块标记 6 位。



- 3) 375FH = 0011 0111 0101 1111

可能的 Cache 地址有 4 个, 分别是:

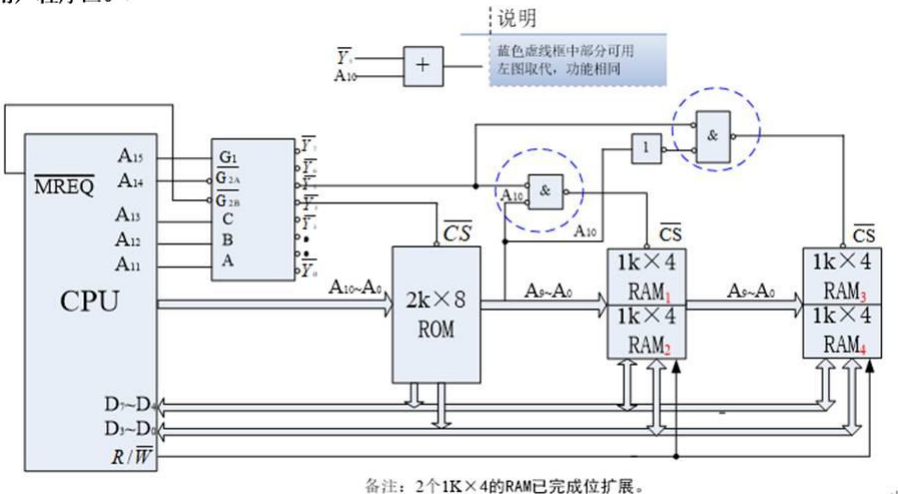
- ① 110 00 101 1111 (十六进制: 0C5FH)
- ② 110 01 101 1111 (十六进制: 0CDFH)
- ③ 110 10 101 1111 (十六进制: 0D5FH)
- ④ 110 11 101 1111 (十六进制: 0DDFH)

2. CPU连接存储器

片选类似:

补充题 1、设 CPU 有 16 根地址线, 8 根数据线, 用 \overline{MREQ} (低电平有效) 作访存控制信号, R/\overline{W} 作读写控制信号 (高电平为读, 低电平为写), 现有 $1K \times 4$ 位、 $4K \times 8$ 位的 RAM 芯片, $2K \times 8$ 位, $4K \times 4$ 位的 ROM 芯片, 以及 74138 译码器和各种门电路, 画出 CPU 与存储器连接图, 图中标明信号线的方向、种类和条数; 并写出每片 RAM 芯片的地址范围 (用十六进制描述)。

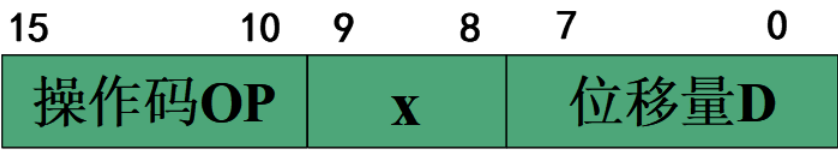
要求: 主存地址空间分配: A000H---A7FFH 为系统程序区; A800H---AFFFH 为用户程序区。



2017-2018计算机组成原理期末考试（回忆版）

一、计算题

- 1. x是正数，y是负数，求 $[x+y]_{补}$ ， $[x-y]_{补}$ ，并判断是否溢出
- 2. 原码一位除（不恢复余数法）
- 3. 给出尾数，阶码和符号位的位数，求一个数的二进制规格化形式，并将其转化为16进制
- 4. 给出直接寻址、寄存器寻址、寄存器间接寻址、相对寻址，确定寻址方式和有效地址



X=00	直接寻址
X=01	寄存器间接寻址，用寄存器 R ₁ 寻址
X=10	变址寻址，用变址寄存器 R ₂ 寻址
X=11	PC 相对寻址

设（PC）=5431H，（R1）=3525H，（R2）=6783H（H代表十六进制数），请确定下列指令的寻址方式和有效地址。（假定主存按字节寻址处理）
（1）8341H （2）1468H （3）8100H （4）6264H

二、简答题

- 1. 根据单管动态RAM芯片，画出图示，说明刷新方式
- 2. 组合逻辑控制器和微程序控制器的优缺点对比
- 3. 说明原码一位乘过程
- 4. 说明内存和磁盘存储器之间数据交换为何不能用程序中断方式
- 5. 举例说明如何扩展操作码
- 6. 多重中断响应顺序画图（另一份回忆版试题无此题）

三、分析题

- 1. Cache题四路组相联，求位数和给出内存地址，求映射到的Cache地址
- 2. 指令流程分析题，给出一个指令分析微操作流程（双倍字长取值ADD，送到AC.....）

四、设计题

- 1. 给出最小项，画卡诺图，求最简并画电路（F(0,2,4,8.....)）
- 2. 存储器和CPU的连接，画图（类似第四章 CPU 和存储器连接的例题）

2015-2016计算机组成原理期末考试（回忆版）

一、计算题

- 1. 进制转换，十进制的小数转换成二进制八进制十六进制
- 2. 原码一位乘法
- 3. 浮点数求真值
- 4. 中断周期DMA方式和完全中断方式占用CPU处理时间计算（类似于课本208页例题5.3）

二、简答题

- 1. 数据和指令的区别方式
- 2. 指令周期机器周期时钟周期是什么，他们之间的联系
- 3. 微指令和微操作的关系，微指令和机器指令的关系，微程序和程序的关系
- 4. 中断隐指令在什么时期执行，主要执行什么工作
- 5. 屏蔽字然后画出cpu的处理过程（多重中断）

三、大题

1. 卡诺图，并画出逻辑电路
2. 设计电路图
3. 设计主存地址（最后一个问题是cache是怎么读取数据的）
4. 寻址方式问指令执行结束之后ACC中是什么内容（主要搞懂寻址过程的有效地址的计算方式就没有问题了）
5. sub A, mem 微指令的整个过程

2012-2013计算机组成原理期末考试（回忆版）

一、计算题（25'）

1. 60.25转换为2、8、16进制
2. 真值原反补移码转换
3. 浮点数求真值
4. 补码加减
5. 原码一位乘

二、问答题（35'）

1. 计算机是怎样区分指令和数据的
2. 为什么要用DMA，周期挪用的原理
3. 画图说明时钟周期、指令周期、机器周期
4. 画图说明如何形成微程序指令入口地址
5. 扩展操作码的原理
6. 画图说明变址寻址
7. 画图说明多重中断过程

三、分析设计题（40'）

1. 卡诺图
2. Cache映射（4路组相联）
3. Add X微程序
4. CPU(最高2K*8 为ROM, 12K*8为RAM, 设计题)

再往前题型有些不同，但知识点就这些，借一句话就是，No problem is out of the scope of the assignment.

整理by岚