回顾（附答案）

2018年1月19日

15:31

**简答题**

**第一章**

* 1. 冯诺依曼体系6点，画图，各部件解释

计算器由运算器，控制器，存储器，输入设备，输出设备五大部件组成

指令和数据用二进制代码表示

指令和数据以同等地位存放在存储器中，并可按地址寻访

指令在存储器中按顺序存放

指令由操作码和地址码组成，操作码表明指令的性质，地址码表明指令在存储器中的位置

计算机以运算器为核心，输入输出设备和存储器间的数据传送通过运算器

运算器用来完成算术运算和逻辑运算，并将运算的结果暂存在运算器内

存储器存储数据和程序

控制器用来控制，指挥数据和程序的输入，运算和处理运算结果

输入设备将人们常见的形式转化为机器可识别的形式

输出设备将机器运算结果转化为人们熟悉的形式

* 1. 计算机硬件主要指标

机器字长，存储容量，运算速度

机器字长：CPU一次能够处理数据的长度，通常和寄存器位数有关

存储容量：包括主存的容量和辅存的容量：存储单元个数\*存储字长

运算速度和机器的主频，执行什么操作，主存的速度有关

**第三章**

* 1. 总线定义

是连接多个部件的信息传输线，是多个部件共享的传输介质

* 1. 系统总线分类，用途，根数相关

片内总线：在CPU内部的总线

系统总线：指主存，IO设备，CPU各大部件之间的数据传输线

数据总线：传输各功能部件之间的信息，双向，位数和机器字长或存储字长有关

地址总线：用来指出数据总线源数据或目的数据在主存单元中的地址或IO设备中的地址，由CPU输出，单向，位数和存储单元的个数有关

控制总线：发出各种控制信号

* 1. 总线特性性能指标

机械特性，决定

电气特性，决定总线的传输方向和电平的有效范围

功能特性，决定各个总线的功能

时间特性：决定各个总线在什么时候有效

* 1. 总线判优控制和总线通信控制，阶段，方式

集中式，分布式

链式查询，计数器定时查询，独立请求方式

同步，异步，半同步，分离式

**第四章**

* 1. 存储器分类

按介质：半导体，磁表面，磁芯，光盘

按在计算机中的作用：缓存主存辅存闪存

* 1. 存储器的层次结构体现，为什么要分层次，计算机如何管理？

Cache-主存层次和主存-辅存层次

Cache-主存主要解决CPU和主存速度不匹配的问题，在存储系统中对CPU访存起加速作用，从CPU角度看，该层次速度接近Cache，但每位价格接近主存，这就解决了高速度和低价格之间的矛盾

主存-辅存主要解决的存储系统容量的问题，从程序员角度看，该层次容量接近辅存，但速度和每位价格接近主存，这就解决了大容量和低价格之间的矛盾

主存和Cache之间的数据调动是由硬件自动完成的，对程序员是透明的，而主存和辅存之间的数据调度是由硬件和操作系统共同完成的

* 1. 主存的主要技术指标（P73）

存储容量，存储字长，存储器带宽

* 1. DRAM和SRAM的对比

DRAM采用电容存储电荷的方式存储信息，集成度高，价格低，功耗小，速度较慢，需要不断刷新，适合做大容量主存

SRAM采用双稳态触发器存储信息，集成度低，价格高，功耗大，不需要刷新，速度快，适合做Cache

* 1. DRAM的刷新的简述

集中式刷新，在最大刷新时间间隔内集中安排一段时间进行刷新，在刷新时必须停止读写，对主机而言是个死区

分散式刷新，将刷新工作安排到系统的存取周期内，对主机而言不再有死区，但加长了系统的存取周期，存在无谓刷新，降低了整机的工作效率，因此不适合用于高速存储器

异步式刷新，结合了上述两种方式的优点，充分利用了最大刷新时间间隔，既缩短了刷新次数，也缩短了死区

* 1. Cache的工作原理
  2. 提高访存速度的措施的简要描述
  3. 简述CPU访存过程

CPU发出主存地址后，首先判断存储字是否在Cache中，如果命中，直接访问Cache，将该字送至CPU中，若不命中，则访问主存，将对应的字送至CPU，并同时将字按照映射方法对应的地址放入Cache中，若对应地址已满，则用替换算法替换

* 1. 写Cache的方法
  2. Cache替换策略的几种算法

**第五章**

* 1. IO与主机的联系方式：如何编址（相应的优缺点），如何寻址，传送方式，联络方式，连接方式
  2. IO与主机信息传送的控制方式
  3. 程序查询方式流程框图
  4. 键盘设备如何用中断方式输入信息
  5. 单重中断和多重中断服务程序的处理流程，说明他们不同的原因
  6. DMA与主存交换数据时的三种方法，内容，优缺点，适用条件
  7. DMA接口的功能
  8. DMA中断和IO中断的区别
  9. DMA传送的过程
  10. 中断方式和DMA方式的比较
  11. DMA接口类型，区别

**第七章**

* 1. 指令的格式
  2. 指令字长，机器字长，存储字长
  3. 指令寻址哪两种
  4. 各种特征标记
  5. RISC，CISC的对比，
  6. RISC，CISC的主要特征

**第八章**

* 1. CPU的功能
  2. CPU的两种寄存器，各自的详细的分类，功能
  3. 什么是指令周期
  4. 指令周期执行流程框图，各机器周期的作用
  5. 引起中断的因素
  6. 中断如何判优
  7. 什么是中断隐指令，其作用：8.4.4
  8. 实现多重中断的条件：8.4.6

**第九章**

* 1. 取指周期，间址周期的操作和解释
  2. 执行周期的三种类型的指令
  3. 控制单元的外特性
  4. 什么组成了多级时序系统
  5. 指令周期，机器周期，时钟周期和节拍的关系

**第十章**

* 1. 安排微操作节拍的原则

**计算/设计题**

* 1. 死时间率
  2. 程序查询方式求时间比率
  3. 例9.2指令周期流程图
  4. 计算零一二地址指令数
  5. P387，求MIPS，主频，时钟周期，机器周期，指令周期的换算
  6. 指令的安排