

Programa del curso CE 3201

Taller de diseño digital

Área Académica de Ingeniería en Computadores
Licenciatura en Ingeniería en Computadores

[Última revisión del programa: 26 de julio de 2022]

I parte: Aspectos relativos al plan de estudios

1 Datos generales

Nombre del curso:	Taller de diseño digital
Código:	CE 3201
Tipo de curso:	Práctico
Electivo:	No
N.º Créditos:	2
N.º horas clase/semana:	4 h
N.º horas extraclase/semana:	2 h
% de las áreas curriculares:	70 % Diseño en Ingeniería 30 % Ciencias de Ingeniería
Ubicación en plan de estudios:	Curso del 6 semestre del Programa de Licenciatura en Ingeniería en Computadores
Requisitos:	EL 2206 – Laboratorio de Elementos Activos
Correquisitos:	EL 3310 – Diseño de Sistemas Digitales
El curso es requisito de:	CE 4202 – Taller de Diseño Analógico CE 4301 – Arquitectura de Computadores I
Asistencia:	Obligatoria
Suficiencia:	No
Posibilidad de reconocimiento:	No
Vigencia del programa:	II Semestre 2022

2. Descripción General

Este curso introduce al estudiante al diseño e implementación de sistemas digitales combinacionales y secuenciales, conocimientos indispensables del perfil académico profesional del ingeniero en computadores, usando compuertas lógicas, lógica programable y herramientas de software para la descripción, simulación, y síntesis de dichos sistemas.

Con los avances en la alta integración de circuitos digitales, se vuelve cada vez más necesario el dominio de las nuevas técnicas de desarrollo de circuitos electrónicos a partir de lenguajes de descripción de hardware (HDL), que permiten crear sistemas completos en un chip para ser usados en aplicaciones específicas masivas (ASICs) o de uso restringido o experimental (dispositivos programables de alta densidad). Este curso pretende ser una introducción a los procesos de diseño y verificación de tales dispositivos, a la vez que se enfrenta al estudiante con las técnicas de desarrollo de sistemas digitales avanzados, como lo son las estructuras aritméticas, máquinas de estados finitos, controladores de dispositivos, lógica de control, entre otros.

La metodología del curso busca además reforzar ciertas habilidades no técnicas como el trabajo en equipo y la creatividad, así como los valores de responsabilidad, respeto y tolerancia. El desarrollo de estas habilidades y valores permitirá una ejecución óptima de los diferentes proyectos de manera individual y grupal. Adicionalmente se espera reforzar la creación de documentación técnica como informes y bitácoras. Se espera que el estudiante haya desarrollado las habilidades y conocimientos necesarios para un curso de laboratorio (laboratorio de circuitos eléctricos, laboratorio de elementos activos). Los conocimientos adquiridos en este curso servirán como complemento al curso de Diseño de sistemas digitales (EL 3310) y además como base para los cursos de Arquitectura de Computadores I (CE 4301) y cursos posteriores del programa relacionados con diseño.

Se atenderá caso a caso cualquier necesidad educativa especial, con apoyo del Departamento de Orientación y Psicología y Trabajo Social y Salud de acuerdo con la particularidad de cada caso.

En este curso se desarrollarán, hasta un nivel intermedio (M), los atributos de ambiente y sostenibilidad (AS) y uso de herramientas de ingeniería (HI). Adicionalmente se trabajará el atributo de diseño (DI), en su nivel inicial (I). Dicha asignación corresponde con el proceso de mapeo de atributos de la carrera de Ingeniería en Computadores.

3. Objetivos

Objetivo	Atrib.	Nivel*
1. Al final del curso, el estudiante será capaz de diseñar, simular, sintetizar e implementar sistemas digitales combinaciones y secuenciales usando compuertas lógicas y lenguajes de alto nivel para la descripción de hardware, así como las herramientas adecuadas para llevar dichas descripciones a un arreglo lógico programable (FPGA).	<ul style="list-style-type: none"> • DI • HI 	<ul style="list-style-type: none"> • I • M
2. Durante el curso, se desarrollarán en el estudiante habilidades de trabajo individual y en equipo, así como de elaboración de documentación técnica, de manera colaborativa, ordenada y concisa, haciendo uso de principios y valores como responsabilidad, respeto y tolerancia. Se concientizará al estudiante sobre el impacto social y ambiental de sus propuestas y diseños; también se cultivarán prácticas de Ingeniería social y ambientalmente responsables.	<ul style="list-style-type: none"> • AS 	<ul style="list-style-type: none"> • M

* Nivel de desarrollo de cada atributo: Inicial, InterMedio o Avanzado.

4. Contenido y Cronograma

Las 16 semanas que abarcan el curso se distribuyen en los siguientes temas:

1. Introducción a la electrónica digital (1.5 Semanas)
 - 1.1. Compuertas lógicas en chip.
 - 1.2. Características eléctricas: fan-out, rangos de operación, alta impedancia.
 - 1.3. Tecnologías: CMOS vs TTL.
 - 1.4. Aspectos ambientales de circuitos digitales
2. Lenguajes de descripción de hardware y síntesis lógica (1.5 Semanas)
 - 2.1. Modelos de descripción de hardware.
 - 2.2. Niveles de abstracción.
 - 2.3. FPGAs.
 - 2.4. Creación de testbenches y simulaciones.
 - 2.5. Metodologías de diseño.
3. Diseño de circuitos de lógica combinacional (4 Semanas)
 - 3.1. Decodificadores y encodificadores.
 - 3.2. Multiplexores y demultiplexores.
 - 3.3. Circuitos aritméticos (sumadores, restadores, comparadores, multiplicadores).
 - 3.4. Unidad Lógico-Aritmética (ALU).
 - 3.5. Tiempo de propagación y contaminación
 - 3.6. Simulación.
4. Diseño de circuitos de lógica secuencial (4 Semanas)
 - 4.1. Contadores.
 - 4.2. Circuitos anti-rebote.
 - 4.3. Máquinas de estados finitos (FSM).
 - 4.4. Simulación.
 - 4.5. Temporización y sincronización.

- 4.6. Glitches.
- 5. Estructuras digitales avanzadas (5 Semanas)
 - 5.1. Controladores de dispositivos periféricos
 - 5.2. Introducción a los computadores.
 - 5.3. Arquitectura genérica de un computador simple.
 - 5.4. Lenguaje máquina.
 - 5.5. Técnicas de diseño e implementación de microprocesadores.
 - 5.6. Manejo de entradas y salidas digitales, y periféricos
 - 5.7. Memorias.

II parte: Aspectos operativos

5. Metodología

El profesor dará clases introductorias a cada uno de los contenidos. Además, se ejecutarán en clase tutoriales sobre el equipo y las herramientas básicas de software que se necesitarán en el curso. Posteriormente, se encargará a los estudiantes la ejecución de laboratorios para que desarrollen técnicas de diseño y el uso de las herramientas de ingeniería. Para el adecuado desarrollo de los laboratorios y proyecto, los estudiantes deberán seguir la guía de modelado de IP del grupo Open Cores [4].

La primera sesión de cada semana será una clase magistral en la que el profesor introducirá un nuevo tema de proyecto o el instructivo de un nuevo laboratorio. En la segunda sesión de la semana, los estudiantes podrán realizar labores del laboratorio o proyecto correspondiente, además se realizará la revisión de las bitácoras y avance de los proyectos. En ambas sesiones se tomará tiempo para atender dudas generales. Cabe añadir que al finalizar cada laboratorio o proyecto se realizará una evaluación del mismo. Estas evaluaciones sobre laboratorios y proyecto serán de forma individual.

Los laboratorios y proyectos serán realizados en grupos. Una vez iniciado el trabajo, el estudiante no podrá cambiar de grupo. Se espera que los estudiantes trabajen cada proyecto en su mayoría fuera de las sesiones de clase. Cada grupo es responsable de distribuir equitativamente la carga de trabajo entre sus integrantes.

Durante la clase, los estudiantes desarrollarán ejercicios, propuestas de solución y otras actividades individuales y grupales, siguiendo los valores de respeto, tolerancia y responsabilidad. Además, se evacuarán dudas de cada asignación en conjunto con el profesor. Para finalizar el curso, se realizará un proyecto de diseño de aplicación libre tomando como base una especificación entregada por el profesor. Los estudiantes serán los encargados de proponer la aplicación del proyecto. Los proyectos realizados serán propiedad intelectual del Instituto Tecnológico de Costa Rica. El uso de código o de diseños de

terceros (excepto aquellos autorizados por ser del tipo código libre o ejemplos didácticos), incluyendo el texto de informes sin seguir los formatos establecidos para citar a otros autores, será penalizado con la pérdida automática de la prueba respectiva y la aplicación del reglamento vigente.

Los requerimientos de los laboratorios y proyecto, así como materiales adicionales serán ubicados en el TEC Digital. Además, al inicio del curso se asignará a cada grupo una tarjeta de desarrollo FPGA y un kit de componentes para la tarjeta asignada. Cualquier dispositivo extra podrá ser dado en préstamo de acuerdo con los proyectos a desarrollar.

Algunos recursos y medios imprescindibles para este curso serán las herramientas de diseño y síntesis de hardware, plataformas de desarrollo y prototipado FPGA, software para el procesamiento de textos y bitácoras de experimentos, proyectos y laboratorios.

6. Evaluación

En este curso se implementarán diferentes estrategias evaluativas. La evaluación se divide en cuatro laboratorios y un proyecto final, así como tareas, quices y trabajos en clase que se desarrollarán de manera continua en el curso. La distribución porcentual de cada rubro se indica a continuación:

Rubro	Valor (%)	Tiempo estimado de entrega
Laboratorio 1	5	1 Semana (26 de Abril)
Laboratorio 2	10	2 Semanas (4 de Agosto)
Laboratorio 3	15	2 Semanas (18 de Agosto)
Laboratorio 4 *	25	4 Semanas (1 de Setiembre)
Proyecto final	40	6 Semanas (29 de Setiembre)
Tareas, quices, trabajo en clase	5	1 por Semana

Cabe destacar que al final de cada laboratorio y proyecto se aplica un quíz individual. Estos exámenes cortos evalúan los conceptos básicos que el estudiante desarrolló a lo largo del proyecto.

Los laboratorios y el proyecto serán elaborados en grupos de máximo tres personas, pero la evaluación se realizará por medio de quices individuales, teóricos y prácticos, orales o escritos, donde los resultados del proyecto (diseños, tablas de resultados, etc.) podrán ser necesarios en la elaboración del quíz. La entrega a tiempo de la implementación es requisito para poder realizar el quíz.

7. Bibliografía

Obligatoria:

- [1] Sarah Harris y David Harris. *Digital design and computer architecture: arm edition*. Morgan Kaufmann, 2015.

Complementaria:

- [2] Pong P Chu. *FPGA prototyping by Verilog examples: Xilinx Spartan-3 version*. John Wiley & Sons, 2011.
- [3] Pong P Chu. *FPGA prototyping by VHDL examples: Xilinx Spartan-3 version*. John Wiley & Sons, 2011.
- [4] OpenCores. *OpenCores HDL modeling guidelines*. Revision 2.0 Online, 2009.

8. Profesor

Jason Leitón Jiménez

- Correo electrónico: jleiton@itcr.ac.cr .
- Consulta: Martes 15:00 – 16:55.
- Lugar de consulta: Oficina 2.