



TEC

Tecnológico
de Costa Rica

Programa del curso EL-3307

Diseño Lógico

Escuela de Ingeniería Electrónica

1. Aspectos relativos al plan de estudios

Datos generales

Nombre del curso:	Diseño Lógico
Código:	EL-3307
Tipo de curso:	Teórico
Electivo o no:	No
No. de créditos:	4
No. horas de clase por semana:	4
No. horas extraclase por semana:	8
Porcentaje de las áreas curriculares:	75 % Ciencias de Ingeniería (ES) 25 % Diseño Ingeniería
Ubicación en el plan de estudios:	VI Semestre en Lic. en Ingeniería Electrónica
Requisitos:	CA-3125 Análisis y diseño de algoritmos
Correquisitos:	EL-3212 Circuitos discretos
El curso es requisito de:	EL-3310 Diseño de sistemas digitales
Asistencia:	Obligatoria
Suficiencia:	Sí
Posibilidad de reconocimiento:	Sí
Vigencia del programa:	Semestre II-2022

Descripción General

Actualmente las tecnologías digitales de procesamiento de información han avanzado de forma tal que, podría decirse que se han convertido en compañeras inseparables de la humanidad, cuyas actividades se han visto apoyadas en gran medida por los sistemas digitales, los cuales están presentes en sus diferentes ámbitos de acción, desde las comunicaciones y el transporte hasta la producción automatizada de bienes y servicios, pasando por los campos de la salud y la educación.

Gracias a las tecnologías digitales muchas aspiraciones frecuentes y reiteradas de la humanidad (en los campos del trabajo, del entretenimiento, los negocios, los deportes, la educación e incontables campos más) se han hecho posibles.

En este contexto, el curso EL-3307 Diseño Lógico está dirigido a presentar al estudiante los fundamentos de los sistemas y circuitos lógicos, así como los métodos y recursos de diseño más comúnmente utilizados hoy en día en este campo para el desarrollo de sistemas digitales avanzados que combinen características tanto combinatoriales como secuenciales.

El curso **EL 3307 Diseño Lógico** integra la Cátedra de Sistemas Digitales conjuntamente con los cursos EL 3313 Taller de Diseño Digital, EL 3310 Diseño de Sistemas Digitales y EL 4314 Arquitectura de Computadoras I.



Los cursos de la Cátedra de Sistemas Digitales brindan una visión integral del área de diseño de Sistemas Digitales, mediante los cuales en conjunto se pretende lo siguiente:

- Ofrecer al estudiante un panorama general de las materias básicas y tecnologías relacionadas con los sistemas digitales, que lo capaciten para concebir y desarrollar sistemas o arquitecturas informáticas centralizadas o distribuidas integrando hardware y software.
- Lograr que el estudiante desarrolle la capacidad para diseñar y construir computadores y otros sistemas digitales, a nivel de bloques lógicos, mediante el uso de métodos y recursos (herramientas) propios de este campo.

Objetivo general

Desarrollar las destrezas y habilidades necesarias para diseñar y construir sistemas y circuitos digitales, mediante el uso de diferente tipo de herramientas y técnicas básicas de diseño aplicables.

Este curso hace énfasis en el diseño de circuitos digitales mediante bloques funcionales. Incluye una gran cantidad y variedad de conceptos relacionados con el álgebra de conmutación y circuitos lógicos tanto combinacionales como secuenciales.

Objetivos específicos

1. Comprender los conceptos básicos relacionados con los sistemas digitales así como las diferencias entre sistemas combinacionales y secuenciales.
2. Comprender la representación numérica en binario, octal y hexadecimal y realizar conversiones entre esas bases numéricas.
3. Conocer los postulados y teoremas del álgebra booleana y utilizarlos para minimizar funciones y circuitos combinacionales.
4. Comprender las reglas de minimización de funciones lógicas mediante mapas de Karnaugh y utilizarlas para minimizar funciones y circuitos combinacionales.
5. Comprender el funcionamiento de los principales subsistemas combinacionales (decodificador y multiplexor) y utilizarlos para implementar funciones lógicas.
6. Estudiar los principios de operación de los circuitos aritméticos y estar en capacidad de utilizarlos para diseñar una unidad lógico-aritmética.
7. Conocer la estructura, principios de operación y la clasificación de los sistemas secuenciales.



8. Comprender el funcionamiento y uso de los principales elementos secuenciales (flip flop y registro de desplazamiento) en el diseño de sistemas secuenciales.
9. Conocer las características de los contadores digitales y diseñarlos aplicando diferentes métodos.
10. Comprender los principios de operación y arquitecturas de los diferentes tipos de controladores (máquinas de estado) y diseñarlos por varios métodos: flip flops, contadores, registros de desplazamiento y por programa almacenado (microprogramados).
11. Conocer el uso de los lenguajes de descripción de hardware (HDL) para representar compuertas, circuitos, módulos y sistemas digitales relacionados con los temas del curso.

1. Sistemas combinacionales

- a. Conceptos básicos de la electrónica digital: representación y códigos numéricos, aritmética en base dos, adyacencia, tecnologías de implementación.
- b. Funciones y circuitos lógicos: niveles de representación, compuertas elementales, representación mediante código HDL, implementación electrónica de sistemas digitales.
- c. Álgebra de Boole, teoría de conmutación.
- d. Representación y simplificación de funciones lógicas: mapas, cubos, algoritmos determinísticos de síntesis lógica, algoritmos heurísticos.
- e. Riesgos de temporizado (glitches)
- f. Sub-sistemas combinacionales: multiplexores, decodificadores (1 a N, de prioridad), ROM.
- g. Circuitos aritméticos: sumador, restador, multiplicador, comparadores de magnitud, desplazadores combinacionales.
- h. Dispositivos auxiliares: disparador de Schmitt, buffers de tercer estado.

2. Sistemas secuenciales

- a. Generalidades sobre el diseño de sistemas secuenciales: celda biestable, Flip-Flop SR.
- b. Sistemas sincrónicos: reloj, sincronización de señales.
- c. Cerrojo y Flip-Flop D: especificaciones temporales, construcción física.
- d. Máquinas de estado: análisis, diseño y síntesis.
- e. Contadores, registros de desplazamiento, LFSR.
- f. Ruta de datos, segmentación (pipelining), problemas de temporizado.
- g. Técnicas de diseño de controladores alternativos: controlador alambrado, controlador microprogramado.

2. Aspectos operativos

2.1. Metodología

Este curso se desarrollará con base en el siguiente método de trabajo:

- Sesiones académicas teóricas.
- Sesiones académicas prácticas (solución de problemas mediante trabajo en equipos, pruebas de montaje en laboratorio y discusiones de avance con los estudiantes).
- Las sesiones académicas teóricas estarán orientadas a la presentación de nuevos conceptos.
- Las sesiones académicas prácticas tienen como objetivo reforzar los conceptos mediante la realización de ejercicios, experimentos de laboratorio, análisis de casos y el trabajo en equipo durante la clase o mediante asignaciones extra-clase (proyectos).

2.2. Evaluación

La evaluación del curso se realizará por medio de pruebas sumativas distribuidas de la siguiente forma:

Proyectos cortos (3)	40 %
Examen parcial	25 %
Examen final	35 %

Es importante señalar que las presentaciones durante las clases no deberán ser la única fuente de información para comprender mejor los conceptos. El uso de la bibliografía recomendada será fundamental para tener éxito en el rendimiento académico de esta materia.

2.3. Criterios de evaluación y calificación

Los siguientes son criterios a tomar en cuenta como parte de las evaluaciones del curso:

1. Por la naturaleza del contenido del curso, la evaluación es acumulativa en conocimientos o conceptos.
2. La calificación del curso se definirá con base en las calificaciones obtenidas en **tres proyectos cortos, un examen parcial y uno final.**
3. **Los proyectos** serán trabajos extraclase en los que se resolverán problemas cortos de diseño mediante el uso de herramientas como lenguajes de programación, intérpretes de lenguaje o compiladores, simuladores, lenguajes de descripción de hardware y placas de prototipado FPGA, según sea el caso.
4. **En la calificación de los problemas** planteados en los exámenes, **se tomará en cuenta no solo que la solución sea correcta** (“funcione”), sino además que dicha solución haya sido obtenida por el método indicado y que sea óptima de acuerdo con dicho método.



5. Las respuestas de las pruebas de evaluación deben **incluir el proceso de razonamiento o de solución** utilizado por el estudiante para resolver cada problema. Las “soluciones mágicas o ingeniosas” carentes de fundamentación, o razonamiento (sin explicación), no se puntúan.
6. **La solución de las pruebas de evaluación debe presentarse de manera ordenada y nítida.** En caso de resultar incomprensible para el profesor (letra ilegible, exceso de tachaduras, ausencia de orden en la exposición, etc.) la respuesta podrá ser objeto de reducción en la calificación e incluso, en casos graves, la respuesta podrá ser calificada con cero sin derecho a rectificaciones o explicaciones a posteriori por parte del estudiante.
7. Las respuestas a los problemas planteados se valorarán en función de la adecuación de la respuesta a la solución correcta; y sólo se califica la respuesta incluida en el examen. **La entrega de dos o más soluciones posibles anula ambas (aunque una de ellas sea la correcta).**
8. **Los resultados** de las pruebas de evaluación **deben simplificarse al máximo**, respetar la notación de ingeniería y **realizarse de acuerdo con el método indicado en la prueba.**
9. En cada prueba, **el profesor definirá los documentos que el estudiante podrá utilizar al momento de resolver el examen.** El uso de cualquier otro material será considerado fraude.
10. El profesor proveerá de una plantilla LaTeX para la generación del reporte de los tres proyectos a presentar a lo largo del curso. Esta plantilla deberá respetarse, aunque podrá trasladarse la misma a un procesador de texto al gusto de los estudiantes, **siempre y cuando se siga el mismo formato del documento provisto.**
11. Los proyectos serán calificados según una rúbrica que será provista por el profesor en su debido momento.
12. **El acto o intento de hacer fraude (copiar o usar documentos no autorizados) durante la evaluación será penalizado con la suspensión (eliminación) de la prueba** correspondiente. En caso de “copiar uno de otro”, se penaliza a ambos alumnos.
13. Todo lo que se diga o explique en clase, puede preguntarse en las diferentes pruebas de evaluación (quices y exámenes).
14. Según artículo **51 del Reglamento de Enseñanza Aprendizaje**, un estudiante que acumule hasta un 15 % de ausencias se considera reprobado y para efectos de calificación se le asigna la nota correspondiente acompañada de las siglas **RPA**. En nuestro caso son 9.6 ausencias o 2.5 semanas. Se considera ausencia la llega posterior a 15 minutos de la hora fijada.



TEC

Tecnológico de Costa Rica

Horario curso
y consulta

Disposiciones
generales

Bibliografía

Profesor

Actividad	Día
Clases	Martes y jueves, 7:30 a 9:20
Consulta	Martes, 9:30 a 11:30

Las consultas oficiales se atenderán en la oficina 308 de la Escuela de Ingeniería Electrónica, edificio K1.

Durante las clases, los estudiantes deberán seguir las reglas de seguridad estipuladas para la permanencia dentro de un aula. Además, salvo situaciones calificadas previamente señaladas al profesor, se deberán tener los teléfonos celulares en silencio.

1. Harris, David Money, Harris, Sarah L. Digital Design and Computer Architecture: ARM Edition. 1ed. Morgan Kaufman, MA, 2016.
2. Mano, Morris, Kime, Charles. Logic and Computer Design Fundamentals. 2ed. Pearson. 1999.
3. Dally, William J.; Harting, R. Curtis. Digital Design: A Systems Approach. 1ed. Cambridge Press, Cambridge, 2012.
4. Wakerly, J.F. Digital Design. Principles and practices. 3ed. Prentice Hall: New Jersey, 2001

Dr. Ing. Alfonso Chacón Rodríguez.

Tel: 2550-9232

Correo-e: alchacon@itcr.ac.cr

**Cronograma**

Semana	Fecha	Tema o actividad
1	Martes-26-Jul	1a.
1	Jueves-28-Jul	1a.
2	Martes-2-Ago	Feriado.
2	Jueves-4-Ago	1a.
3	Martes-9-Ago	1b.
3	Jueves-11-Ago	1b. Entrega enunciado 1er proyecto
4	Martes-16-Ago	1c.
4	Jueves-18-Ago	1c.
5	Martes-23-Ago	1d.
5	Jueves-25-Ago	1d.
6	Martes-30-Ago	1d, 1e.
6	Jueves-1-Set	1f.
7	Martes-6-Set	1g. Entrega reporte 1er proyecto.
7	Jueves-8-Set	1g. Entrega enunciado 2do proyecto
8	Martes-13-Set	2a., 1h.
8	Jueves-15-Set	Feriado
9	Martes-20-Set	Examen parcial (1era. parte).
9	Jueves-22-Set	Examen parcial (2da. parte).
10	Martes-27-Set	2a.
10	Jueves-29-Set	2b.
11	Martes-4-Oct	2c.
11	Jueves-6-Oct	2c. Entrega reporte 2do proyecto.
12	Martes-11-Oct	2d. Entrega enunciado 3er proyecto.
12	Jueves-13-Oct	2d.
13	Martes-18-Oct	2d.
13	Jueves-20-Oct	2e.
14	Martes-25-Oct	2e.
14	Jueves-27-Oct	2f.
15	Martes-1-Nov	2f.
15	Jueves-3-Nov	2g.
16	Martes-8-Nov	2g. Entrega reporte 3er proyecto.
16	Jueves-10-Nov	2g.

El examen final se aplicará en la semana 18, en la fecha que establezca el Departamento de Admisión y Registro.