

Subject:

Year:

Month:

Date:

## پروژه اسکرین: pipeline riscv

برای کامپیوچر برنامه ابزار با این کد فایل vvp را تولید

iverilog -o pl-cpu.vvp pl-cpu.v  
کنید؛

سپس با کد روبرو فایل های vcd را تولید کنید:

vvp pl-cpu.vvp

سپس در ترمینال کله gtkwave را تایپ کنید و در نرم افزار

باز شده به سیر گایل بودجه رفته و فایل pl-cpu.vcd را

انداز بکنید. بعد از این مرحله سکاله های مربوط به هر کمپیوت

را میتوان با اندازب اسم آن از بخش سمت چپ به نهادن

در آورد. سکاله ها فقط ۱۰۰ نهادن دارند.

حال دستوراتی که داخل ins.mem وجود دارد را یک به

یک نرسی میکنیم:

Subject:

Year:

Month:

Date:

دستور اول > دستور LW هست:

LW X20, 0(X10)

این بیت های مرتبه در PC register داخل ins. mem می شوند.

ب عنوان آدرس. هستگر در بیت های 5-0 IF/ED 63

LW نشانگر if-id-register می شوند. می خواهد دستور اول را در بیت های 5-64 ذخیره کند.

همس دستور ای 5-64 if-id-register 95 ذخیره می کند.

براساس بیت های که از بیت های if-id-register 95 5-64 می شوند.

خواندن می شود، کامپوست Central سیال های خروجی اش

نیز خواهد بود:

AluOP / AluSrc / branch / Mem-Read / Mem-Write / Reg-Write / Mem-to Reg

00 / 1 / 0 / 1 / 0 / 1 / 1

بیت های WB مربوط به بخش id-en register 1, 0 هست.

ب تصور قرار داده شده در پوکه اصلی (Part2) توجه شود.

(png، مینیمیزی)

Subject:

Year:

Month:

Date:

1 در بیت RegWrite ، 0 در بیت Mem-to-Reg و

Mem-read گزینه هایی دارند. همینطور بیت های id-en-register

4, 3, 2 به ترتیب در بیت های branch , Mem-write و

دستورهای میتوانند (جنس M) . همینطور بیت های id-en-register

id-en-register 7, 6, 5 در بیت های alusrc ,aluOp

(Ex) خفته سیوئد.

در حالت کلی برای ذخیره کاری

در صورت لرقت است.

alu-central

فرموده

lW (LW) بجا اطراف سور و Stage در

چهار بیت

، MemToReg برای ذخیره en-mem-register 1,0 بیت های

4, 3, 2 (WB) است. RegWrite

Subject:

Year:

Month:

Date:

• (M) است branch, Mem-write, Mem-read

• ۲۰۲۳ سیت دارد. ex-mem-register کل

سیت ex-mem-register ۱,۰، سیت های بعدی (S2) خواندن

رکه و درستهای mem-wb-register ۱,۰ ذخیره می‌شود.

براساس سیت های آن عنوان آدرس از ex-mem-register خوانده

می‌شود و ... عنوان آدرس طاری data.mem می‌شود.

سیت هایی مورد نظر load می‌شوند (خوانده می‌شوند) و داخل

سیت هایی mem-wb-register ۶۵۱-۲ ذخیره می‌شود

عملیاتی باید mem-wb-register که بعد از این که طراز دارد باید

register file را بروز رسانی کند و memToReg = ۱

و شماره (جستجو) که باید در آن write می‌شوند

register file را بروز رساند و mem-wb-register از

Subject:

Year:

Month:

Date:

منقول میگرد

در کل ۱۳۸ بیت دارد.

mem-wb-register

در مرد رخدادی hazard های میان گفت که فقط

رخدادی load store که هنوز برآمدگوی

sw کار اتفاق نمیکند اما و هنوز دستیابی لود کرده

sub , add . شرط اند در حالی که دستور write back

بعی مقدار رجیستر  $\times 20$  عملیات انجام میگیرد . بعی مقدار که

باید لود شده و داخل رجیستر  $\times 20$  ریشه شود فقط برای دستور

sw در دسترس هست و برای sub , add نمیکند .

همین برای دو دستور beq , sw داریم :

مقدار رجیستر  $\times 20$  ذخیره میگرد و پس

Subject:

Year:

Month:

Date:

ک بعی حاصل در رجسٹر 20X رجیسترا

hazard اتفاق نهی افتاد. در اینجا مسمی.

LW	if	id	ex	m	wb
adcl	if	id	en	m	wb
sub	if	id	ex	m	wb
sw	if	id	en	m	wb
beq	if	id	ex	m	wb

برای ازین برع ذکر شده فقط گمی است بعد از

bubble ک لالک درج دستور لای اندزایش



0 0 0 0 0 → bubble

دستور اندزایش

if	id				
if	id				
if	id				
if	id				

15

17

19

21

23

Subject:

Year:

Month:

Date:

العنصر add در بیان ملخص:

ابناء معنار جمعیتی، معنار حافظه و PC register

داخل رجیستر if-id-register رایت می‌شود.

خرجی این به شکل زیر خواهد بود:

aluOp / alu Src / branch	Mem-Read	Mem-Write	Reg-write	MemToReg
10	0	0	0	1
EX			WB	
M			WB	

id-ex-register رجیستر جعلی در Control خروجی

رایت می‌شوند.

0010 alu-control خروجی one stage دارد.

بیکندهای ذخیره شده در کنترل id-en-register از M و WB می‌باشند.

ex-mem-register رایت می‌شود.

Subject:

Year:

Month:

Date:

خروجی نفعی کامپوننت ها هم در میان میسر

راست data mem بجزی stage ۱

میسر و نه چیزی خوانده میسر

راست شده و همان مقدار از مولتی

الیکسرا در میسر و در register file راست میسر، کام

رجیستری که ناید دستور داد آن قرار گیرد هم از رجیستر

mem-wb-register خوانده میسر.

آخر دستور sub :

این دستور نتیجه زنی با اجرای add دارد بلکه

تفاوت : ① خروجی alu-control 0110 خواهد بود

(R-format) و add مانند دستور Control خروجی \*

العن دسـر : SW

لـلـ مـاـنـد دـسـرـاتـ قـبـلـ بـاـيـ مـعـارـ جـبـرـ اـمـراـ

مسـودـ

: Control خـرـجيـ فـيـ سـتـجـهـ >

aluOp	aluSrc	branch	Mem-Read	Mem-write	Reg-write	MemToReg
00	1	0	0	1	0	X
EX			M			

خـرـجيـ مـلـيـ وـ بـقـيـهـ كـاـسـيـوـنـتـ هـادـ رـجـسـرـ

(register, read data) or (bus) مـسـودـ. id-en-register file

إـنـ 0010 alu-control خـرـجيـ (Sـtـaـgـeـ >)

خـواـلـ en-mem-reg إـنـ address (Sـtـaـgـeـ >)

مسـودـ وـ مـعـارـ خـواـلـ register file إـنـ write data

بـعـدـ إـنـ en-mem id-en (جـسـرـ)

وارد میگوید و دیتا خروجی میگوید.

العن دستور : beq

در این دستور آن را بعد از خاله بجزا هم بلو سیر، خروجی

بکل زیر صفحه

aluOp	aluSrc	branch	Mem-read	Mem-write	Reg-write	MemToReg
02	0	1	0	0	0	X
EX		M			WB	

0110 ، alu-control فرم خواهد بود.

cas 1 branch نیز پنج Stage

که به عنوان PC register از میان قابل دسترسی است.