Ashmal Anis
19K-0305
sec:- H

X86 INSTRUCTION ENCODING

① XOR VAR32, 7979FF01h

83 00110 110 01FF7979

= 8336 01FF7979

② AND ECX, [EBX]

23 00 001 111

= 230F

③ ADD DWORD PTR [EBX + EDI + 700080h], EDX

01 10010001 80000700

= 019180000700

④ MUL EBX

F7 11 100 011

= F7E3

⑤ DIV VAR32

F7 0011 0110

= F736

⑥ OR DX, 0818

81 + 02 ← 1808

= 66831808

7) MOV [EBX+13146528h], 79765612h

C7 10 000 111 28 65 14 13 12 56 76 79

= C7 87 28 65 14 13 12 56 76 79

8) CMP DL, DH

38 11 110 010

= 38 F2

9) PUSH 90876044

= 50 44 60 87 90

10) INC ESI

40+110

= 46

19F-0305
sec #1

MIPS INSTRUCTION ENCODING

① sll $v0,$v1,20

op	rs	rt	rd	sh	fun
0	0	3	2	20	0

000000 00000 00011 00010 10100 000000

0000 0000 0000 0011 0001 0101 0000 0000

00031500

② nor $s0, $s5, $t9

op	rs	rt	rd	sh	fun
0	21	25	16	0	39

000000 10101 11001 10000 00000 100111

0000 0010 1011 1001 10000000 0010 0111

02B98027

③ sra $a1,$a2,12

op	rs	rt	rd	sh	fun
0	0	6	5	12	3

000000 00000 00110 00101 01100 000011

0000 0000 0000 0110 0010 1011 0000 0011

00062B03

(4) addiU $s1, $s2, 260

op	rs	rt	imm
9	18	17	260
001001	10010	10001	0000 0001 0000 0100

0010 0110 0101 0001 0000 0001 0000 0100

26510104

(5) sb $t9 ,100($s6)

op	rs	rt	imm
40	22	25	100
101000	10110	11001	0000 0000 0110 0100

1010 0010 1101 1001 0000 0000 0110 0100

A2D90064

(6) lh $s3,($t8)

op	rs	rt	imm
33	24	19	0
100001	11000	10011	0000 0000 0000 0000

1000 0111 0001 0011 0000 0000 0000 0000

87130000

(7) lui $s0 ,78980

op	rs	rt	imm
15	0	16	0980
001111	00000	10000	0000 0011 1101 0100

0011 1100 0001 0000 0000 0011 1101 0100

3C1003D4

⑧ andi $t3, $t4, 9087

op	rs	rt	imm
12	12	11	9087

001100 01100 01011 0010 0011 0111 1111

0011 0001 1000 1011 0010 0011 0111 1111

318B237F

⑨ div $t3, $V1

op	rs	rt	rd	sh	fun
0	0	3	11	0	26

000000 00000 00011 01011 00000 011010

0000 0000 0000 0011 0101 1000 0001 1010

0003581A

⑩ multu $V1, $a2

op	rs	rt	rd	sh	fun
0	0	6	3	0	25

000000 00000 00110 00011 00000 011001

0000 0000 0000 0110 0001 1000 0001 1001

00061819