## **Ejercicio 1 – Filtros FIR (56307)**

Correr en el DSP la implementación de FIR vista en clase. Testear implementando con los coeficientes:

- Usando el simulador escribir un testbench que verifique la respuesta del filtro al impulso [1 0 0 0 0 ...] . Tip: crear una h(n) de unos pocos valores . La simulación es funcional (no temporal)
- Un filtro simple (pasabajos, pasaaltos, etc.), orden ~ 20. Medir tiempo de procesamiento de la interrupción.
- Elegir una plantilla arbitraria y diseñar usando fdatool. Usar el mayor orden que permita la frecuencia de muestreo (hint: ojo con el uso de memoria!). Verificar el funcionamiento y la respuesta en frecuencia.
- Calcular con Maltlab el compensador de la respuesta en frecuencia del DAC de zero-order hold. Medirlo.

## **Ejercicio 2 - Reverberador (56307)**

• Implementar un reverberador con el siguiente diagrama en bloques La ganancia E1 representa la atenuación de los ecos reflejados, mientras que E2 representa la atenuación de estos ecos al volver a reflejarse (reflexiones secundarias). Indicar qué valores de retardo, E1 y E2 dan resultados significativos.

