Laboratorio de DSP y FPGA

Trabajo Práctico N° 3

Grupo 2

KAMMANN, Lucas Agustín

FARALL, Facundo David

DAVIDOV, Gonzalo Joaquín

TROZZO, Nicolás Rafael

Contenido

[Ejercicio A 3](#_Toc82949366)

[Diseño 3](#_Toc82949367)

[Implementación 4](#_Toc82949368)

[Resultados 4](#_Toc82949369)

# Ejercicio A

## Diseño

En este ejercicio, se propone diseñar e implementar un filtro de segundo orden digital, utilizando un filtro de respuesta impulsiva infinita (IIR). El tipo de filtro a diseñar es un pasabanda, y la Tabla 1, muestra los parámetros generales que lo describen.

|  |  |  |
| --- | --- | --- |
|  |  |  |
|  |  |  |

Tabla 1: Especificaciones de filtro pasabanda de segundo orden

Para un filtro de segundo orden, en configuración pasabanda, la función transferencia analógica, en el dominio de Laplace, se expresa de la siguiente forma

Se desea llevar la expresión anterior a una forma digital como la que se muestra a continuación, ya que es óptima para su implementación en un DSP. Los parámetros se pueden encontrar en la Tabla 2.

|  |  |
| --- | --- |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |

Tabla 2: Parámetros del IIR

La Ilustración 1 y la Ilustración 2, muestran los resultados teóricos a partir de una simulación del filtro digital IIR realizada con Python.

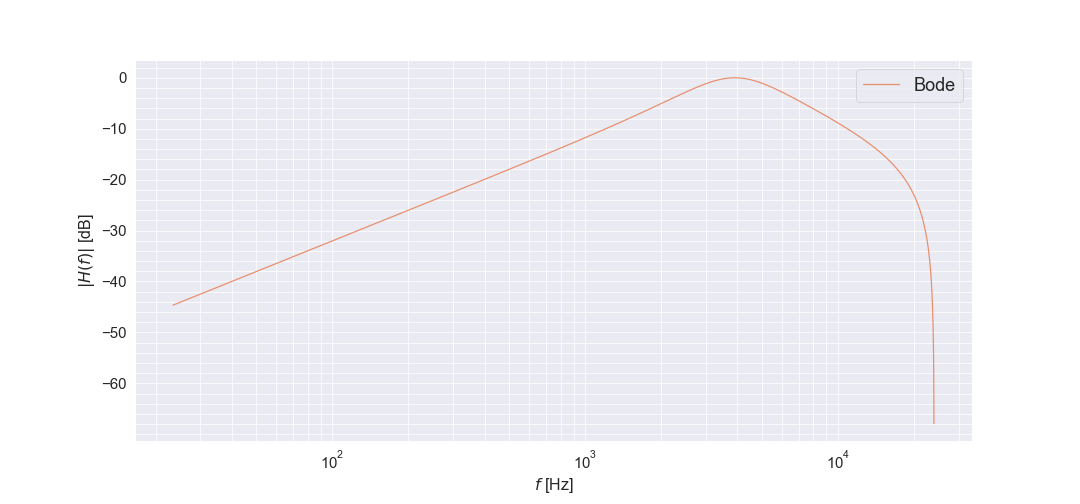


Ilustración 1: Diagrama de bode del IIR

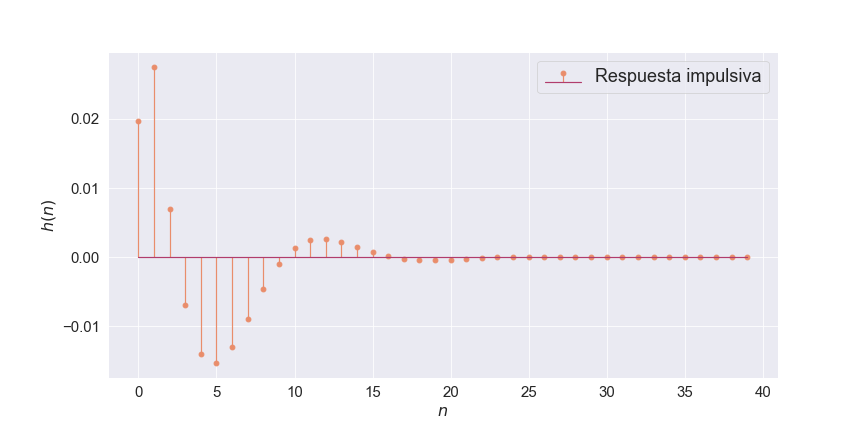


Ilustración 2: Respuesta al impulso del IIR

## Implementación

En la Ilustración 1, se muestra el fragmento de código fuente correspondiente a la implementación de la subrutina **iir**. La subrutina implementa el algoritmo para ejecutar el procesamiento por muestras de una celda IIR de segundo orden. Vale destacar, que se agregó una instrucción NOP (no operation) al final de la subrutina para agregar una demora previa a guardar el contenido del acumulador A. De esta forma, nos aseguramos por software que el resultado esté listo en el momento adecuado, y no se produzcan problemas por dependencias.

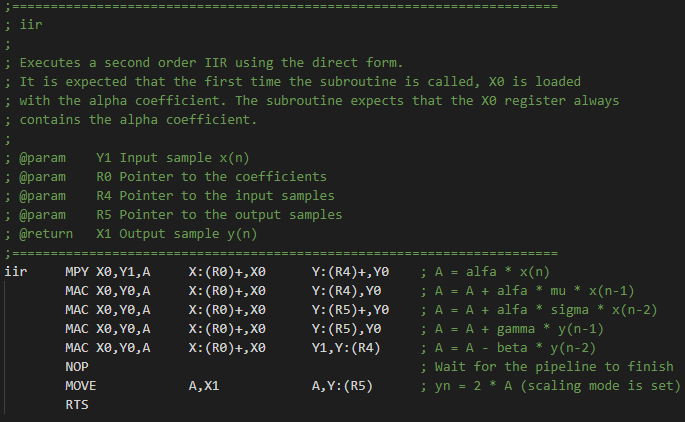


Ilustración 3: Subrutina **IIR**

## Resultados

Previo a la validación práctica, se realizó una simulación con el simulador provisto por Motorola para el DSP56307, utilizando el **iir\_testbench**, siendo la entrada una delta y observando en memoria la salida del filtro IIR. De esta forma, se verifica que se comporta como es esperado el filtro, por contrastación de la respuesta impulsiva.

Para la validación del filtro IIR diseñado, se compila, enlaza y programa el DSP56307 de Motorola con el código fuente **filtro.asm** que utiliza la subrutina **iir** desarrollada. Se conecta la entrada de audio de la placa de desarrollo del DSP56307 al generador, y su salida al osciloscopio, y se procede a medir la respuesta en frecuencia en un rango . Es importante tener configurada la placa de desarrollo (por hardware) en una frecuencia de muestreo .

En la Tabla 3 se muestra la contrastación entre la especificación, como objetivo buscado por el diseño teórico, y la medición como resultado práctico.

|  |  |  |  |
| --- | --- | --- | --- |
|  | *Especificación* | *Medición* | *Error porcentual* |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

Tabla 3: Validación de especificaciones

Para finalizar, se ilustra a continuación la respuesta en frecuencia medida en la implementación práctica sobre el DSP56307.