



KANE

SEYDINA ABOUBACRY

Étudiant BUT 3 GEII Candidat école
d'ingénieurs

FORMATION

2023 - 2026

BUT GEII

UNIVERSITÉ GRENOBLE ALPES IUT 1

2022 - 2023

BTS ÉLECTRONIQUE INDUSTRIELLE

CEDT LE G15 - SÉNÉGAL

2019 - 2022

LYCÉE LIMAMOU LAYE - SÉNÉGAL

BACCALAURÉAT-SÉRIE T2

MENTION ASSEZ BIEN

COMPÉTENCES

- Programmation: C, Python, Arduino, VHDL
- CAO/Simulation: Kicad, ADS, Psim
- Calcul/Instrumentation : MATLAB, LabVIEW
- Nanotechnologie : Silvaco (Athena).

LANGUES

Anglais

- Niveau intermédiaire

Français

- Niveau Bilingue

CONTACT

☎ +33(0)753043756

✉ kaneaboubacry903@gmail.com

📍 38000 - Grenoble

VIE ASSOCIATIVE-BÉNÉVOLAT

- Membre de l'équipe communication du BDE GEII de l'Université Grenoble Alpes.

CENTRES D'INTÉRÊT

- Informatique(Cybersécurité)
- Sport(Football, Musculation)
- Lecture(Livre sur le développement personnel)

INFORMATIONS DU PROFIL

Étudiant en 3^e année de BUT Génie électrique et informatique industrielle, avec une spécialisation en électronique et systèmes embarqués. Actuellement en alternance au CEA-Leti en tant que technicien packaging, je souhaite intégrer la filière d'ingénieur en génie électrique par apprentissage de l'INSA Lyon afin de développer des compétences d'ingénieur opérationnel au croisement de l'électronique, des systèmes embarqués et des applications industrielles.

EXPÉRIENCE PROFESSIONNELLE

ALTERNANT TECHNICIEN PACKAGING ET TESTS

ÉLECTRIQUES DES MICROBATTERIES

CEA LETI - GRENOBLE



2024 - en cours (fin prévue : juillet 2026)

- Développement et validation d'un protocole de scellement pour microbatteries, améliorant la fiabilité des composants.
- Réalisation des opérations de packaging en salle blanche : découpe, collage, wire bonding.
- Mise en œuvre de tests de caractérisation électrique : circuit ouvert, impédance, cyclage.

PROJETS TECHNIQUES - IUT

PROJET DE CONCEPTION D'UN DÉTECTEUR RF 1 À 3 GHZ

Avril 2025 - Juin 2025-Université Grenoble Alpes

- Conception d'un amplificateur RF large bande et de deux antennes (Patch pour l'émission, Vivaldi pour la réception).
- Intégration d'un détecteur logarithmique MAX4003 pour la mesure précise du niveau RF.

CONCEPTION ET RÉALISATION D'UN TRANSISTOR NMOS

Septembre 2025 - Janvier 2026 au Cime Nanotech

- Simulation des procédés technologiques sous SILVACO (oxydation, implantation, recuit).
- Réalisation en salle blanche : lithographie UV, gravure RIE, implantation ionique, métallisation aluminium.

CARACTÉRISATION ÉLECTRIQUE D'UN MOSTEC

Janvier 2026 - en cours au CIME Nanotech

- Extraction du dopage du substrat, des densités de charge dans l'oxyde et des tensions de seuil.
- Étude des effets de canal court et de la mobilité en fonction de la tension de grille via différentes méthodes d'extraction.