Índice general

Ín	dice g	general		I
Ín	dice o	de figura	as	IV
Ín	dice c	de tablas	S	V
1.	Intro	oducció	n	1
	1.1.	Antece	dentes	. 1
	1.2.	Justifica	ación y Planteamiento del Problema	. 2
	1.3.	Objetiv	ros	. 3
		1.3.1.	Objetivo General	. 3
		1.3.2.	Objetivos Específicos	. 3
	1.4.	Estruct	rura del Trabajo	. 3
2.	Mar	co Teóri	.co	4
	2.1.	Red elé	ectrica inteligente	. 4
	2.2.	Medido	ores inteligentes	. 6
		2.2.1.	Características	. 6
		2.2.2.	Estandarización	. 6
		2.2.3.	Estructura	. 6
			2.2.3.1. Sensado	. 6
			2.2.3.2. Acondicionamiento	. 6
			2.2.3.2.1. Ajuste de ganancia y nivel	. 7
			2.2.3.2.2. Filtrado	. 7
			2.2.3.2.3. Adaptación de impedancia	. 7
			22324 Aiglamiento	Q

			2.2.3.3. Convers	sion	8
			2.2.3.3.1.	Teorema de muestreo Nyquist-Shannon	8
			2.2.3.3.2.	Conversor analógico-digital	8
			2.2.3.4. Procesar	miento	11
			2.2.3.4.1.	Valores efectivos	11
			2.2.3.4.2.	Potencia	11
			2.2.3.4.3.	Factor de potencia	11
			2.2.3.4.4.	Distorsión armónica	11
			2.2.3.4.5.	Distorsión armónica	11
			2.2.3.4.6.	Energia	11
			2.2.3.5. Comuni	cación	11
			2.2.3.5.1.	Serial	11
			2.2.3.5.2.	DLSM/COSEM	12
			2.2.3.5.3.	Modbus	12
	2.3.	Labvie			12
		2.3.1.	-	-Time	12
		2.3.2.	Algoritmos utiliz	ados	12
3.	Des	arrollo			13
۶.			eciendo parámetro	os a medir	13
	0.1.				13
					14
	3.2.			iento	14
	3.3.	-		para procesamiento	14
	0.0.				
				cesamiento y acceso directo a memoria	16
		3.3.3.	-		16
	3.4.	Progra			17
		3.4.1.			18
		3.4.2.			20
			,	miento	20
				*	20
				*	21

		3.4.2.2.	Almacenamiento	 	22
		3.4.2.3.	Comunicación	 	22
	3.4.3.	Host .		 	22
		3.4.3.1.	Comunicación	 	22
		3.4.3.2.	Interfaz	 	22
4.	Resultados	3			23
	4.1. Result	tados		 	23
5.	Conclusion	nes y reco	omendaciones		24
	5.1 Concl	usiones			24

Índice de figuras

2.1.	Modelo conceptual de la red eléctrica inteligente REFERENCIA	5
2.2.	Evolución de los medidores de consumo eléctrico	6
2.3.	Convertidor analógico digital de aproximaciones sucesivas (REFERENCIA)	9
2.4.	Convertidor analógico digital de aproximaciones sucesivas	10
2.5.	Salida del DAC del conversor analógico digital (REFERENCIA)	10
3.1.	Hardware utilizado para el procesamiento (AGREGAR HOST)	18
3.2.	Algoritmo FPGA	19
3.3.	Diagrama de bloques del FPGA	20
3.4.	Estructura de datos	21

Índice de tablas

3.1.	Valores nominales de operacion de la red eléctrica, extracto norma E-354-	
	D-1608	14
3.2.	Especificaciones de los dispositivos comerciales evaluados	15

Introducción

1.1. Antecedentes

En la actualidad la evolución de las ciudades inteligentes se ha vuelto un punto de interés en la mayoría de los países. La integración de las nuevas tecnologías que permiten medir variables que antes eran inimaginables han dado paso a la creación de productos que son capaces de controlar sistemas que mejoran la condición de vida de los ciudadanos y el medio ambiente. En vías de cuidar el medio ambiente y una mejor calidad de vida se han comenzado a desarrollar las Smart Grids, redes de generación distribuidas inteligentes que poseen la capacidad de medir el flujo de potencia de manera bidireccional, característica que antes no existía, y al mismo tiempo permiten controlar de una forma más eficiente y limpia la distribución de energía. Para este fin, es necesario dotar a las redes de distribución de inteligencia con medidores inteligentes, capaces de dotar con precisión los datos del flujo de potencia en ambos sentidos de la red en tiempo real.

Un claro ejemplo de esta cualidad, es la invención del automóvil, el cual llegó como solución al problema del transporte por tierra, de una forma más cómoda y práctica. Dicho

problema no se resolvió hasta que el ingeniero alemán Karl Friedrich Benz creó el primer automóvil en 1885 [cernuschi2005cuatro], abriendo de esta forma, las puertas a un nuevo mundo para la investigación.

1.2. Justificación y Planteamiento del Problema

En la actualidad, más de 1,25 millones de presonas mueren cada año como consecuencia de accidentes de tránsito, y aproximadamente 50 millones sufren traumatismos no mortales, los cuales pueden llegar a producir alguna discapacidad ¹. Dichos siniestros son causados, en su mayoría, por la imprudencia del ser humano. Si no se toman medidas correctivas se espera que estas cifras tan alarmantes aumenten para el año 2030, de tal forma que se conviertan la séptima causa de muerte en el mundo. Es por eso que la organización de las naciones unidas, ONU (del inglés, *Organization of United Nation*) adoptó *La agenda* 2030 para el desarrollo sostenible, donde se espera que para el 2020 se disminuyan estos números a la mitad, a través de distintos planes.

Para apoyar estas soluciones que se pretenden poner en práctica, el desarrollo e implementación de los ITS juegan un papel muy importante, ya que los mismos buscan solventar los fallos del ser humano, ya sea mediante acciones pasivas, como lo puede ser una simple notificación al conductor de alguna falla o infracción que este cometiendo, o mediante acciones activas, como lo puede ser tomar el control del vehículo, en caso de una emergencia. Para lograr que se puedan realizar efectivamente estas labores, cada uno de los sistemas integrados en los ITS deben de ofrecer el mejor rendimiento, es por esta razón que los estudios actualmente se centran en la mejora de dichos sistemas.

¹http://www.who.int/mediacentre/factsheets/fs358/es/

1.3. Objetivos

1.3.1. Objetivo General

Implementar un sistema de comunicación entre vehículo reales y virtuales, con el fin de que se puedan realizar distintas maniobras coopertativas en distinto ambientes de prueba.

1.3.2. Objetivos Específicos

R

1.4. Estructura del Trabajo

Habiendo realizado la respectiva introducción al problema a tratar en el proyecto, así como los objetivos de este, a continuación se presentarán 7 capítulos más con sus respectivos resúmenes.

En el capítulo 2, se presentará una descripición del instituto receptor, TECNALIA *Research & Innovation*, exponiendo su historia y una breve presentación del equipo de Automated Driving, con el cual se realizó este proyecto, dando a conocer sus objetivos y los vehículos que cuenta.

Marco Teórico

En el capitulo a

2.1. Red eléctrica inteligente

Con el fin de mejorar la eficiencia, confiabilidad y seguridad de las redes eléctricas actuales se ha comenzado un proceso de reestructuración. Este nuevo sistema es conocido como redes eléctricas inteligentes o por su traducción en ingles *Smart Grid*. A pesar de que este proceso se encuentre en desarrollo desde hace algunos años aun no se ha logrado formalizar una definición concreta y universal para esta. Las siguientes instituciones proponen las siguientes definiciones:

El Departamento de Energía de Estados Unidos (REFERENCIA):

A smart grid uses digital technology to improve reliability, security, and efficiency (both economic and energy) of the electric system from large generation, through the delivery systems to electricity consumers and a growing number of distributed-generation and storage resources.

La Comisión Electrotécnica Internacional IEC (REFERENCIA):

The Smart Grid is integrating the electrical and information technologies in between any point

of generation and any point of consumption

Interpretando las definiciones anteriores podemos definir las redes eléctricas inteligentes como un sistema que permitira el manejo de la energía eléctrica y la integración de las energias de renovables de una manera mas eficiente, mediante instrumentos que permiten controlar la distruibucion de la enérgia, la obtencion del estado de la red y la comunicación bidireccional entre estos dispositivos y la estación eléctrica.

Actualmente la Comisión Electrotécnica Internacional conocida por sus siglas en ingles como IEC se encuentra desarrollando los estandares internacionales que regirán las Redes Eléctricas Inteligentes. En la figura LABEL se encuentra un modelo de como se debe considerar una Smart Grid, modelo que se establecio debido al proceso de estandarización.

Conceptual Model

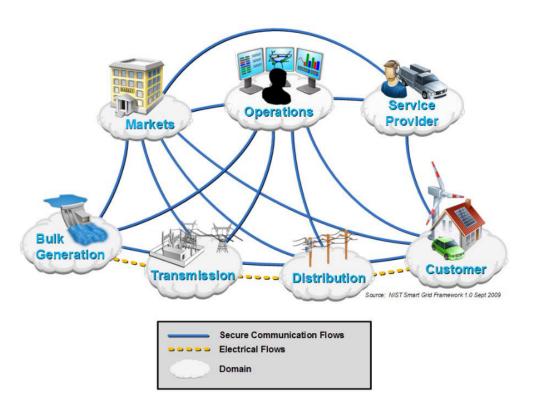


Figura 2.1: Modelo conceptual de la red eléctrica inteligente REFERENCIA

2.2. Medidores inteligentes

Cada dia los avances tecnológicos han hecho evolucionar los medidores de consumo eléctrico, agregando nuevas funciones y mejorando la precisión de las mediciones. En la figura LABEL se presenta la evolución que han presentado los medidores y las distintas funciones agregadas.

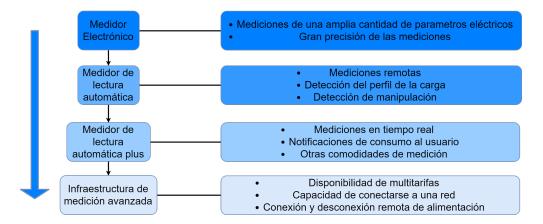


Figura 2.2: Evolución de los medidores de consumo eléctrico

A pesar de la evolución de estos dispositivos

2.2.1. Características

2.2.2. Estandarización

2.2.3. Estructura

2.2.3.1. Sensado

2.2.3.2. Acondicionamiento

Existen maneras de cuantificar un fenómeno físico con parámetros eléctricos mediante la utilización de sensores electrónicos, sin embargo, la salida de estos no siempre es apta para realizar un procesamiento de la data, por lo que es necesario acondicionar la señal adquirida mayormente mediante distintos circuitos eléctronicos que ofrecen funciones como: ajuste de ganancia y nivel, filtrado, adaptación de impedancia y aislamiento.

2.2.3.2.1. Ajuste de ganancia y nivel

En busca de lograr una amplificación o una atenuación es necesario conocer los amplificadores operacionales (OPAM), estos dispositivos electrónicos son capaces de alterar la señal electrica en su entrada, multiplicando su valor por una ganancia determinda por la configuración externa. Por ejemplo, la configuración no-inversora:

(IMAGEN DE LA CONFIGURACION NO INVERSORA)

Logrando transformar una señal que oscila entre -10 y +10 V a una entre -2.5 y 2.5 V, estableciendo una ganancia de 0.25.

Por otro lado comunmente los dispositivos electrónicos no son capaces de procesar señales bipolares, por lo tanto se debe hacer un ajuste del nivel a las señales bipolares. Este ajuste se puede lograr mediante la utilización de un divisor de tensión resistivo mostrada a continuación:

(IMAGEN DE LA CONFIGURACION DEL AJUSTE DE NIVEL)

Con esta configuración es posible llevar una señal eléctrica oscilante entre -2.5 y 2.5 V a una entre 0 y 5 V.

2.2.3.2.2. Filtrado

2.2.3.2.3. Adaptación de impedancia

2.2.3.2.4. **Aislamiento**

Por motivos de seguridad es necesario separar

2.2.3.3. Conversion

Es necesario digitalizar las señales eléctricas de tal modo que el dispositivo de procesamiento sea capaz de interpretar y hacer el procesamiento de estas. La digitalización de señales es dependiente de las caracteristicas de la señal a adquirir y de los conversores de señales analógicas a digitales o como se conocen por sus siglas en ingles ADC (*Analog to Digital Converter*").

2.2.3.3.1. Teorema de muestreo Nyquist-Shannon

Las señales eléctricas poseen características como amplitud, forma, frecuencia, entre otras. Para la recreación exacta de las señales periódicas se requieren una cantidad de muestras necesarias. El teorema de Nyquist-Shannon considerado uno de los mas importantes en la teoría de adquisición establece que se necesita una frecuencia de muestreo de al menos el doble de la frecuencia de la señal a adquirir.

$$F_s \ge 2 * F_m \tag{2.1}$$

2.2.3.3.2. Conversor analógico-digital

Los conversores se encargan de representar las señales analógicas con valores binários por medio de diferentes circuitos electróonicos.

Muestreo: como establece el teorema de Nyquist-Shannon la frecuencia de muestreo

establecera cada cuanto se debe tomar una muestra de la señal analógica para la recreación exacta de esta en el mundo digital.

 Cuantificación: en la mayoria de los casos los valores analógicos poseen minimas variaciones que no pueden ser represantadas mediante el bit menos significativo, es por esto que es necesario realizar una aproximación de los valores de la señal analógica.

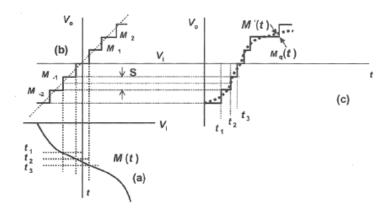


Figura 2.3: Convertidor analógico digital de aproximaciones sucesivas (REFERENCIA)

Conversores digitales a analógicos: al contrario de los conversores analógicos digitales estos se encargar de transformar señales digitales en analógicas mediante comparadores y acoplamientos de resistencias que permitan generar distintos voltajes en su salida.

Los dispositivos evaluados para la realización del medidor poseen un ADC de aproximaciones sucesivas y este se encuentra estructurado por un convertidor digital a analógico, un comparador analógico y un circuito de control.

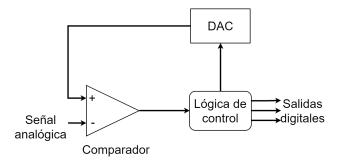


Figura 2.4: Convertidor analógico digital de aproximaciones sucesivas

El principio de funcionamiento de este ADC es el siguiente:

- 1. El controlador asigna un 1 al bit mas significativo del DAC, dejando el resto de los bits en 0.
- 2. Se compara la señal analógica a muestrear con el valor del DAC, si este es menor se convierte el bit a 0 y se coloca el siguiente bit menos significativo a 1.
- 3. Se repite el proceso 1 y 2 hasta cubrir todos los bits del DAC.

En la figura (REFERENCIA) podemos observar un ejemplo de como la señal de salida del DAC se aproxima al valor de referecia en fracciones de la frecuencia de muestreo.

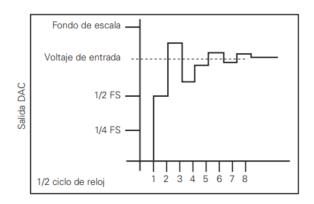


Figura 2.5: Salida del DAC del conversor analógico digital (REFERENCIA)

2.2.3.4.	Procesamiento
2.2.3.4.1.	Valores efectivos
2.2.3.4.2.	Potencia

- Aparente
- Activa
- Reactiva
- 2.2.3.4.3. Factor de potencia
- 2.2.3.4.4. Distorsión armónica
- 2.2.3.4.5. Distorsión armónica
- 2.2.3.4.6. Energia
- 2.2.3.5. Comunicación
- 2.2.3.5.1. Serial

- 2.2.3.5.2. DLSM/COSEM
- 2.2.3.5.3. Modbus
- 2.3. Labview
- 2.3.1. Dispositivos Real-Time
- 2.3.2. Algoritmos utilizados

Desarrollo

3.1. Estableciendo parámetros a medir

Como ya se mencionaron antes los estandares internacionales establecen:

- Valores nominales de la red eléctrica
- Espcificaciones de los medidores inteligentes
 - Eléctricas
 - Medición (BUSCAR OTRO TERMINO)

3.1.1. Eléctricas

La norma EDC E-354-1608 establece los valores nominales de la red eléctrica, los cuales deben ser medidos por el medidor inteligente.

Cuadro 3.1: Valores nominales de operacion de la red eléctrica, extracto norma E-354-D-1608

Característica Medidor		Medición Elé	ctrica
Tipo	1F, 2 Hilos	1F, 3 Hilos	3F, 4 Hilos
Rango de intensidad (A)	10-60	15-80	15-100
Tensión nominal (V)	120	2 x 120/240 2 x 240/480	3 x 208Y/120 3 x 240/2 x 120 3 x 416Y/240 3 x 480Y/277
Rigidez dielectrica?? (KV)	4	4	4
Frecuencia (Hz)	60	60	60

La tabla 3.1 es un estracto de la norma ya mencionada en de la cual determinamos los valores en el cual operan los medidores inteligentes; frecuencia de 60 Hz, 120 V nominales y corriente entre 10-60 A.

3.1.2. Medición

La norma IEC 61000-4-30 especifica que los medidores de clase B deben ser capaces de medir hasta el 30avo armónico.

NORMA QUE ESTABLECE LOS ERRORES PORCENTUALES PERMITIDOS

3.2. Tarjeta de acondicionamiento

3.3. Eleccion de dispositivo para procesamiento

Se evaluaron unidades de procesamiento de distintas compañias y los disponibles en el laboratorio del grupo de Sistemas Industriales y Electrónica de Potencia capaces de realizar las funciones del MEI. Por parte de la empresa Texas Instruments los dispositivos TMS320F28027 y TMS320F28069 pertenecientes a la familia C2000 - Piccolo, de la empresa National Instruments el myRIO-1900 y por último de la familia Intel el Arduino UNO.

Las caracteristicas evaluadas de cada microcontrolador son las siguientes:

- Velocidad de adquisición
- Resolución de ADC
- Velocidad de procesamiento
- Conectividad
- Acceso directo a memoria

Cuadro 3.2: Especificaciones de los dispositivos comerciales evaluados

Dispositivo	Arduino Uno	myRIO-1900	TMS320F28027	TMS320F28069
Frecuencia de	8950 Hz	40 KHz	3.4 MHz	4.6 MHz
muestreo	0,00112	10 1012	0.111112	1.0 1/11 12
Velocidad de	16 MHz	667 MHz	60 MHz	90 MHz
procesamiento	10 1411 12	007 WILIZ	00 1111 12	70 IVII IZ
Conectividad	Serial	Serial / Wifi	Serial	Serial
Acceso directo	No	Si	Si	Si
a memoria	110	<i>3</i> 1	<i>3</i> 1	<i>J</i> 1

3.3.1. Frecuencia de muestreo (MODIFICAR ARMONICO)

Los estandares internaciones (averiguar que estandar) de la IEC establecen que los medidores inteligentes de clase B, los utilizados en las zonas residenciales, deben detectar al menos hasta el 51avo armónico. La frecuencia de la señal a medir es de 60 Hz, la correspondiente a la red eléctrica en Venezuela, ubicando el 51avo armónico a una frecuencia de 3060 Hz. Según el teorema de Nyquist se requiere una frecuencia de muestreo de al menos el doble de dicha frecuencia, 6080 Hz.

Los ADC de todos los dispositivos se encuentran multiplexados, lo que implica que la frecuencia de muestreo se dividira por el numero de señales a obtener. En este caso se utilizaran dos canales, en uno se obtendra la señal de voltaje y en el otro la de corriente. Duplicando asi la frecuencia de muestreo necesaria para muestrear la señal, 12.16 KHz.

3.3.2. Velocidad de procesamiento y acceso directo a memoria

Al ser un sistema embebido y en tiempo real, es necesario que el dispositivo sea capaz de realizar grandes cantidades de instrucciones y ejecuciones en paralelo. Por otro lado los dispositivos que posea acceso directo a memoria son mas capaces de realizar operaciones debido a que este acceso es capaz de trabajar en paralelo con el procesamiento de los datos (ARREGLAR).

3.3.3. Comunicación

Siguiendo los estandares (averiguar estandar) para la comunicación de los medidores inteligentes, se recomienda que el dispostivo sea capaz de conectarse a una red y enviar datos mediante el protocolo TCP/IP.

Teniendo en cuenta todo esto tomamos como parametro mas importante la frecuencia de muestreo, descartando de este modo al dispositivo Arduino Uno que solo posee una máxima frecuencia de 8950 Hz con un canal. Los dispositivos restantes cumplen con sosobra la frecuencia de muestreo minima necesaria, teniendo que tomar en cuenta los siguientes aspectos. La velocidad de proceseamiento en los tres dispositivos es sumamente elevada y ademas de esto cuentan con la capacidad de acceso directo a memoria dando un uso mas optimizado de sus recursos. Sin embargo por la parte de comunicacion los dispositivos de Texas Instruments requieren de modulos extras para obtener conexión WIFI

y poder transmitir los datos por el protocolo TCP/IP, dejando asi en ventaja al dispositivo myRIO. De tal modo se eligio el dispositivo myRIO ya que cumple con todas las caracteristicas necesarias y este ya se encuentra disponible en los laboratorios de la agrupación al contrario de los TI que es necesario realizar su compra.

3.4. Programación

En la sección anterior se describio el proceso de acondicionamiento de la señal, de tal modo que la señal a digitalizar se encuentre en el rango de entrada del ADC del dispositivo myRIO. Al poseer la señal digitalizada se procede a realizar el procesamiento de los datos para obtener los parametros electricos deseados.

(EXPLICAR COMO SE PUEDE PROGRAMAR EL FPGA Y EL MYRIO) El dispositivo myRIO se programa mediante el software de desarrollo grafico Labview. Para llevar acabo el procesamiento de datos se establecieron modulos con funciones especificas con el fin de realizar una programación mas ordenada y eficiente. Estos modulos son:

- FPGA
- myRIO Sistema Operativo
- PC Host

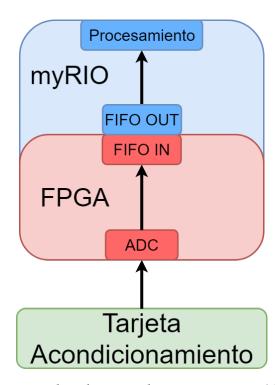


Figura 3.1: Hardware utilizado para el procesamiento (AGREGAR HOST)

S

3.4.1. FPGA

En este modulo se define la frecuencia de muestreo a utilizar. Se desea detectar el armónico 50 de la señal de 60Hz, por lo tanto la frecuencia de muestreo mínima a utilizar según el teorema de Nyquist sera de 6KHz, agregando a esto la utilización de un ADC multiplexado es necesario duplicar esta frecuencia para lograr obtener la medición de dos canales, voltaje y corriente. Por lo tanto estableceremos como mínimo una frecuencia de 12KHz, implicando asi que la cantida de muestras pertinentes a un periodo de la señal a obtener seran de 200 muestras.

El algoritmo de adquisición de los datos es el siguiente:

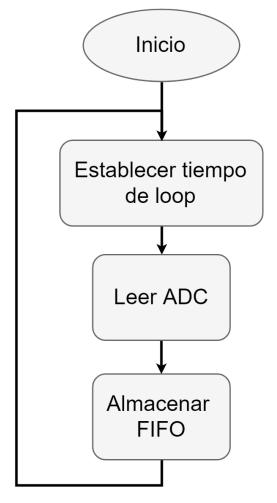


Figura 3.2: Algoritmo FPGA

El programa estara estructurada por una estructura while loop y un flat sequence. Esta última establecerá primeramente el tiempo de muestreo, el cual es el inverso a la frecuencia de muestro mencionada anteriormente, 83.34us, sin embargo el tiempo de muestreo en el modulo debe ser un numero entero por lo cual se redondea este a 83us. En la siguiente secuencia se adquiriran los datos del puerto ADC y se almacenaran en la memoria directa de estructura tipo FIFO. En la figura 3.3 se encuentra el diagrama de bloques del programa, este no cuenta con un panel frontal debido a que no es necesario establecer o visualizar valores en este modulo.

programa_FPGA.png

Figura 3.3: Diagrama de bloques del FPGA

3.4.2. myRIO

En este modulo se llevara acabo el procesamiento de los datos el cual involucra el cálculo de los parámetros, almacenamiento y la comunicación con el dispositivo recolector, creando un VI respectivo para cada tarea.

3.4.2.1. Procesamiento

Lo primero a realizar en este VI es la inicialización de los elementos a utilizar: modulo FPGA, Buffer de salida de la memoria directa, constantes. Lo siguiente a esto es un algoritmo que pose como estructura productor-consumidor.

3.4.2.1.1. *

Productor

En esta sección se extraera de la memoria de acceso directo y se depositara en una cola, la cantidad de muestras respectivas a 6 periodos, 1200 muestras, de tal modo que esta no exceda su capacidad de almacenamiento.

El tipo de datos extraido de la memoria se encontrara en forma vectorial, en la figura (REFERENCIA) se logra observar esta.

../Imagenes/estructura_datos.png

Figura 3.4: Estructura de datos

3.4.2.1.2. ³

Consumidor

Como es conocido por el algoritmo el consumidor debera extraer datos para su utilización, según el estandar (REFERENCIA) la cantidad de datos respectivos a 12 periodos es necesaria para realizar el procesamiento apropiadao de la data. Los datos extraidos se concatenaran para obtener un vector con las dimensiones 2x1200.

Aqui se realizará el cálculo de los parametros electricos y su almacenamiento

3.4.2.1.3. Calculo de parametros

- 3.4.2.2. Almacenamiento
- 3.4.2.3. Comunicación
- 3.4.3. Host
- 3.4.3.1. Comunicación
- **3.4.3.2.** Interfaz

Resultados

4.1. Resultados

Conclusiones y recomendaciones

5.1. Conclusiones