

情報科学実験A

第2回レポート

課題2

担当教員：劉 載勲/橋本 匡

提出者：中村 真也

所属/学年：基礎工学部 情報科学科 2 年

学籍番号：09B14054

電子メール：u110864bc@ecs.cmc.osaka-u.ac.jp

提出日：2015 年 7 月 8 日（水）

締切日：2015 年 7 月 8 日（水）

3.1 IC を用いた回路の作成

(3-C1)

1.Input=5.0[V]の場合

A	B	C	D	E	F	G
4.5[V]	0.0[V]	4.7[V]	0.0[V]	4.7[V]	0.0[V]	4.7[V]

2.Input=0.0[V]の場合

A	B	C	D	E	F	G
0.0[V]	4.7[V]	0.0[V]	4.7[V]	0.0[V]	4.7[V]	0.0[V]

3.2 IC を用いた発振回路の作成

(3-C2)

最小電圧 : 2.0[V]

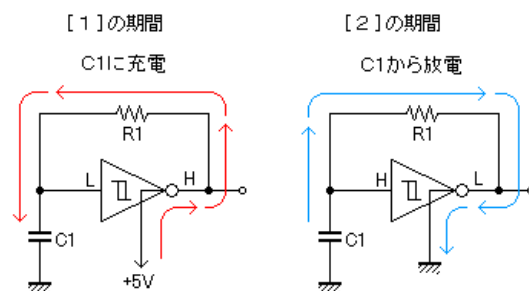
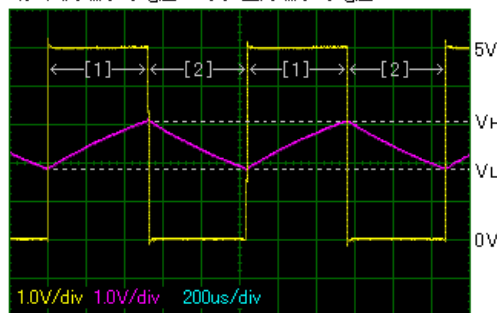
最大電圧 : 3.0[V]

発振周波数 : 1.0×10^5 [Hz]

(3-C3)

〔図6〕 発振回路の動作と各部の波形

赤: 入力端子の電圧 黄: 出力端子の電圧



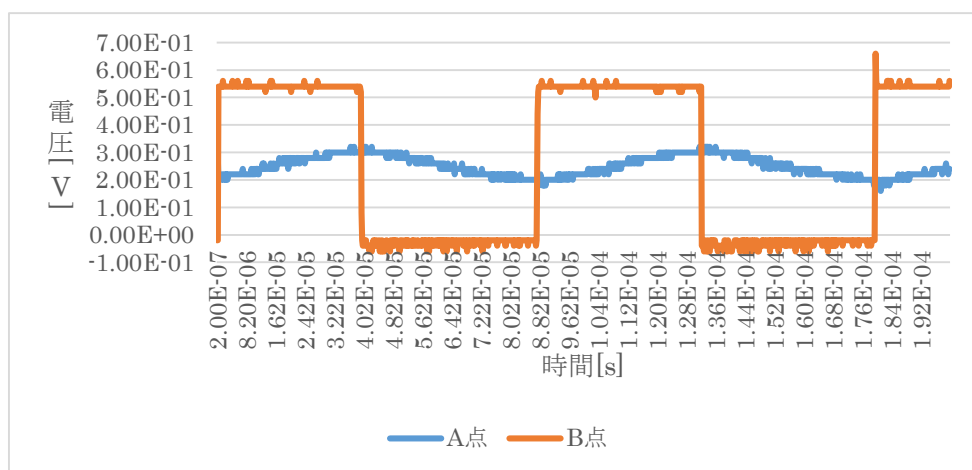
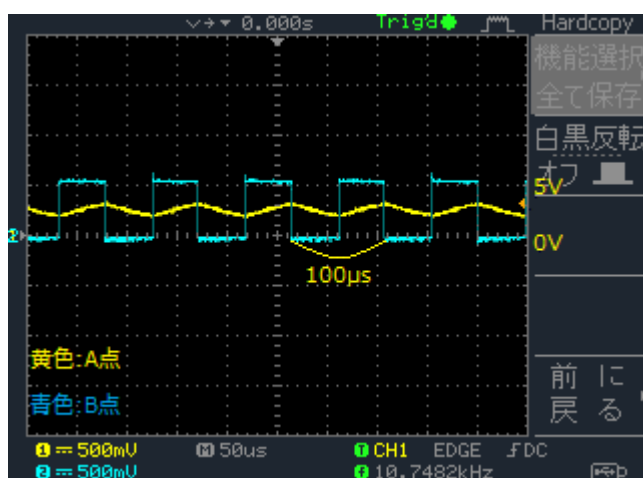
(画像・図の引用: <http://bbradio.sakura.ne.jp/7414/7414.html>)

まず、[1]のように B 点が H レベル、A 点が L レベルのときは、抵抗を通してコンデンサに電流が流れ、コンデンサが充電される。同時に、A 点の電圧が上昇する。A 点の電圧が V_{t+} に到達すると、ゲートが切り替わり、A 点が H レベル、B 点が L レベルになる。このとき、

[2]のようにコンデンサから抵抗を通して電流が流れる。同時に A 点の電圧が下降する。そして、A 点の電圧が V_{t-} になると、またゲートが切り替わり、A 点が L レベル、B 点が H レベルに切り替わる。これを繰り返すことによって、図 9 の回路は発振する。

(3-C4)

3-C3 より、点 A と点 B の波形を測定し、点 B の電圧が 5[V]から 0[V]に変わる瞬間の点 A の電圧が V_{t+} であり、点 B の電圧が 0[V]から 5[V]に切り替わる瞬間の点 A の電圧が V_{t-} である。



上の波形より、 $V_{t+}=3[V]$ 、 $V_{t-}=2[V]$ 、周波数は 1.1×10^4 と観測された。

(3-C5)

抵抗値とコンデンサを変更した場合の発振周波数の観測結果[Hz]

	0.01 μ [F]	1000p[F]	0.1 μ [F]
10k[Ω]	1.1×10^4	1.0×10^5	1.0×10^3
100k[Ω]	1.3×10^3	1.0×10^4	1.2×10^2
470k[Ω]	3.6×10^2	2.3×10^3	2.7×10^1

(3-C6)

(1)点 A の電位を V とする。抵抗を流れる電流は、コンデンサに流れ込む電流と等しいので、

$$\frac{5 - V}{R} = C \frac{dV}{dt}$$

である。V の初期値は V_{t-} より、この微分方程式を解くと、

$$V_{(t)} = (V_{t-} - 5)e^{\frac{-t}{CR}} + 5$$

よって、 $V_t = V_{t+}$ となるのは、

$$T_1 = CR \log \left(\frac{V_{t-} - 5}{V_{t+} - 5} \right)$$

のときである。

(2) (1)と同様に、抵抗を流れる電流は、コンデンサから流れ出る電流と等しいので、

$$\frac{V}{R} = C \frac{dV}{dt}$$

である。V の初期値は V_{t+} より、この微分方程式を解くと、

$$V_{(t)} = V_{t+} e^{\frac{-t}{CR}}$$

よって、 $V_t = V_{t-}$ となるのは

$$T_2 = CR \log \left(\frac{V_{t+}}{V_{t-}} \right)$$

のときである。

(3) 発振周波数は、周期の逆数より、 $T_1 + T_2$ の逆数である。(1)、(2)より、

$$f = \frac{1}{CR \left\{ \log \left(\frac{V_{t-} - 5}{V_{t+} - 5} \right) + \log \left(\frac{V_{t+}}{V_{t-}} \right) \right\}}$$

である。

(3-C7)

発振周波数の理論値[Hz]

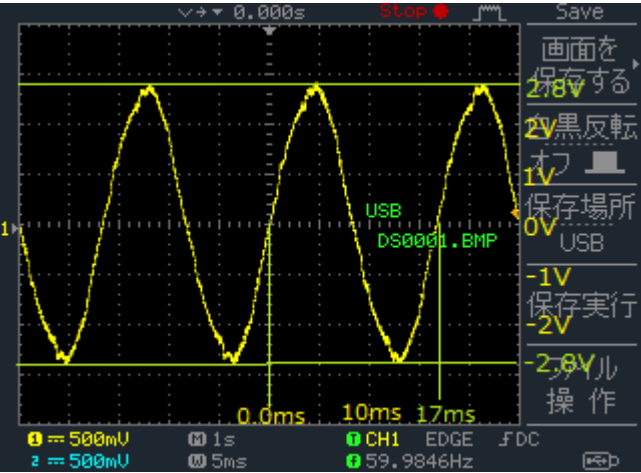
	0.01 μ [F]	1000p[F]	0.1 μ [F]
10k[Ω]	2.8×10^4	2.8×10^5	2.8×10^3
100k[Ω]	2.8×10^3	2.8×10^4	2.8×10^2
470k[Ω]	6.0×10^2	6.0×10^3	6.0×10^1

実際に測定した周波数は、理論値よりもかなり小さくなってしまった。これは、導線などの抵抗、伝達遅延時間、出力インピーダンスが理論値を計算する際に加味されていないためであり、実際の抵抗値が計算上の抵抗値よりも大きいことなどが、実際の周波数が小さくなった原因と考えられる。

3.3 リングオシレータの作成

(3-C8)

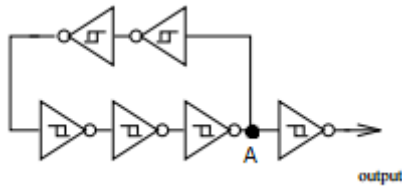
リングオシレータの波形



リングオシレータの周波数の観測結果[Hz]

5 個	7 個	9 個
6.3*10	6.0*10	5.9*10

(3-C9)



上図の A 点に H レベルの場合、Output は H レベルである。また、輪の方にも電流がながれ、点 A から H レベル、L レベル、H レベル、L レベル、H レベルとなり、L レベルで A 点に戻る。A 点に L レベルが出力されるのは、点 A から最初のゲートに H レベルが入力された瞬間から n 個のゲートを通るので、 $n \times t_{pd}$ である。同様に A 点から L レベルが最初のゲートに入力されてから A 点に H レベルが出力されるまでの時間も $n \times t_{pd}$ である。よって、 n 個のリングオシレータの周期は $n \times t_{pd}$ である。

よって、 n 個のリングオシレータの周波数は $\frac{1}{n \cdot t_{pd}}$ である。

C8 と先ほどの周波数の式より、

$n=5$ のとき、周波数は 6.3×10 より、 $t_{pd} = 3.1 \times 10^{-3}$ である

$n=7$ のとき、周波数は 6.0×10 より、 $t_{pd} = 2.4 \times 10^{-3}$ である

$n=9$ のとき、周波数は 5.9×10 より、 $t_{pd} = 1.9 \times 10^{-3}$ である

リングオシレータは、CR 発振回路等と異なり、熱などの影響によるノイズがそのまま蓄積してしまう。このため、位相雑音やジッタが大きくなってしまう。今回は特にノイズの対策はしていないので、影響が出てしまったと考えられる。

3.4 CMOS 回路の作成

3.4.1 NOT 回路の動作原理

(3-C10)

P 型 MOS において、ソースは常に $5.0[V]$ より、ゲートが $5.0[V]$ の場合 $V_{gs}=0.0[V]$ となる。この場合は閾値電圧を超えないためソース/ドレイン間に電流は流れない。ゲートが $0.0[V]$ の場合は $V_{gs}=5.0[V]$ となるため、ソース/ドレイン間に電流が流れる。また、N 型 MOS については、ソースが $0.0[V]$ より、電流が流れることはない。

したがって、この回路は Input が $5.0[V]$ のときは Output が $0.0[V]$ になり、Input が $0.0[V]$ のときは Output が $5.0[V]$ になるという NOT 回路になっている。

3.4.2 NOR 回路の動作原理

(3-C11)

1. Input1=0.0[V]、Input2=0.0[V]の場合

Input1 に接続されている上側の P 型 MOS において $V_{gs}=5.0[V]$ になるので Input2 に接続されている下側の P 型 MOS のソースに電流が流れる。この MOS について考えると Input2 よりゲートが 0.0[V]であり、ソースに電流が流れているのでドレイン (Output) に電流が流れる。従って Output に電流が流れるので $Output = 5.0[V]$ である。

2. Input1=5.0[V]、Input2=0.0[V]の場合

Input1 に接続されている上側の P 型 MOS について $V_{gs}=0.0[V]$ より Input2 に接続されている下側の P 型 MOS のソースに電流が流れない。この MOS について考えると Input2 よりゲートが 0.0[V]であり、 $V_{gs}=0.0[V]$ なので Output は 0.0[V]である。N 型 MOS については、ソースに電流が流れていないので、ドレインに電流は流れないので $Output=0.0[V]$ である。

3. Input1=0.0[V]、Input2=5.0[V]の場合

Input1 に接続されている上側の P 型 MOS について $V_{gs}=5.0[V]$ より、Input2 に接続されている下側の P 型 MOS のソースには 5.0[V]の電流が流れる。しかし、Input2=5.0[V]よりこの MOS について $V_{gs}=0.0[V]$ なので、ドレインには電流はながれない。よって $Output=0.0[V]$ である。N 型 MOS については、ソースに電流が流れていないので、ドレインに電流は流れないので $Output=0.0[V]$ である。

4. Input1=5.0[V]、Input2=5.0[V]の場合

Input1 に接続されている上側の P 型 MOS について $V_{gs}=0.0[V]$ より、ドレインには電流は流れない。よって、Input2 に接続されている下側の P 型 MOS のソースには電流が流れないので、下側の P 型 MOS のドレインにも電流は流れない。N 型 MOS については、ソースに電流が流れていないので、ドレインに電流は流れないので $Output=0.0[V]$ である。

3.4.3 NAND 回路の動作原理

(3-C12)

1. Input1=0.0[V]、Input2=0.0[V]の場合

P 型 MOS について $V_{gs}=5.0[V]$ より、ドレインに電流が流れる。よって、 $Output=5.0[V]$ である。

2. Input1=5.0[V]、Input2=0.0[V]の場合

Input2 に接続されている MOS について $V_{gs}=5.0[V]$ より、ドレインに電流が流れる。よっ

て、Output=5.0[V]である。

3. Input1=0.0[V]、Input2=5.0[V]の場合

Input1 に接続されている MOS について $V_{gs}=5.0[V]$ より、ドレインに電流が流れる。よって、Output=5.0[V]である。

4. Input1=5.0[V]、Input2=5.0[V]の場合

P 型 MOS についてともに $V_{gs}=0.0[V]$ なので、ドレインには電流は流れない。Input2 に接続されている N 型 MOS について、ソースに電流が流れていないので、ドレインに電流は流れない。また Input1 に接続されている N 型 MOS についても同様にソースに電流が流れていないので、ドレインに電流は流れない。よって、2 つの P 型 MOS のドレインと Input1 に接続されている N 型 MOS のドレインのどれにも電流は流れないので、Output=0.0[V]である。

参考文献

- 授業資料
- シュミットインバータによる発振回路(2008 年 4 月 21 日)
<http://bbradio.sakura.ne.jp/7414/7414.html>