

ЛАБОРАТОРНАЯ РАБОТА 8

РАЗРАБОТКА ПРОСТЕЙШИХ ВЫЧИСЛИТЕЛЕЙ. АРИФМЕТИКО-ЛОГИЧЕСКИЕ УСТРОЙСТВА (АЛУ)

Цель работы – научиться разрабатывать простейшие вычислители (арифметико-логические устройства). Ознакомиться с понятием код операции и операндами.

Задание

Ознакомится с основными типами вычислителей, представленных в качестве мегафункций в среде проектирования Quartus II Web Edition 13.0sp1. Реализовать в соответствии с индивидуальным заданием принципиальную схему арифметико-логического устройства (АЛУ), которое на основании кода операции выполняет заданные действия над операндами. Индивидуальное задание является общим для курсов ТПКС и Компьютерная схемотехника. В зависимости от кода операции АЛУ может использовать один или два операнда. Для каждого варианта АЛУ может выполнять 5 различных операций: одну унарную и 4 бинарных операции.

Унарные операции выбираются в соответствии с номером варианта из следующего набора:

1. Увеличение на 1 (инкремент).
2. Уменьшение на 1 (декремент).
3. Смена знака на противоположный.
4. NOT.
5. Реверс битов числа.

Бинарные операции выбираются в соответствии с номером варианта из следующего набора:

1. Логическая операция «И» (AND).
2. Логическая операция «ИЛИ» (OR).
3. Операция «сложение по модулю 2» (XOR).
4. Операция сравнения чисел (CMP).
5. Возведение в степень.
6. Операция «кольцевой сдвиг» (первого операнда на количество бит, указанном во втором операнде или наоборот).
7. Сложение.
8. Вычитание.
9. Операция умножения.
10. Операция деления.

В индивидуальном задании **первое** число определяет номер **унарной** операции, а **остальные четыре** – номера **бинарных** операций (например, «1, 2, 3, 4, 5»):

Унарная операция (1)	Бинарная операция (1)	Бинарная операция (2)	Бинарная операция (3)	Бинарная операция (4)
1	2	3	4	5

Вычислитель может быть выполнен как при помощи графического редактора, так и языка описания аппаратуры VHDL (для некоторых вариантов практичней использовать именно VHDL). При создании входных наборов необходимо проверить корректность работы устройства для каждой операции из варианта задания. Создать эпюры напряжений для входных сигналов и провести эмуляцию работы схемы.

После выполнения работы составить отчет, в котором должны быть следующие пункты:

1. Титульный лист (в соответствии с правилами оформления).
2. Формулировка задания на лабораторную работу (включая индивидуальное задание).
3. Принципиальная схема (созданная в Visio).
4. Описание формата команды (тип операции, данные и т.д.).
5. Представление главной схемы на уровне регистровых передач (RTL).
6. Условно-графическое обозначение элементов, разработанных пользователем.
7. Эпюры, подтверждающие работу проекта (скриншот окна Wave в ModelSim-Altera).
8. Выводы.

В выводах по работе необходимо ответить на следующие вопросы:

Какие основные типы вычислителей, представленные в виде мегафункций, находятся в пакете проектирования Quartus II? Что такое код операции? Что такое операнд? Чем отличается унарная операция от бинарной?

Методические указания

Классическое вычислительное устройство состоит из трех основных составляющих: арифметико-логического устройства, устройства управления и запоминающего устройства. «Сердцем» любого компьютера или вычислительного модуля является арифметико-логическое устройство (АЛУ). В современных вычислительных устройствах арифметико-логическое устройство не является самостоятельным схмотехническим блоком. Оно входит в состав микропроцессора, на котором строится компьютер. Однако знание структуры и принципов работы АЛУ весьма важно для понимания работы компьютера в целом.

Пример проектирования 4-х битового АЛУ

Постановка задачи:

$A[3..0]$, $B[3..0]$ – данные (операнды).

M – выбор между выполнением логической операции ($M=0$) и арифметической ($M=1$).

$S1$, $S0$ – тип логической/арифметической операции.

Ниже представлена таблица с функциями, реализуемыми разрабатываемым вычислителем.

M = 0 Logic				
S1	S0	C0	FUNCTION	OPERATION (bit wise)
0	0	X	$A_i B_i$	AND
0	1	X	$A_i + B_i$	OR
1	0	X	$A_i \oplus B_i$	XOR
1	1	X	$(A_i \oplus B_i)'$	XNOR

M = 1 Arithmetic				
S1	S0	C0	FUNCTION	OPERATION
0	0	0	A	Transfer A
0	0	1	$A + 1$	Increment A by 1
0	1	0	$A + B$	Add A and B
0	1	1	$A + B + 1$	Increment the sum of A and B by 1
1	0	0	$A + B'$	A plus one's complement of B
1	0	1	$A - B$	Subtract B from A (i.e. $B' + A + 1$)
1	1	0	$A' + B$	B plus one's complement of A
1	1	1	$B - A$	B minus A (or $A' + B + 1$)

Переполнение и потеря значимости всегда может быть с легкостью обнаружена, когда сигнал переноса самой последней цепочки (например, C_4) отличается от значения сигнала переноса предыдущей цепочки (например, C_3).

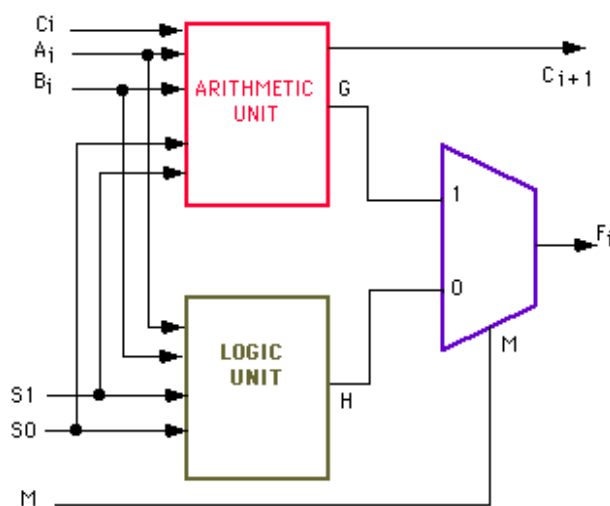
Необходимо помнить, что входные данные A и B должны быть представлены в дополнительном коде, когда они поступают на входы АЛУ.

Стратегия проектирования:

В процесс проектирования АЛУ необходимо использовать модульный подход проектирования, заключающийся в разработке небольших хорошо управляемых блоков, некоторые из которых могут быть повторно использованы. Вместо разработки 4-х битового АЛУ, возможно создание однобитового АЛУ (разрядно-модульный макроэлемент). В дальнейшем данные модули могут быть совмещены, для организации 4-х битового вычислителя.

Существует несколько способов реализации однобитового модуля АЛУ. Первый метод – построение таблицы истинности функционирования однобитового АЛУ. Данная таблица будет включать в себя 6 входов (M , $S1$, $S0$, C_0 , A_i и B_i) и двух выходов F_i и C_{i+1} . Однако этот подход может быть утомительным, так как большую часть необходимо проделать вручную.

Альтернативный подход – разделить АЛУ на два модуля, один *логический*, второй *арифметический*. Разработать каждый модуль отдельно намного проще. Возможная блок-схема АЛУ представлена ниже:



АЛУ состоит из трех модулей: 2:1 мультиплексора, логического и арифметического модулей.