

Nom, prénom:	<h1 style="text-align: center;">ARCHITECTURE</h1> <h2 style="text-align: center;">Contrôle Long n°2 (durée 3 heures)</h2> <p style="text-align: center;">Sans documents ni calculatrice - Répondre sur l'énoncé.</p>
Grp: A B C	

Lisez attentivement tout le texte d'un exercice avant de commencer à le traiter, prenez votre temps avant de répondre. Le correcteur tiendra compte de la clarté de la présentation, de la justification des réponses ainsi que de l'orthographe. Pour les programmes et les procédures, il est exigé une certaine rigueur dans l'organisation et les commentaires présentatifs (en début) et explicatifs (en marge).

❖ Partie A : Questions de cours.

COURS 1. : ARCHITECTURE DE MICROPROCESSEUR

1.1. Pour un processeur, qu'est-ce qu'une architecture parallèle ?

Que faut-il pour profiter pleinement de cette évolution ? *

C'est une architecture qui permet d'exécuter simultanément deux instructions différentes, par exemple deux lignes d'un programme.

Performant uniquement avec des compilateurs spéciaux.

1.2. Pour un processeur, qu'est-ce qu'une architecture vectorielle ?

Que faut-il pour profiter pleinement de cette évolution ? *

Permet d'exécuter simultanément une même instruction avec deux données différentes, par exemple multiplication des composantes d'un vecteur par une constante.

Performant avec un cache 'Burst'.

1.3. Pour un processeur, qu'est-ce qu'une architecture super-scalaire ?

Que faut-il pour profiter pleinement de cette évolution ? *

Décompose les différentes opérations qui constituent les instructions, et permet d'exécuter la deuxième partie d'une instruction en même temps que la première de la suivante.

Fonctionne avec un pipeline.

* : les trois réponses sont différentes

COURS 2. : CARACTERISTIQUES D'UN POSTE DE TRAVAIL

Quel est la partie de l'ordinateur (microprocesseur, mémoire, écran) dans laquelle il vaut mieux investir son argent selon l'utilisation du poste de travail :

2.1. poste de bureautique ?

écran

2.2. centre de calcul ?

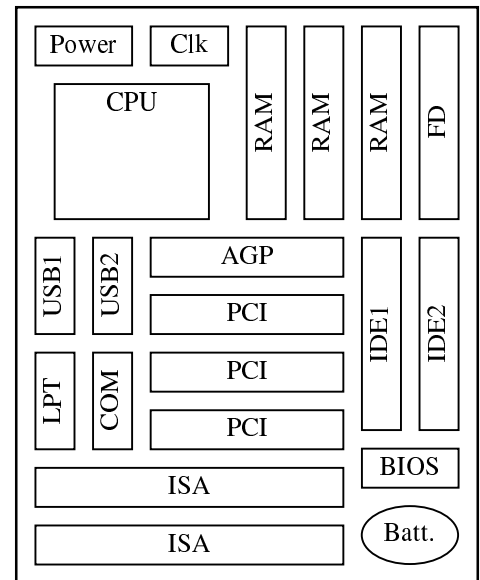
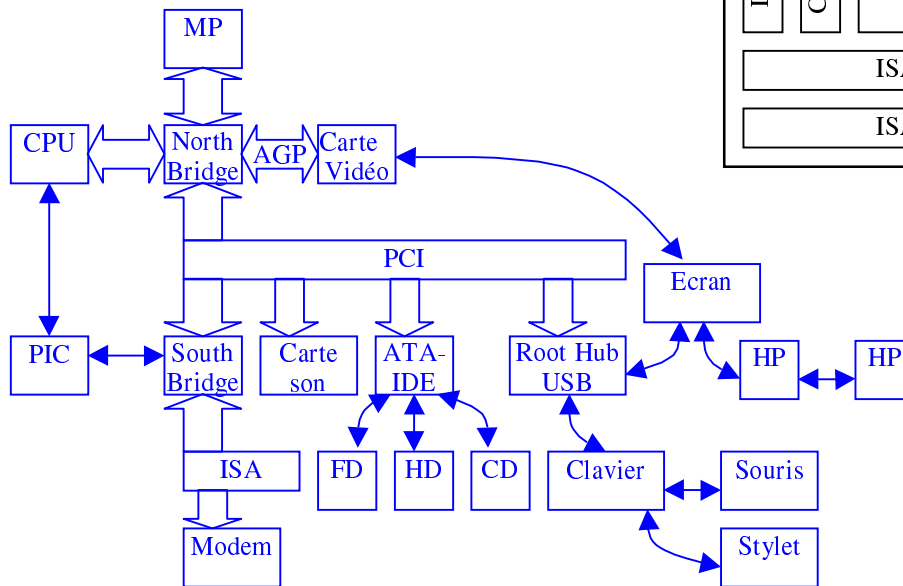
microprocesseur

2.3. serveur ?

mémoire

COURS 3. : BUS

Représentez l'architecture d'un ordinateur construit avec une carte mère dont une représentation est fournie ci-contre, en utilisant au mieux ses capacités. L'ordinateur doit être équipé du minimum fonctionnel, d'un lecteur de CD, d'une carte fax (modem lent), d'une carte son (haute fidélité) et d'enceintes USB à proximité du moniteur qui lui-même dispose du monitoring. La souris et le stylet sont à proximité du clavier, tous trois USB.



COURS 4. :

Si vous deviez construire en petite série (quelques dizaines) un pont bas débit, et bon marché. Quel type de mémoire utiliseriez-vous pour stoker :

4.1. les trames qui arrivent et repartent ?

de la RAM

4.2. le programme de gestion du pont (tel que arbre recouvrant...) ?

de la ROM ;

et plus techniquement de la PROM (économiquement plus intéressant sur une petite série)

4.3. un programme de gestion à modifier parfois pour une mise à jour en télé-maintenance ?

de la REEPROM ; et plus techniquement de la flash à la limite de l'EEPROM

❖ Partie B : Exercices

EXERCICE 5. : APPORT DU CACHE

Le programme suivant réalise une temporisation. Pour ce faire, il décrémente la valeur dans un registre 16 bits, *i.e.* de 0100H (fixé au départ) à 0. Pour chacune des lignes du programme, on donne la durée d'exécution d'une instruction complète en micro-cycle (μc). Le processeur travaille à une fréquence de 1GHz (*i.e.* les opérations élémentaires sont effectuées en 1 μc de 1 ns), mais à chaque sollicitation du processeur, la mémoire ne peut répondre qu'en 15 ns.

	ASSUME	CS : Code, DS : Data	
Data	SEGMENT		
Tempo	DW	0100H	
Data	ENDS		
Code	SEGMENT		Nombre de μc
Debut :	MOV	AX , Data	10
	MOV	DS , AX	2
Boucle :	ADD	Tempo, -1	17
	JNE	Boucle	16
	MOV	AH , 4CH	4
	INT	21H	52
Code	ENDS		
	END	Debut	

5.1. Calculez la durée d'exécution de ce programme en micro-cycle puis à la nano-seconde près.

***En faisant abstraction du temps d'accès pour lire les instructions
(temps d'accès comptabilisé uniquement pour accéder aux données)***
 $10\mu c + 2\mu c + 256 \times (17\mu c + \text{accès} + 16\mu c) + 4\mu c + 52\mu c$
 $= [10 + 2 + 4 + 52 + 256 \times (17 + 16)] \mu c + 256 \times \text{accès}$
 $= [68 + 256 \times 33] \times 1ns + 256 \times 15ns$
 $= 8516 ns + 3840 ns$
 $= 12356 ns$

5.2. Reprendre la question précédente en considérant que le processeur dispose d'une mémoire cache dont les temps d'accès sont comparables à ceux des registres du processeur.

Au premier accès il faut aller chercher la donnée en mémoire, mais ensuite elle est dans le cache. Le temps d'accès est alors de 1 μc [déjà compté dans les 17 ?].
 $= (68 + 256 \times 33) \times 1ns + 1 \times 15ns + 255 \times [1 \text{ ou } 0 ns]$
 $= [8531 ns \text{ ou } 8786 ns]$

EXERCICE 6. : AFFICHAGE D'UN FILM SUR DVD

- 6.1. Quelle quantité d'information représente une image vidéo numérisée haute résolution (800x600, couleur vraie codée 1 octet/couleur).

$$800 \times 600 \times [1 \text{ ou } 3] = 480.000 \text{ ou } 1.440.000$$

- 6.2. Quelle quantité d'information représente un DVD vidéo (1024 pistes concentriques, 512 octets par secteur, tête laser pouvant lire sur 8 couches différentes, 1024 secteur par piste) ?

$$512 \times 1024 \times 1024 \times 8 = 4 \text{ Go}$$

- 6.3. Quelle est la durée d'un film enregistré sur DVD et affiché avec une vitesse de balayage de 50 Hz ?

$$4 \text{ Go} / [480.000 \text{ ou } 1.480.000] = 6710 \text{ ou } 2237$$

soit approximativement [6700 ou 2200] images

$$\text{à } 50 \text{ Hz (balayage vertical)} = [134 \text{ s ou } 44 \text{ s}]$$

EXERCICE 7. : TRANSFERT DE VOIX SUR IP

On désire transmettre une conversation téléphonique en full duplex via Internet.

- 7.1. Sachant la voix peut être reproduite assez correctement si elle est échantillonnée sur 8 bits à 8 KHz, déterminez le flux d'information nécessaire à la transmission de la conversation.

$$\text{Echantillonnage } 8 \text{ bits} = 1 \text{ octet}$$
$$8 \text{ KHz} = 8000 \text{ o/s pour un sens}$$
$$16000 \text{ o/s en full duplex}$$

- 7.2. Le débit moyen sur Internet n'est que de 8 Kbit/s. Quelle solution peut-on proposer ?

Compression de données (ou dégradation de la qualité du signal)

- 7.3. Dans l'hypothèse où tous les octets arrivent à destination, quel autre problème peut-il apparaître ? Quelle solution ?

Problème de flux (non garanti)

Un tampon mémoire résoudrait le problème

❖ Partie C : Problème

On dispose d'un ordinateur avec un modem sur le port série. On désire écrire un programme qui fasse une sonnerie lorsqu'un appel parvient au modem.

QUESTION 8. : CONFIGURATION DU PORT SERIE

- 8.1. On désire configurer l'interface du port série pour qu'elle fonctionne selon le mode par défaut (8 bits de données, pas de parité, 1 bit de stop, 9600 Bauds). Donnez le nom et le contenu du ou des registres concernés.

LCR XXXX0011b

DLL et DLM pour la rapidité de modulation

- 8.2. Le contrôle E/S sera fait par interruptions si un appel parvient sur la ligne (par scrutation sinon). Donnez le nom et le contenu du ou des registres concernés.

IER XXXX0100

- 8.3. Configurez le modem en attente de réception (émission inactivée). Sur le modem, le contrôle E/S se fera par scrutation. Donnez le nom et le contenu du ou des registres concernés.

MCR XXX00000

QUESTION 9. : UTILISATION DES INTERRUPTIONS

L'interruption appelée par le 1^{er} port série est donné par le BIOS c'est l'IRQ4 (interruption n°0C).

- 9.1. A quoi correspondent respectivement l'IRQ4 et l'interruption n°0C ?

IRQ4 : n° de patte sur le PIC

n°0C : n° interruption logique dans la table d'indirection

- 9.2. Comment appelle-t-on la procédure appelée lors d'une interruption ?

un traitant

- 9.3. Comment est-elle activée ?

par un appel extérieur via le PIC

puis par le processeur en regardant la table d'indirection

- 9.4. Où doit-on l'implanter en mémoire ?

n'importe pour peu que cette adresse soit reportée ensuite dans la table d'indirection à l'adresse 4x0C

- 9.5. A quoi doit-on faire particulièrement attention dans ce type de procédure ?

Sauvegarder tous les registres pour les restituer pour les programmes qui ont été interrompus.

QUESTION 10. : PILE ET PROCEDURE

10.1. Donnez la structure d'une procédure qui ne laisse aucune trace de modification dans les registres.
i.e. donnez la déclaration de la procédure assembleur, son début et sa fin, en supposant que tous les registres utilisables seront utilisés dans les instructions du corps de la procédure.

<i>Traitant</i>	<i>PROC NEAR</i>	
	<i>BUSH BP</i>	
	<i>MOV BP,SP</i>	
	<i>BUSH AX</i>	<i>;sauvegarde des registres</i>
	<i>PUSH BX</i>	
	<i>PUSH CX</i>	
	<i>PUSH DX</i>	
	<i>...</i>	
	<i>MOV SP,BP</i>	
	<i>POP BP</i>	
	<i>IRET</i>	<i>;fin du traitant</i>
	<i>ENDP</i>	

10.2. Donnez le corps du programme qui appelle la procédure `ControleModem` qui renvoie une valeur dans `AX`. Si cette valeur est non nulle, on appelle la procédure `Sonnette`.

	<i>...</i>
	<i>CALL ControleModem</i>
	<i>CMP AX, 0</i>
	<i>JE suite</i>
	<i>CALL Sonnette</i>
<i>suite :</i>	<i>...</i>

QUESTION 11. : LECTURE DE DONNEES SUR LE PORT SERIE

Ecrire une procédure `ControleModem` qui va vérifier l'état de la ligne et renvoie par `AX` une valeur non nulle si `RI` est activée, nulle sinon (cette procédure n'est pas tenue de ne restituer l'état initial des registres).

```

ControleModem      PROC NEAR
                     MOV DX,3F8h           ;ou 2F8h, 2E8...
                     ADD DX,6
                     IN AL,DX
                     AND AL,01000000b      ;garde le bit 6
                     ROL AL,1             ;fonctionnellement inutile
                     ROL AL,1             ;mais permet d'avoir 0 ou 1 dans AL
                     MOV AH,0             ;car retour dans AX
                     RET
                     ENDP

```

QUESTION 12. : FONCTION DOS

Ecrire une procédure `Sonnette` qui fait une sonnerie en utilisant l'affichage du caractère 'BELL' (ASCII 7). Afin d'améliorer le rendu de la sonnerie, vous ferez trois fois dix 'bips' consécutifs espacés d'une pause aussi longue (100 instructions `NOP`).

```

Sonnette          PROC NEAR
sonne1 :          MOV CL,10
                     MOV AH,2
                     MOV DL,7
                     INT 21h
                     DEC CL
                     JNZ sonne1
pause1 :          MOV CL,100
                     NOP
                     DEC CL
                     JNZ pause1
sonne2 :          ... (pareil)
pause2 :          ... (pareil)
sonne3 :          ... (pareil)
                     RET
                     ENDP

```

❖ Partie D : Annexes

Registres de l'UART 8250

Offset	Register	Access
0	Receive Buffer Register	R
0	Transmit Holding Register	W
0/1	Divisor Latch Most/Least significant bits	R/W
1	Interrupt Enable Register	R/W
2	Interrupt ID Register	R/W
3	Line Control Register	R/W
4	Modem Control Register	R/W
5	Line Status Register	R
6	Modem Status Register	R

IER :
 bit 0 : en attente de réception
 bit 1 : port prêt à émettre
 bit 2 : changement d'état de ligne
 bit 3 : changement d'état du modem

LCR :
 bit 0 et 1 : nombre de caractères (00 :5, 01 :6, 10 :7, 11 :8)
 bit 2 : bits d'arrêt (0 :1, 1 :2)
 bit 3 : présence parité
 bit 4 : parité (0 : impaire, 1 : paire)
 bit 5 : blocage parité
 bit 6 : générateur de break
 bit 7 : verrouillage DLAB

MCR :
 bit 0 : 1 pour full duplex
 bit 1 : demande d'émission
 bit 2 : initialisation modem
 bit 3 : autorise les interruptions
 bit 4 : boucle test (locale)

LSR :
 bit 0 : caractère disponible
 bit 1 : erreur de flux
 bit 2 : erreur de parité
 bit 3 : erreur de format
 bit 4 : dépassement de délai (break)
 bit 5 : attente de transmission

MSR :
 bit 0 : changement d'état du CTS
 bit 1 : changement d'état du DSR
 bit 2 : changement d'état du RIng
 bit 3 : changement d'état de la porteuse
 bit 4 : état du CTS
 bit 5 : état du DSR
 bit 6 : état du RIng
 bit 7 : Connexion établie