

# GOVERNO FEDERAL MINISTÉRIO DA EDUCAÇÃO INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DA PARAÍBA CAMPUS CAMPINA GRANDE BACHARELADO EM ENGENHARIA DE COMPUTAÇÃO

**Circuito Somador e Subtrator Completo** 

Carlos Elias Fialho de Lima Marcus Cauê de Farias Barbosa Miguel Ryan Dantas de Freitas **Obs.:** Este projeto foi feito com o auxílio da ferramenta *open-source* logisim (mais informações, acesse: <a href="http://www.cburch.com/logisim/">http://www.cburch.com/logisim/</a>) para ajudar na verificação das expressões lógicas, mapas de Karnaugh e circuito lógico.

#### **Tabela Verdade**

	Entr	Saídas			
M	Α	В	Те	S	Ts
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	1	1
0	0	1	1	0	1
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	1	1
1	0	0	0	0	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	0	1
1	1	0	0	1	0
1	1	0	1	0	1
1	1	1	0	0	1
1	1	1	1	1	1

### Mapas de Karnaugh

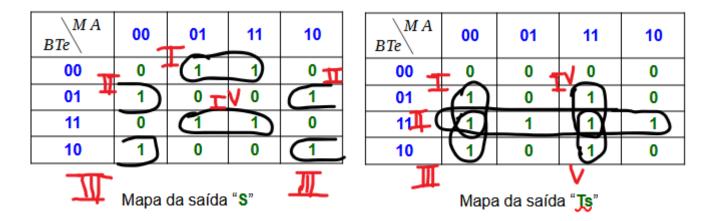
BTe M A	00	01	11	10
00	0	1	1	0
01	1	0	0	1
11	0	1	1	0
10	1	0	0	1

BTe $MA$	00	01	11	10
00	0	0	0	0
01	1	0	1	0
11	1	1	1	1
10	1	0	1	0

Mapa da saída "S"

Mapa da saída "**Ts**"

#### **Anéis dos Mapas de Karnaugh**

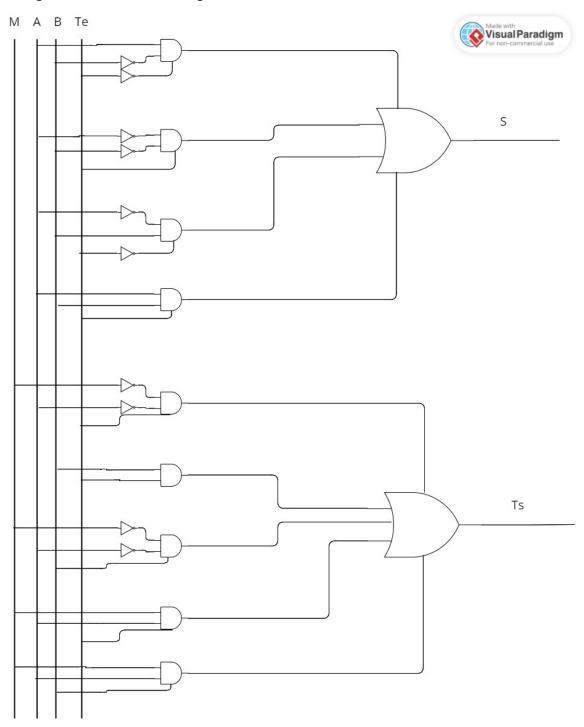


### **Expressões Lógicas Simplificadas**

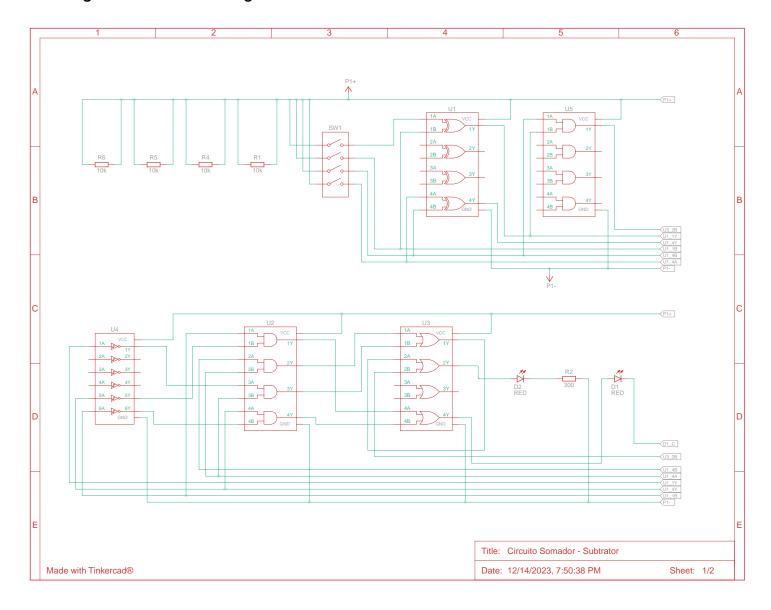
Saída S: 
$$\{I\}$$
 A \*  $\overline{B}$  \*  $\overline{Te}$  +  $\{II\}$   $\overline{A}$  \*  $\overline{B}$  \*  $Te$  +  $\{III\}$   $\overline{A}$  \* B \*  $\overline{Te}$  +  $\{IV\}$  A \* B \*  $Te$ 

Saída Ts: 
$$\{I\}\overline{M}*\overline{A}*Te + \{II\}B*Te + \{III\}\overline{M}*\overline{A}*B + \{IV\}M*A*Te + \{V\}M*A*B$$

## Diagrama do Circuito Lógico



## Diagrama do Circuito Lógico montado no TinkerCad



#### Circuito Simulado no TinkerCad

Acesso ao circuito: <a href="https://www.tinkercad.com/things/0urN8FLssad-circuito-somador-subtrator?sharecode=svs-Pc1JFfbJ1Im8yv1PBEUuTIADzIJQt7Xz2zir2a4">https://www.tinkercad.com/things/0urN8FLssad-circuito-somador-subtrator?sharecode=svs-Pc1JFfbJ1Im8yv1PBEUuTIADzIJQt7Xz2zir2a4</a>

