

GOVERNO FEDERAL MINISTÉRIO DA EDUCAÇÃO INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DA PARAÍBA CAMPUS CAMPINA GRANDE BACHARELADO EM ENGENHARIA DE COMPUTAÇÃO

Circuito Demultiplexador de 8 e 4 Variáveis

Carlos Elias Fialho de Lima Marcus Cauê de Farias Barbosa Miguel Ryan Dantas de Freitas **Obs.:** Este projeto foi feito com o auxílio da ferramenta *open-source* logisim (mais informações, acesse: http://www.cburch.com/logisim/) para ajudar na verificação das expressões lógicas, mapas de Karnaugh e circuito lógico.

Tabela Verdade

Α	В	С	S0	S1	S2	S 3	S4	S5	S6	S7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Mapas de Karnaugh

$C \setminus AB$	00	01	11	10
0	1	0	0	0
1	0	0	0	0

$C \setminus AB$	00	01	11	10
0	0	0	0	0
1	0	1	0	0

Mapa da saída "S3"

 $C \setminus AB$

0 1

Mapa da saída "S0"

$C \setminus AB$	00	01	11	10
0	0	0	0	0
1	1	0	0	0

00	01	11	10

Mapa da saída "S1"

Мара	da	saída	" S4 "
------	----	-------	---------------

0

$C \setminus AB$	00	01	11	10
0	0	1	0	0
1	0	0	0	0

C AB	00	01	11	10
0	0	0	0	0
1	0	0	0	1

Mapa da saída "S2"

Mapa da saída "S5"

$C \setminus AB$	00	01	11	10
0	0	0	1	0
1	0	0	0	0

$C \setminus AB$	00	01	11	10
0	0	0	0	0
1	0	0	1	0

Mapa da saída "S6"

Mapa da saída "S7"

Anéis dos Mapas de Karnaugh

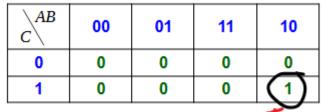
C\AB	00	01	11	10
0	(1)	0	0	0
1)-	0	0	0

C AB	00	01	11	— 10
0	0	0	0	(1)
1	0	0	0	0

Mapa da saída "S0"

Mapa da saída "S4"

C^{AB}	00	01	11	10
0	0	0	0	0
1	1)	0	0	0



Mapa da saída "S1"

Mapa da saída "S5"

$C \setminus AB$	00	01	11	10
0	0	(1)	0	0
1	0	0	0	0

$C \stackrel{AB}{\sim}$	00	01	11 _	10
0	0	0	$\binom{1}{1}$	0
1	0	0)-	0

Mapa da saída "S2"

Mapa da saída "S6"

CAB	00	01	11	10
0	0	0	0	0
1	0	(1)	_ 0	0
		$\overline{}$	$\overline{}$	

C AB	00	01	11	10
0	0	0	0	0
1	0	0	$\binom{1}{1}$	0

Mapa da saída "S3"

Mapa da saída "S7"

Expressões Lógicas Simplificadas

Saída S0: $\overline{A} * \overline{B} * \overline{C} \rightarrow \overline{A + B + C}$

Saída S1: $\overline{A} * \overline{B} * C$

Saída S2: $\overline{A} * B * \overline{C}$

Saída S3: \overline{A} * B * C

Saída S4: A * \overline{B} * \overline{C}

Saída S5: A * \overline{B} * C

Saída S6: A * B * \overline{C}

Saída **S7**: A * B * C

Diagrama do Circuito Lógico

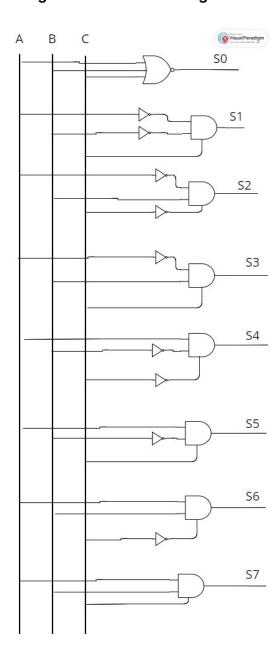
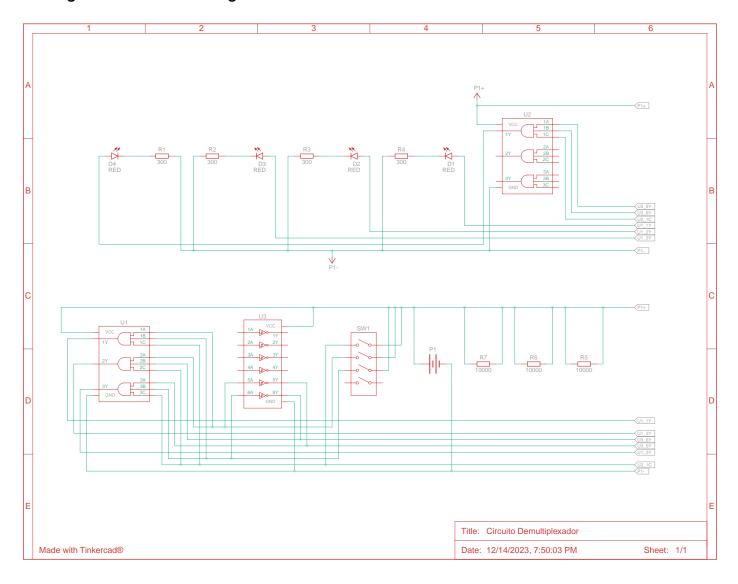


Diagrama do Circuito Lógico montado no TinkerCad



Circuito Simulado no TinkerCad

Acesso ao circuito: https://www.tinkercad.com/things/iJoZwy3dcLB-circuito-demultiplexador?sharecode=vOvillofWMqdpTdQWHgmMzhayH-01984lc9BbqnrN18

