

Xbitni aktivni pomerač faze - vektor modulator za opsege učestanosti oko 28 i 38 GHz -a (radni naslov)

Vuković Aleksandar 2018/3034, *student*

Sažetak—U nastavku su predstavljeni blokovi aktivnog pomerača faze sa vektorskim modulatorom za tehnologiju IHP SiGe BiCMOS 130nm. Pomerač faze je kontrolisan 8-bitnim digitalno analognim konvertorom.

I. UVOD

NAJČEŠĆI integrisani fazni pomerači se zasnivaju na vektor-modulatoru, topologiji sa raspoređenim parametrima (distribuirani) kao i topologijama reflektivnog i prekidačkog tipa. U nastavku je prikazan integrisani aktivni fazni pomerač zasnovan na vektor modulatoru.

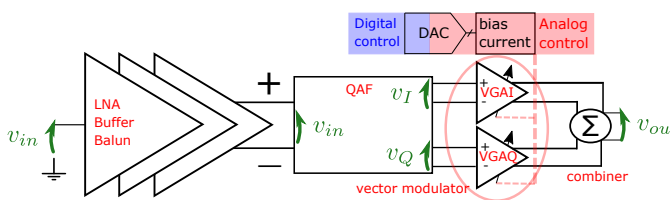
A. Specifikacije pomerača faze

Za razvoj i optimizaciju pomerača, potrebno je voditi računa o mnogobrojnim ograničenjima, od kojih treba izdvojiti:

- opseg kontrole faze, teži 360° .
- fazna rezolucija, gde je poželjna linearna kontrola
- grupno kašnjenje, ima veliki uticaj na širokopojasne sisteme jer dovodi do disperzije (rasprašivanja)
- slabljenje signala, koje zavisi i od faze, ova zavisnost od faze se može nadoknaditi pojačavačima sa podesivim pojačanjem

ali i ne zanemariti sveprisutne zahteve vezane za širokopojasnost, linearnost kod velikog signala, potrošnju, prostor na čipu, šum i stabilnost sistema. Ove specifikacije se moraju razmatrati za sve topologije pomerača zasebno, zbog različitih podblokova.

B. Arhitektura pomerača faze sa vektor modulatorom



Slika 1. Arhitektura aktivnog faznog pomerača

Pomeranje faze, tj. sinteza faze se ostvaruje i zasnovana je na sabiranju kvadrturnih vektora linearnom operacijom koja je u idealnom slučaju nezavisna od učestanosti u određenom opsegu učestanosti. Digitalna kontrola pomeraja faze može biti implementirana direktno kao bit znaka I i Q signala koji se pojavljuju na ulazu pojačavača ili indirektno preko DA konvertora kojim se upravlja polarizacija tih pojačavača podesivih pojačanja (VGA), tako što će bit najveće težine postati bit znaka. U ovoj arhitekturi je iskorišćeno indirektno ostvarivanje

ove kontrole znaka ulaznih signala vektor modulatora. Kako bi se lako izvršila promena znaka ulaznog signala on se prethodno prevodi u diferencijalni oblik pomoću *BALUN*-a, da bi se potom *I/Q all-pass* filtrom generisali signali u kvadraturi. Arhitektura aktivnog faznog pomerača je prikazana na slici 1.[1]

Operacijom sabiranja dva signala u kvadraturi može se dostići fazni opseg od 90° , a operacijama sabiranjem i negiranjem se ostvaruje fazni opseg 360° .

Pošto se pojačavačem podesivog pojačanja upravlja DA konvertorom, fazna rezolucija pomerača faze je ograničena brojem bitova tog konvertora, ali ovaj broj se može degradirati i samom degradacijom signala koje modulišemo.

TOANSWER:

Kako se određuje broj bitova vektor modulatora?

Kako da ostvarim kombajner na ovom kolu (ne sme da bude mnogo kapacitvan)?

II. GENERATOR SIGNALA U KVADRATURI

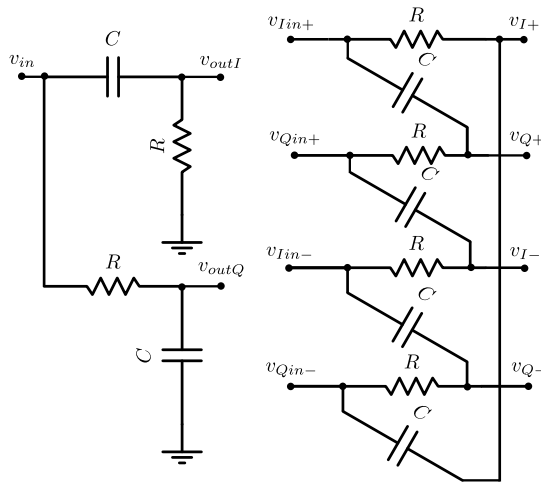
Generator I/Q signala je ključan za rad faznog pomerača, jer od njegovih performansi zavisi preciznost faze, a time i kvalitet fazne modulacije. Važne specifikacije I/Q generatora su fazno i amplitudsko odstupanje ova dva signala u kvadraturi, njihovo slabljenje i propusni opseg, od kojih su opseg i fazno odstupanje fundamentalna ograničenja.

A. RC-CR filter

Kao jednostavan primer I/Q generatora je predstavljen RC-CR filter i njegova polifazna verzija. Kod ovog filtra se javlja problem slabljenja i osetljivosti na varijacije procesa. Izlazna impedansa filtra je kapacitivna, pa dodavanjem na izlaz kola čija kapacitivnost je obično istog reda kao i ova kapacitivnost, što se odražava kao izrazito uskopojasno ponašanje ovog filtra koje ograničava mogućnosti pomerača faze. RC filter i njegova polifazna kombinacija su prikazani na sl. 2,

TODO: multi-stage R-C polyphase

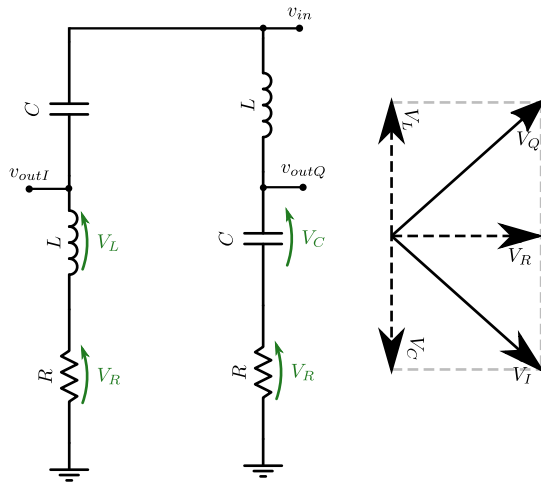
Problem uskopojasnosti se na štetu povećanja slabljenja signala može ublažiti dodavanjem još stepeni u polifazni RC-CR filter.



Slika 2. RC-CR filter i njegova polifazna verzija

B. Kvadraturni all-pass filter (QAF)

Kvadraturni *all-pass* filter (prikazan na sl. 3 zajedno sa fazorskim dijagramom)

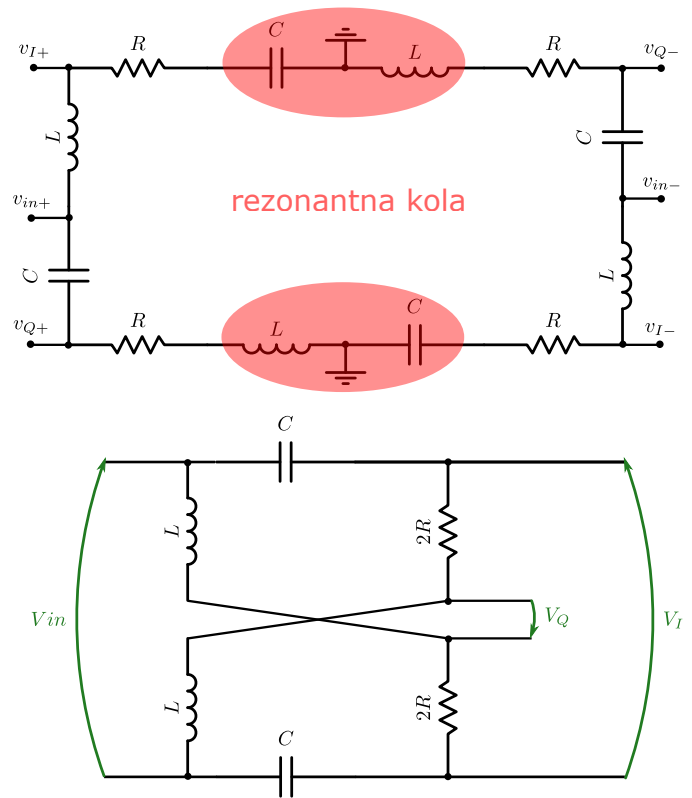


Slika 3. QAF single ended

Kao i RC-CR filter, ni QAF nije imun na opterećivanje izlaza kapacitivnošću i zbog toga se koristi diferencijalni QAF. Izvođenje diferencijalnog kola iz kvadraturnog *all-pass* filtra je prikazano na slici 4. Iskorišćena je sloboda u biranju vrednosti redno vezanih kondenzatora i kalema, pa su izabrane one najpogodnije, kada su u rezonanci, što znači da se mogu i izbaciti iz kola, što nam olakšava dizajn.

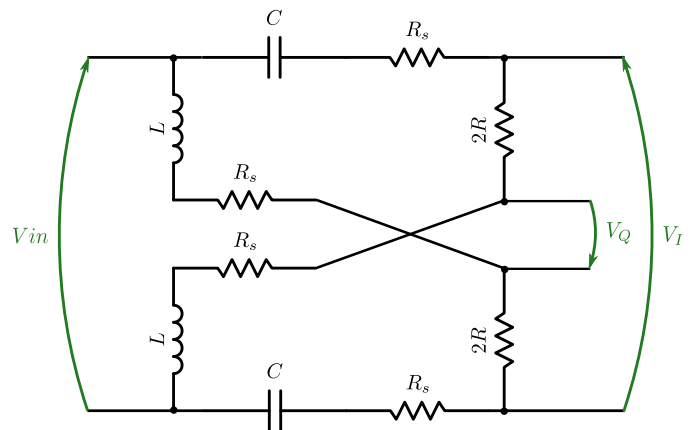
Razlika faza I i Q signala QAF-a odgovara geometriji nula u I/Q karakteristici:

$$\begin{bmatrix} V_{I\pm} \\ V_{Q\pm} \end{bmatrix} = V_{in} \times \begin{bmatrix} s^2 + \frac{2\omega_o}{Q}s - \omega_o^2 \\ \pm \frac{2\omega_o}{Q} \\ s^2 + \frac{2\omega_o}{Q}s - \omega_o^2 \\ s^2 - \frac{2\omega_o}{Q}s - \omega_o^2 \\ \mp \frac{2\omega_o}{Q} \\ s^2 + \frac{2\omega_o}{Q}s - \omega_o^2 \end{bmatrix}$$

Slika 4. Transformacija u diferencijalnu *all-pass* mrežu

C. Diferencijalni degenerisani QAF

Implementiranje generatora signala postaje teže na višim učestanostima, jer se po pravilu sadrže elemente manjih kapacitivnosti i induktivnosti pa paraziti više dolaze do izražaja. Kod promene pojačanja pojačavača menjaju se paraziti, zbog toga se koristi diferencijalni generator, jer se i kontrola može napraviti diferencijalno ($I_{TOTAL} = I_P + I_N = const.$) pa generator vidi znatno manje promene impedanse na izlazu.

Slika 5. Degeneracija *all-pass* mreže

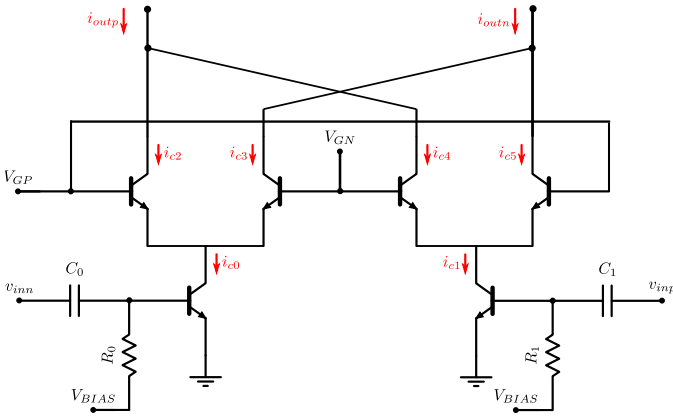
Dodavanjem otpornosti na red sa reaktivnim elementima se smanjuje njihov faktor dobrote (Q) i povećava propusni opseg, tj. smanjuje fazna greška kvadraturnih signala na opsegu učestanosti. Ali ove otpornosti povećavaju grešku amplitude, slabljenje I i Q signala i povećavaju potrošnju kola.

Razlika faza I i Q signala degenerisanog QAF-a odgovara geometriji nula u I/Q prenosnoj karakteristici:

$$\begin{bmatrix} V_{I\pm} \\ V_{Q\pm} \end{bmatrix} = V_{in} \times \begin{bmatrix} \pm \frac{s^2 + \frac{2\omega_o}{Q}s - \omega_o^2}{s^2 + \frac{2\omega_o}{Q}(1 + \frac{R_s}{R})s - \omega_o^2} \\ \mp \frac{s^2 - \frac{2\omega_o}{Q}s - \omega_o^2}{s^2 + \frac{2\omega_o}{Q}(1 + \frac{R_s}{R})s - \omega_o^2} \end{bmatrix}$$

III. VEKTOR MODULATOR

Vektor modulator se sastoji od dva pojačavača linearno podesivog pojačanja (VGA - *Variable Gain Amplifier*) napravljenih u topologiji Gilbertove ćelije. Diferencijalni I/Q izlazni signali QAF generatora pogone ova dva pojačavača (vidi sliku 6).



Slika 6. Linearno podesiv pojačavač (Gilbertova ćelija)

Linearnost zavisnosti pojačanja u odnosu na struju preslikavanja se može pokazati pomoću izvođenja.

Upotrebom Kirhofovog zakona za izlazne struje kolektora tranzistora (Q_{1-4}) se dobija:

$$\begin{aligned} i_{outn} &= i_{c5} + i_{c3}, \quad i_{outp} = i_{c4} + i_{c2} \\ i_{c0} &= i_{c2} + i_{c3}, \quad i_{c1} = i_{c4} + i_{c5} \end{aligned} \quad (1)$$

a preslikavanjem struja:

$$i_{c0} = i_{in}, \quad i_{c1} = -i_{in} \quad (2)$$

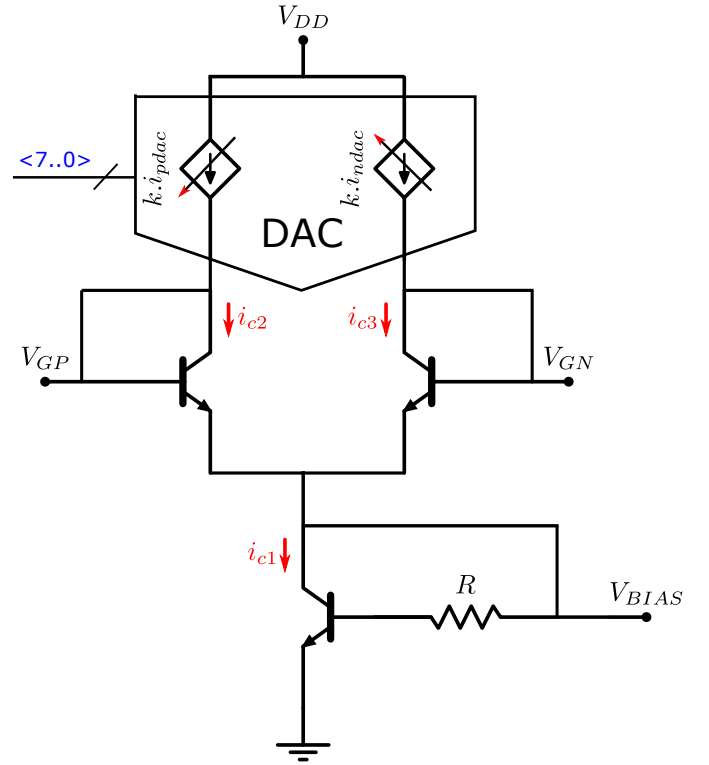
Transkonduktansa HBT bipolarnog tranzistora je proporcionalna struji kolektora:

$$g_m = \frac{qI_c}{kT} \quad (3)$$

pa se struje kolektora mogu izraziti preko odnosa transkonduktansnog pojačavača:

$$\frac{i_1}{i_2} = \frac{g_{m1}}{g_{m2}} \quad (4)$$

Transkonduktanse tranzistora Q_2 i Q_4 su jednake kao i Q_3 i Q_5



Slika 7. Kolo za polarizaciju VGA

$$g_{m2} = g_{m5}, \quad g_{m3} = g_{m4} \quad (5)$$

Koristeći jednačine (1), (2), (3) i (4), struje i_{c2-5} se mogu izraziti:

$$\begin{aligned} \frac{i_{c2}}{i_{in}} &= \frac{i_{c2}}{i_{c2} + i_{c3}} = \frac{g_{m2}}{g_{m2} + g_{m3}}, \\ -\frac{i_{c5}}{i_{in}} &= -\frac{i_{c5}}{i_{c4} + i_{c5}} = -\frac{g_{m5}}{g_{m4} + g_{m5}} \end{aligned} \quad (6)$$

Na osnovu (5) i dualnosti parova struja kolektora, struje i_{c2-5} se mogu izraziti kao:

$$\begin{aligned} i_{c2} &= -i_{c5} = \frac{g_{m2}}{g_{m2} + g_{m3}} i_{in} = \frac{I_{c2}}{I_{c2} + I_{c3}} i_{in}, \\ i_{c3} &= -i_{c4} = \frac{g_{m3}}{g_{m2} + g_{m3}} i_{in} = \frac{I_{c3}}{I_{c2} + I_{c3}} i_{in}, \end{aligned} \quad (7)$$

$$i_{outp} = -i_{outn}$$

$$i_{outp} = i_{c2} + i_{c4} = \frac{I_{c2} - I_{c3}}{I_{c2} + I_{c3}} i_{in} = \frac{I_{PDAC} - I_{NDAC}}{I_{PDAC} + I_{NDAC}} i_{in}$$

Poželjno je da $I_{PDAC} + I_{NDAC} = const.$ kako bi generator I/Q signala video manje više konstantu impedansu na svom izlazu, pa od promenljivih na izlazu nam ostaje samo razlika $I_{PDAC} - I_{NDAC}$. Osmobitni DA konvertor nam daje kontrolu struje $N * I_{REF_DAC}$, gde se N nalazi u opsegu od -127 do 126.(127?)

$$g_{moutp} = \frac{N * I_{REF}}{I_{DAC}} g_{min} \quad (8)$$

Sve ovo važi i za I i Q deo vektor-modulatora:

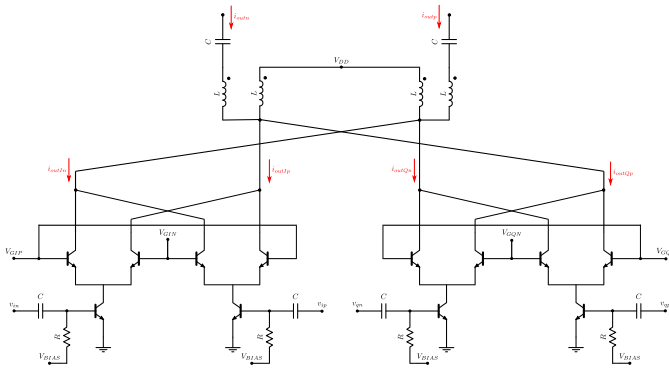
$$g_{moutp_I} = \frac{N_I * I_{REF_I}}{I_{DAC_I}} g_{min_I} \quad (9)$$

$$g_{moutp_Q} = \frac{N_Q * I_{REF_Q}}{I_{DAC_Q}} g_{min_Q}$$

Faza izlaza se linearno kontroliše i može se odrediti kao nula prenosne karakteristike VGA?

TODO: Prenosna karakteristika VGA

$$\theta = \tan^{-1}\left(\frac{N_Q}{N_I}\right) \quad (10)$$



Slika 8. Vektor modulator

TOANSWER: Simulirati uniformnu konstelaciju i dokazati ovu priču. Kako?

Za kaleme u kombajneru(!?) je bitno da imaju što bolji Q faktor kako bi pojačanje VGA bilo što veće!

A. Kolo za polarizaciju modulatora

Linearna kontrola Gilbertove ćelije zasnovane na MOS tranzistorima je teško ostvariva jer nelinearna zavisnost pojačanja od kontrole struje zahteva kompleksnu višebitnu kontrolu. Upravljanje pojačanjem konfigurabilnih pojačavača se vrši polarizacijom bipolarnih tranzistora Gilbertovih ćelija preslikavanjem struja I_{PDAC} i I_{NDAC} nezavisno za I i Q signale.

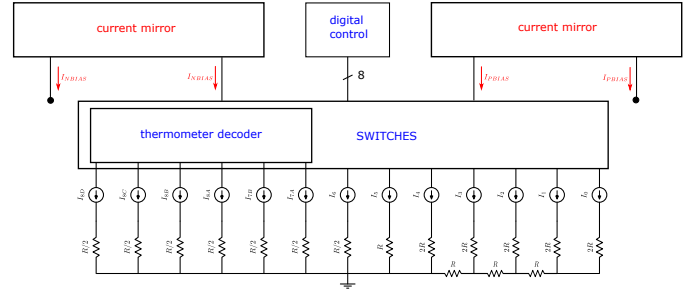
TODO: Izračunaj promenu pojačanja po promeni analogne* kontrole?

IV. DIGITALNO-ANALOGNA KONTROLA MODULATORA

Preslikana struja se generiše DA konvertorom. DA konvertor je projektovan na osnovu kombinacije R-2R lestvičaste arhitekture za niže bitove i termometarskog koda u kome se izražavaju najviša 3 bita. Deo arhitekture zasnovan na R-2R lestvicama zahteva više otpornika, ali zauzima manje prostora zbog manjeg broja tranzistora, dok arhitektura sa termometarskim kodiranjem nam daje preciznije balansiranje na izlazu na štetu veće površine digitalno analogne kontrole. Na ovaj način se u zavisnosti od potreba za površinom i

performansama, može odrediti koliko će bitova pripadati kojoj arhitekturi.

Korišćena je statička digitalno-analogna kontrola (za niske učestanosti!, koje?)

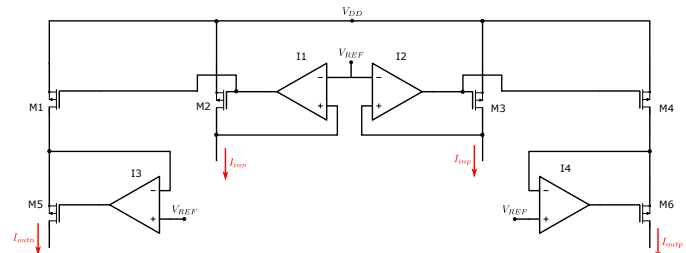


Slika 9. Arhitektura digitalno analogne kontrole

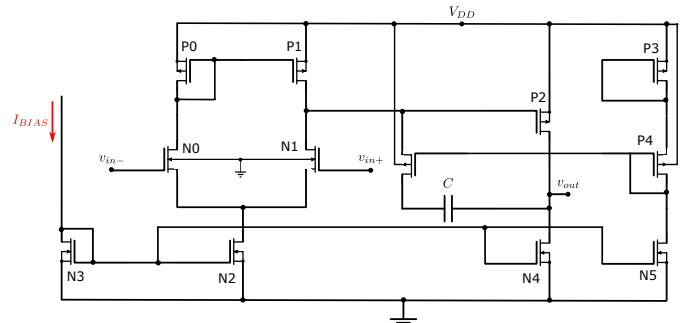
A. Strujno ogledalo

Potrebno preslikavanje (da li je potrebno?) struje generisane DA konvertorom u struju kojom se polarise VGA, mora biti održati linearnost. Što znači da nezavisno od ulaznih kontrolnih bitova mora precizno preslikavati struju. Kako bi se ovo postiglo potrebno je da naponi drejna budu konstantni na tranzistorima reference i ogledala.

TOANSWER: Stabilnost? Kako proveriti stabilnost? Strujno ogledalo osciluje kada se pomoću Verilog-A bloka generišu njegovi signali za digitalnu kontrolu kao inkrement na nekoj učestanosti. Posle nekoliko promena digitalne kotrole struja proosciluje (kao kod [5] Fig. 10a). Zamenom ovog strujnog ogledala za obično kaskodno problemi nestaju.



Slika 10. Šema strujnog ogledalo



Slika 11. Servo operacioni pojačavač

V. MNOŽENJE UČESTANASTI

Veoma važna specifikacija faznog pomerača je opseg kontrole, i za mnoge primene je neophodan opseg od 360° . Treba uzeti i obzir mogućnost umnožavanja ostvarene fazne kontrole. Po pravilu ovaj metod bi trebalo da relaksira zahteve za faznu kontrolu i varijaciju amplitude, ali povećava potrošnju jer ovi množači učestanosti moraju biti malošumni i linearni kako ne bi došlo do degradacije signala. [1]

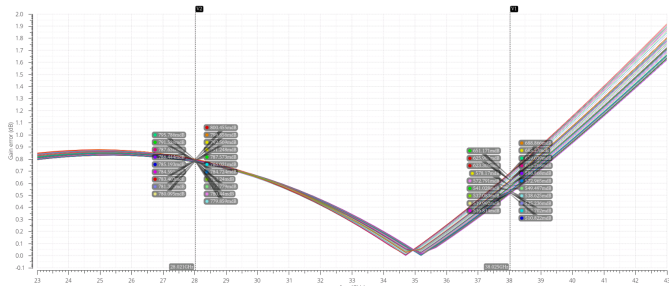
VI. DIZAJN POMERAČA FAZE

blok	podblok	napajanje	potrošnja
vmod	/	3.3V (D), 3.3V	potrošnja
vmod_dac	/	3.3V (D), 3.3V	potrošnja
vmod_dac	core	3.3V (D)	potrošnja
vmod_dac	bias	3.3V	potrošnja
vmod_dac	mirror	3.3V	potrošnja
vmod_dac	oa_servo	3.3V	potrošnja
vmod_qaf	/	3.3V	potrošnja
vmod_qaf	core	/	potrošnja
vmod_qaf	buffer	3.3V	potrošnja
vmod_vga	/	3.3V	potrošnja
vmod_vga	bias	3.3V?	potrošnja
vmod_vga	core	3.3V?	potrošnja
vmod_combiner	/	3.3V	potrošnja

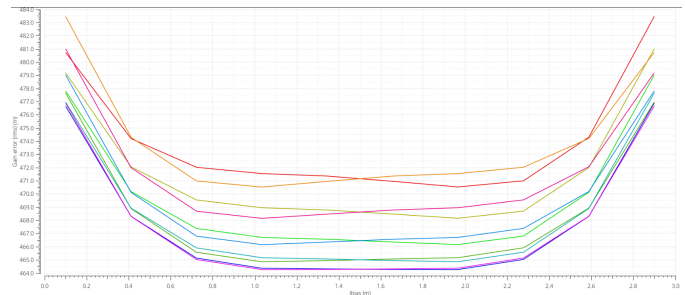
VII. REZULTATI SIMULACIJA

Pomerač faze (i QAF) se može okarakterisati i pomoću rms vrednosti odstupanja faze i pojačanja na željenom opsegu (slike 13 i 15, gde se posmatra promena odstupanja u zavisnosti od razlike između struja za polarizacije, tj. g_m -a.). Na slikama 12 i 14 se mogu videti greške razlike faze i pojačanja signala u kvadraturi na opsezima učestanosti. Greška pojačanja je manja od $1dB$, a greška razlike faze je manja od 25° . Pogoršavanjem Q faktora kalema i kondenzatora se može smanjiti greška faze na štetu slabljenja signala u kvadraturi. Ostvarena potpuna kontrola opsega faza je prikazana na slici 16, a linearna kontrola VGA na slici 17 za pun opseg digitalne kontrole VGA.

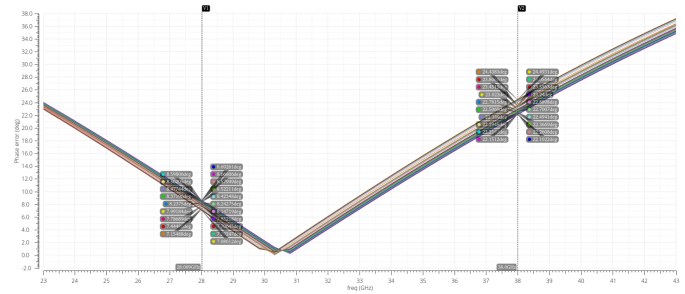
NAPOMENA: Dati grafici su prikazani kao demonstracija ograničenja i mogućnosti tehnologije i topologije za neke kritične aspekte pomerača, i nisu simulirani za identične blokove, jer su oni ionako skloni promenama.



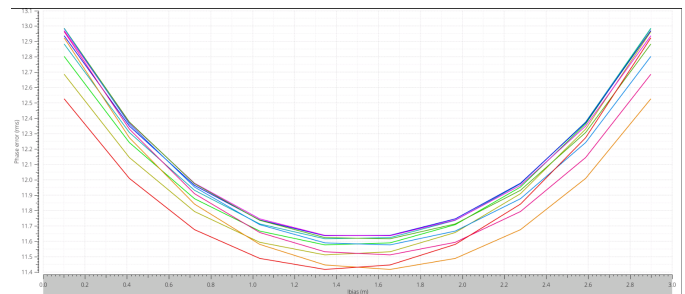
Slika 12. Greška amplitude I/Q signala na opsegu učestanosti



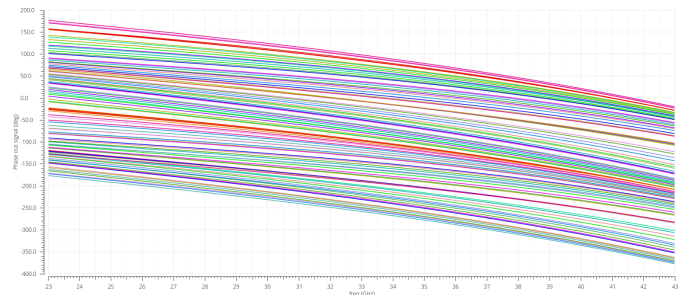
Slika 13. Odstupanje (rms) amplituda I/Q signala prema kontrolnoj struji



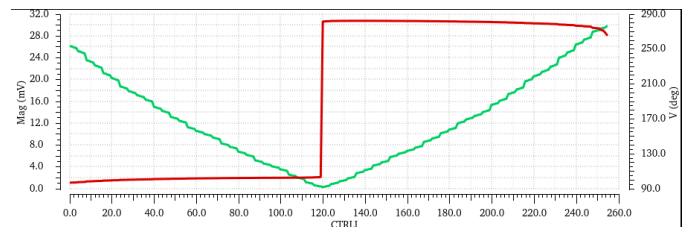
Slika 14. Greška fazne razlike I/Q signala na opsegu učestanosti



Slika 15. Odstupanje (rms) greške fazne razlike prema kontrolnoj struji



Slika 16. Opseg kontrole faze na izlazu vektor modulatora



Slika 17. Amplituda i faza izlaza jednog ćelije vektor modulatora

VIII. ZAKLJUČAK

TODO:

LITERATURA

- [1] Frank Ellinger, Uwe Mayer, Michael Wickert, Niko Joram, Jens Wagner, Ralf Eickhoff, Ignacio Santamaria, Christoph Scheytt, and Rolf Kraemer *Integrated Adjustable Phase Shifters*; IEEE Microwave magazine; October, 2010; DOI: 10.1109/MMM.2010.937730
- [2] Sang Young Kim, D.-W. Kang, K.-J. Koh, and G. M. Rebeiz, *An Improved Wideband All-Pass I/Q Network for Millimeter-Wave Phase-Shifters*; IEEE Transactions on Microwave Theory and Techniques, vol. 60, NO. 11, November 2012; April, 2012; DOI: 10.1109/TMTT.2012.2212027
- [3] Brandon Greenley, Raymond Veith, Dong-Young Chang, and Un-Ku Moon, *A Low-Voltage 10-Bit CMOS DAC in 0.01-mm² Die Area*; IEEE Transactions on Circuits and Systems—II: express briefs, vol. 52, NO. 5; May, 2005
- [4] Minghua Wang, Yu Liu, Zhiqiang Li, Xiaosong Wang, Muhamamad M Sarfraz, Yanbin Xiao, and Haiying Zhang, *A 6-bit 38GHz SiGe BiCMOS phase shifter for 5G phased array communications*; IEICE Electronics Express, Vol.14, No.13, 1–10; May, 2017
- [5] Ali Zeki, and Ali Toker, *Tunable linear CMOS current mirror*; Springer Science + Business Media, LLC 2007; January, 2007 DOI: 10.1007/s10470-007-9030-3