# PDP-11 命令一覧表

### 凡例

#### [命令コード部]

. ワード / バイト の指定ビット. バイト命令のとき 1, ワード命令のとき 0

 SS
 src オペランド指定

 DD
 dst オペランド指定

XX オフセット (8 ビット)

R 汎用レジスタ (reg)

## [操作部]

(1 ビット毎の) 否定 (NOT)

∧ (1 ビット毎の) 論理積 (AND)

∨ (1 **ビット毎の**) 論理和 (OR)

 ∀
 (1 ビット毎の) 排他的論理和 (XOR)

src src オペランド

dst dst オペランド

reg レジスタ

loc オフセットから計算された番地

 $-(SP) \leftarrow$  スタックへのプッシュ

 $\leftarrow$  (SP)+ スタックからのポップ

# [フラグ部]

? 条件によって変化する

- 変わらない

0 0 になる

1 1になる

ニーモニック	ク 操作	命令コード	フラグ ZNCV		
2番地部の	命令 (汎用) OPR src,dst				
MOV(B)	$\begin{array}{c} \text{MOVe (Byte)} \\ \text{src} \rightarrow \text{dst} \end{array}$	. 1SSDD	??-0		
CMP(B)	$ \begin{array}{c} \text{CoMPare (Byte)} \\ \text{src} - \text{dst} \end{array} $	. 2SSDD	????		
BIT(B)	BIt Test (Byte) $\operatorname{src} \wedge \operatorname{dst}$	. 3SSDD	??-0		
BIC(B)	BIt Clear (Byte) $\sim \operatorname{src} \wedge \operatorname{dst} \to \operatorname{dst}$	. 4SSDD	??-0		
BIS(B)	BIt Set (Byte) $\operatorname{src} \vee \operatorname{dst} \to \operatorname{dst}$	. 5SSDD	??-0		
ADD	$\begin{array}{c} \mathrm{ADD} \\ \mathrm{src} + \mathrm{dst} \to \mathrm{dst} \end{array}$	06SSDD	????		
SUB	$\begin{array}{c} SUBtract \\ dst - src \rightarrow dst \end{array}$	16SSDD	????		
2番地部の	命令 (レジスタ) OPR reg,dst				
XOR	eXclusive OR $\operatorname{reg}  \forall  \operatorname{dst} \to \operatorname{dst}$	074RDD	??-0		
1番地部の命令 OPR dst					
CLR(B)	CLeaR (Byte) $\#0 \rightarrow \mathrm{dst}$	. 050DD	1000		
COM(B)	COMplement (Byte) $\sim \text{dst} \rightarrow \text{dst}$	. 051DD	??10		
INC(B)	INCrement (Byte) $dst + #1 \rightarrow dst$	. 052DD	??-?		
DEC(B)	DECrement (Byte) $dst - #1 \rightarrow dst$	. 053DD	??-?		
NEG(B)	$\begin{array}{c} \text{NEGate (Byte)} \\ -\text{dst} \rightarrow \text{dst} \end{array}$	. 054DD	????		
ADC(B)	ADd Carry (Byte) $dst + C \rightarrow dst$	. 055DD	????		

ニーモニック	操作	命令コード	フラグ ZNCV
SBC(B)	SuBtract Carry (Byte) $dst - C \rightarrow dst$	. 056DD	????
TST(B)	TeST (Byte) $dst - \#0 \to dst$	. 057DD	??00
ROR(B)	ROtate Right (Byte) rotate right one place with C	. 060DD	????
ROL(B)	ROtate Left (Byte) rotate left one place with C	. 061DD	????
ASR(B)	Arithmetic Shift Right (Byte) $\frac{dst/\#2 \rightarrow dst, \ result \ truncated}{(shift \ right \ with \ sign \ extension)}$	. 062DD	????
ASL(B)	Arithmetic Shift Left (Byte) $ dst \times \#2 \rightarrow dst $ (shift left with low-ordered bit zroed	. 063 DD	????
SWAB	SWAp Bytes bytes of a word are exchanged	0003DD	??00
SXT	Sign eXTend $-1 \times N \rightarrow dst$	0067DD	?0
条件分岐命令	Ş BR loc および JMP dst		
BR	BRanch (uncoditionally) $loc \rightarrow PC$	0004XX	
JMP	$\begin{array}{c} JuMP \\ & dst^{\dagger} \rightarrow PC \end{array}$	0001DD	
BNE	$\begin{array}{cc} \text{Branch if Not Equal (Zero)} \\ \text{loc} \rightarrow \text{PC} & \text{if Z} = 0 \end{array}$	≠ 0 0010XX	
BEQ	Branch if EQual (Zero) $loc \rightarrow PC  \text{ if } Z = 1$	= 0 0014XX	
BGE	$\begin{array}{cc} \text{Branch if Greater or Equal (Zero)} \\ \text{loc} \rightarrow \text{PC} & \text{if N} \forall  \text{V} = 0 \end{array}$	≥ 0 0020XX	
BLT	Branch if Less Than (Zero) $loc \rightarrow PC  \text{ if } N \forall V = 1$	< 0 0024XX	

 $<sup>^\</sup>dagger {
m JMP}$  命令で  ${
m PC}$  に入るのは、参照される (内容ではなく) 番地である. したがってレジスタモードは使えない.

ニーモニック	操作	命令コード	フラグ ZNCV
BGT	Branch if Greater Than (Zero) $> 0$ $loc \rightarrow PC$ if $Z \lor (N \lor V) = 0$	0030XX	
BLE	Branch if Less or Equal (Zero) $\leq 0$ $loc \rightarrow PC$ if $Z \lor (N \lor V) = 1$	0034XX	
BPL	Branch if PLus $loc \rightarrow PC$ if $N = 0$	1000XX	
BMI	Branch if MInus $loc \rightarrow PC  \text{ if } N = 1$	1004XX	
BHI	Branch if HIgher $> $ loc $\rightarrow$ PC if $C \lor Z = 0$	1010XX	
BLOS	Branch if LOwer or Same $ loc \rightarrow PC  \text{if } C \vee Z = 1 $	1014XX	
BVC	Branch if oVerflow Clear $loc \rightarrow PC$ if $V = 0$	1020XX	
BVS	Branch if oVerflow Set $loc \rightarrow PC$ if $V = 1$	1024XX	
BCC BHIS	Branch if Carry Clear Branch if HIgher or Same $\geq$ $loc \rightarrow PC$ if $C = 0$	1030XX	
BCS BLO	Branch if Carry Set Branch if LOwer $\operatorname{loc} \to \operatorname{PC}$ if $\operatorname{C} = 1$	1034XX	
SOB	Subtract One from register, Branch if not zero $ reg-1 \to reg \\ loc \to PC \ if \ reg \neq 0 $	077RXX§	
サブルーチン	ノ:呼び出し JSR reg,dst / 復帰 RTS reg		
JSR	Jump to SubRoutine $dst^{\ddagger} \rightarrow temp$ $reg \rightarrow -(SP)$ $PC \rightarrow reg$ $temp \rightarrow PC$	004RDD	
RTS	ReTurn from Subroutine $reg \rightarrow PC$ $(SP)+ \rightarrow reg$	00020R	

 $<sup>\</sup>S{
m SOB}$  のオフセットは  $6{
m bit}$  の正数で,  ${
m loc} = {
m PC} - {
m XX} imes 2$  である.  ${}^{\ddagger}{
m JMP}$  と同様である.

ニーモニック	操作	命令コード	フラグ ZNCV
その他 OPF			
HALT	HALT processor stops	000000	
WAIT	WAIT processor releases bus, waits for interrup	000001 pt	
RTI	ReTurn from Interrupt $ \begin{aligned} (SP)+ &\to PC \\ (SP)+ &\to PS \\ T\text{-bit trap enabled}. \end{aligned} $	000002	loaded from (SP)
RTT	ReTurn from Trap $(SP)+ \to PC$ $(SP)+ \to PS$ T-bit trap disabled.	000006	loaded from (SP)
IOT	Input/Output Trap $PS \rightarrow -(SP)$ $PC \rightarrow -(SP)$ $20 \rightarrow PC$ $22 \rightarrow PS$	000004	loaded from 22
RESET	RESET an INIT pulse is issued by the CPU	000005	
EMT	EMulator Trap $PS \rightarrow -(SP)$ $PC \rightarrow -(SP)$ $30 \rightarrow PC$ $32 \rightarrow PS$	104000 - 104377	loaded from 32
TRAP	TRAP $PS \rightarrow -(SP)$ $PC \rightarrow -(SP)$ $34 \rightarrow PC$ $36 \rightarrow PS$	104400 - 104777	loaded from 36
BPT	Break Point Trap $PS \rightarrow -(SP)$ $PC \rightarrow -(SP)$ $14 \rightarrow PC$ $16 \rightarrow PS$	000003	loaded from 16

			フラグ		
ニーモニック	操作	命令コード	ZNCV		
NOP	No OPeration Used to "delete" unwanted	000240			
	instructions during debugging				
フラグセット命令 OPR					
CLC	CLear Carry	000241	0-		
CLV	CLear oVerflow	000242	0		
CLZ	CLear Zero	000244	0		
CLN	CLear Negative	000250	- 0		
CCC	Clear Condition Codes	000257	0000		
SEC	SEt Carry	000261	1-		
SEV	SEt oVerflow	000262	1		
SEZ	SEt Zero	000264	1		
SEN	SEt Negative	000270	- 1		
SCC	Set Condition Codes	000277	1111		

以下の図で S=1 ならフラグを 1 に, S=0 なら 0 にする. 対象となるフラグは, 下図中 N,Z,V,C のうち 1 になっているものである. 他のフラグには影響しない.



したがって, 000254 は N フラグと Z フラグを 0 に するが, この命令に対するニーモニックは存在しない.