

UNIVERSIDADE FEDERAL DO ESPÍRITO SANTO

CENTRO TECNOLÓGICO DEPARTAMENTO DE ENGENHARIA ELÉTRICA

Circuitos Lógicos

Laboratório 10. Circuito de debounce

O código VHDL disponibilizado no Google Classroom representa o funcionamento do circuito representado na Figura 1.

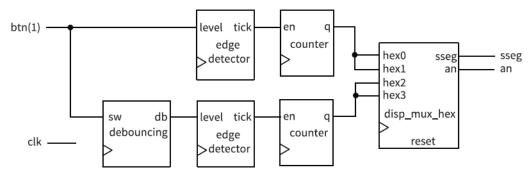


Figura 1. Diagrama do código VHDL disponibilizado na aula de hoje.

Com este código, podemos verificar o funcionamento do circuito de *debounce* e verificar quantos acionamentos seriam realizados com e sem o mesmo circuito (obs.: alguns botões podem exibir poucas oscilações).

O objetivo da aula de hoje é verificar o funcionamento do circuito e observar o que ocorre caso sejam alterados os tempos de espera (originalmente ajustados em 10ms para cada estado, ver Figura 2) nos diferentes estados da FSM que realiza o circuito de *debounce*.

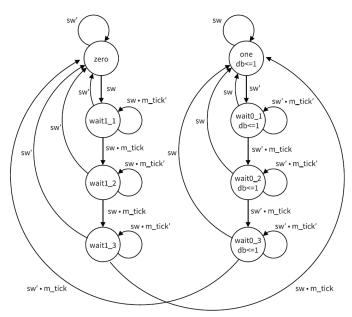


Figura 2. FSM do circuito de debounce apresentado em sala.