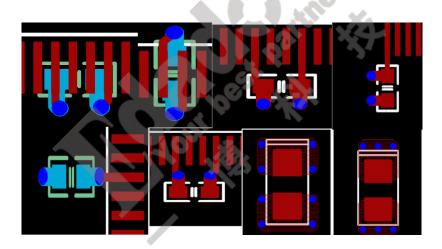


【高速先生原创|学习笔记系列】HDI 滤波电容 FANOUT 案例

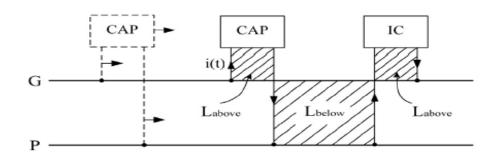
作者: 肖勇超 一博科技高速先生团队成员

我们知道滤波电容被放在电源和地之间,主要有两个作用: (1)为处于快速开关状态下的 IC 供电; (2)减小电源和地之间的噪声。所有滤波电容选择的策略都会采用梯次电容值配置,大电容有足量电量储备,而小电容自身电感较小,可以满足 IC 的快速充放电要求。

在我们常规设计中对滤波电容 fanout 时,要从 pin 拉出一小段粗引出线,然后通过过孔和电源平面连接,接地端也是同样。fanout 过孔的基本原则就是让这一环路面积最小,进而使总的寄生电感最小。滤波电容的常见 fanout 方式如下图所示,滤波电容靠近电源 pin 放置。



滤波电容的作用为电源网络提供低阻抗的通路,从而抑制噪声。如下图所示(Lbelow 主要是两个过孔的自感和互感,当电容的位置离 IC 器件更近时,如下图虚线所示,Lbelow 的互感增大,因互感的作用与自感的作用相反,导致其整体电感减小,充放电速度更快; Labove 包括电容的 ESL 和安装电感)





- 1、搜索微信号"高速先生"
- 2、扫描右侧二维码,开始学习



每周两篇原创技术文章,互动交流月月有奖



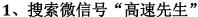
更多高速先生技术文章: http://www.edadoc.com/book

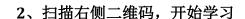
由于滤波电容的寄生电感使得电容在高频的阻抗增大从而噪声抑制能力减弱甚至失去效果。一般的表贴封装退耦电容的去耦范围通常在 100MHZ 以内。

某日我们的市场人员联络我,有一个新客户的消费类 HDI 项目有点问题,希望我们做一下 Debug。根据客户反馈,他们的 SOC 相关模块原理图和布局布线全部安照 demo 板设计,但是产品测试时很多功能不满足要求。而 demo 板都是 ok 的;他们找芯片原厂的 FAE 帮忙检查原理图也没有发现问题,只是他们用10 层 3 阶 HDI 设计,demo 板用任意阶 HDI 设计。FAE 要求他们完全参考 demo 板或者修改的部分需要仿真。客户感觉由于他们公司不是很有名气芯片原厂的FAE 对他们不积极,同时他们的 PCB 是由"比较专业且资深"的 PCB 工程师设计,他们在 PCB 检查时并没有发现异常,所以最后只好找我们来定位一下问题,看看是否能通过优化设计,满足性能要求。

由于该 SOC 我们先前有相关设计经验,所以我打开 PCB 的时候还是有心里准备的,密度肯定会比较大,当然能对应高阶 HDI 设计的工程师,能力肯定也不错的。SOC 部分布局如下所示(0.4BGA 封装从信号 pin 定义来看至少是三阶HDI 才能完成设计)。



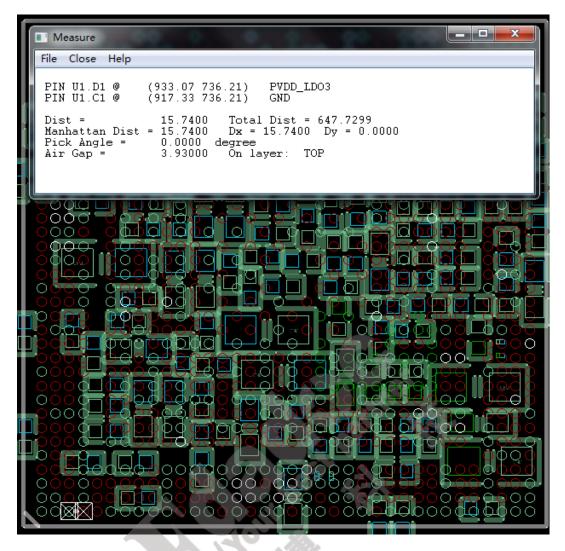






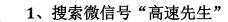


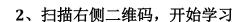




信号/电源通道和 demo 基本一致,层叠厚度存在部分差异如下所示:(demo 板 0.78MM, 本设计 1.05MM)

Type 6	e	m Moterial		Thickness (MIL)	ì	计设				
SURFACE		AIR			Subclass Name 💆	X V⊺ylpe		Material		Thickness (MIL)
DIELECTRIC	Ŧ	SOLDERMASK	+	0.787402 ^L		L OUDEACE	_	AUD.		()
CONDUCTOR	+	COPPER(10Z)	•	0.984252	TOD.					
DIELECTRIC	▾	CCL	-	2.3622	TUP					1.2
CONDUCTOR	T	COPPER(0_30Z)	4	0.787402					-	3
DIELECTRIC	Ŧ	CCL	Ŧ	2.3622	L02_SIG1_V					1.2
CONDUCTOR	-	COPPER(0_30Z)	+	0.787402					-	3
DIELECTRIC	Ŧ	CCL	+	2.3622	L03_SIG2_H					0.8
CONDUCTOR	₹	COPPER(0_30Z)	+	0.787402						2.8
DIELECTRIC	Ŧ	CCL	Ŧ	2.3622	L04_GND1					0.6
CONDUCTOR	Ŧ	COPPER(0 50Z)	-	0.629921			Ŧ		-	4
DIELECTRIC	Ŧ		Ŧ	2.3622	L05_SIG3		•		_	1.2
CONDUCTOR	Ŧ		Ŧ	0.629921			•		7	4
DIELECTRIC	Ŧ	CCL	Ŧ		L06_GND2	CONDUCTOR	•	COPPER	•	1.2
CONDUCTOR	Ŧ	COPPER(0 30Z)	Ŧ	0.787402		DIELECTRIC	•		7	4
DIELECTRIC	Ŧ	CCL	Ŧ	2.3622	L07_PWR_SIG4	CONDUCTOR	•	COPPER	•	0.6
	Ŧ	COPPER(0.30Z)	Ŧ			DIELECTRIC	Ŧ	FR-4	+	2.8
	Ŧ		7		L08_PWR1	CONDUCTOR	7	COPPER	•	0.8
CONDUCTOR	Ŧ		Ŧ			DIELECTRIC	•	FR-4	-	3
	v		Ţ		L09_PWR2	CONDUCTOR	*	COPPER	•	1.2
	Ŧ		Ŧ			DIELECTRIC	•	FR-4	•	3
	Ŧ	, ,			BOTTOM	CONDUCTOR	+	COPPER	-	1.2
				0.101402		SURFACE		AIR		
	SURFACE DIELECTRIC CONDUCTOR DIELECTRIC	SURFACE DIELECTRIC CONDUCTOR DIELECTRIC C	SURFACE AIR DIELECTRIC SOLDERMASK CONDUCTOR CCL CONDUCTOR CCCL CONDUCTOR CCCPPER(0_302) DIELECTRIC CCL CONDUCTOR CCCPPER(0_502) DIELECTRIC CCL CONDUCTOR CCCPPER(0_502) DIELECTRIC CCL CONDUCTOR CCCPPER(0_302) DIELECTRIC CCL CONDUCTOR CCCPPER(10Z) DIELECTRIC CCL CONDUCTOR CCCPPER(10Z)	SURFACE AIR DIELECTRIC	SURFACE	SURFACE AIR Subclass Name DIELECTRIC ✓ SOLDERMASK ✓ 0.787402 CONDUCTOR ✓ COPPER(10Z) ✓ 0.984252 DIELECTRIC ✓ CCL ✓ 2.3622 CONDUCTOR ✓ COPPER(0_30Z) ✓ 0.787402 DIELECTRIC ✓ CCL ✓ 2.3622 CONDUCTOR ✓ COPPER(0_30Z) ✓ 0.787402 DIELECTRIC ✓ CCL ✓ 2.3622 CONDUCTOR ✓ COPPER(0_30Z) ✓ 0.787402 DIELECTRIC ✓ CCL ✓ 2.3622 CONDUCTOR ✓ COPPER(0_50Z) ✓ 0.629921 DIELECTRIC ✓ PREPREG(1080) ✓ 2.3622 CONDUCTOR ✓ COPPER(0_50Z) ✓ 0.629921 DIELECTRIC ✓ COPPER(0_50Z) ✓ 0.629921 DIELECTRIC ✓ COPPER(0_50Z) ✓ 0.629921 DIELECTRIC ✓ COPPER(0_50Z) ✓ 0.787402 DIELECTRIC ✓ COPPER(0_30Z) ✓ 0.787402 DIELECTRIC ✓ CCL ✓ 2.3622 CONDUCTOR ✓ COPPER(0_30Z) ✓ 0.787402 DIELECTRIC ✓ CCL ✓ 2.3	SURFACE	SURFACE	SURFACE	SURFACE



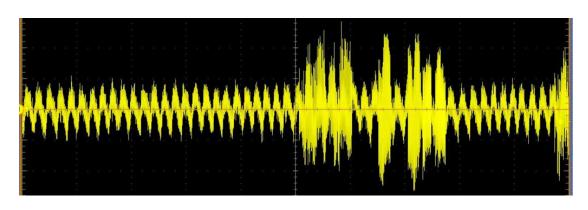






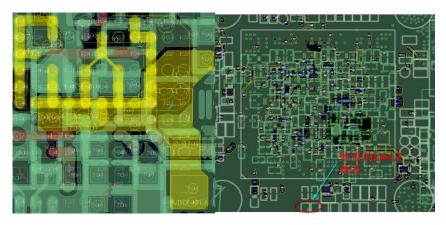


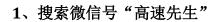
另外客户反馈电源部分电容数量都是按照 demo 板推荐的, 但他们测试时电源纹波比较大, 其中 VDD_1V 测试波形如下图所示。

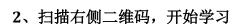


当找到这一路电源时,从电容位置和设计来看,感觉还是蛮好的。但仔细查看后发现,由于 HDI 有多个层铺为地平面(其中 L4/L7 为主地平面),当看到 SOC 下方电源地的 fanout 时,我和我的小伙伴们都惊呆了,不多说,有图有真相!





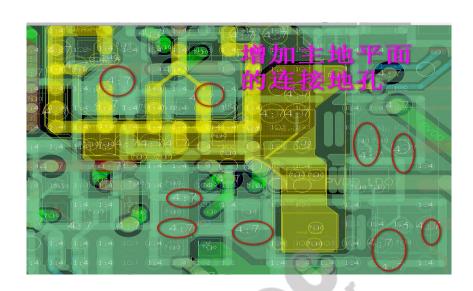




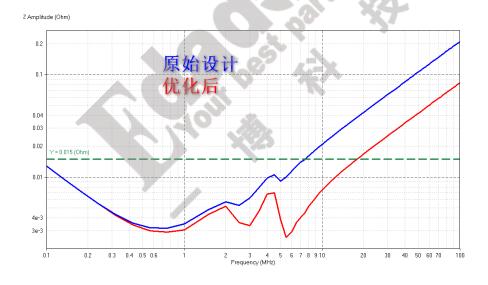




芯片在 Top 层,滤波电容在 Bottom 层;但 L4/L7 主地平面没有就近的回流地孔,导致滤波电容的回路较远,严重影响了滤波电容的性能!不信我们来仿真验证一下在客户原始版本和增加部分地孔版本, PDN 阻抗曲线差异!



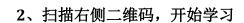
仿真验证 PDN 阻抗曲线如下所示:(在1MHz之后 PDN 差异就慢慢体现出来了)



看到这里,就到了展现我们设计能力的时候(老司机们都知道,0.4BGA的高阶 HDI 加孔的难度不亚于重新设计)。然而我们是行动派,有条件要上,没有条件创造条件也要上!大家看看我们 pcb 修改前后对比,是不是棒棒地。



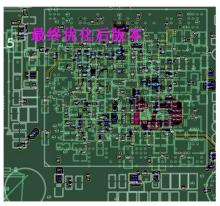




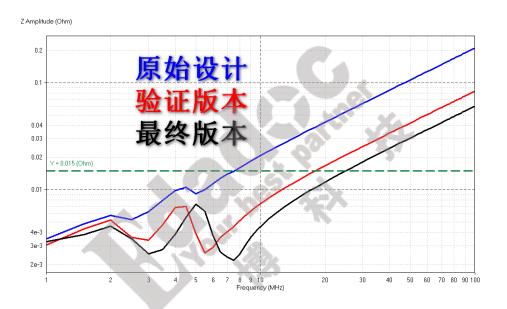








经过我们修改优化,客户后期调试都通过了。当然最重要的是我们 PDN 部分的优化,还是用数据来说话!



本期的问题是:通过这个案例,大家觉得板级的电源纹波需要管控到多少 MHz,需要如何配置滤波电容呢?

【关于一博】

深圳市一博科技股份有限公司(简称一博科技)成立于 2003 年 3 月,专注于高速 PCB 设计、PCB 制板、SMT 焊接加工和供应链服务。我司在中国、美国、日本设立研发机构,全球研发工程师 600 余人。

一博旗下 PCB 板厂位于深圳松岗,采用来自日本、德国等一流加工设备,TPS 精益生产管理以及品质管控体系的引入,致力为广大客户提供高品质、高多层的制板服务。



- 1、搜索微信号"高速先生"
- 2、扫描右侧二维码,开始学习





一博旗下 PCBA 总厂位于深圳,并在上海、成都、长沙设立分厂,厂房面积 23000 平米, 现有 30 条 SMT 产线, 配备全新进口富士 XPF、NXT3、AIMEX III、全自动锡膏印刷机、 十温区回流炉、波峰焊等高端设备,并配有 AOI、XRAY、SPI、智能首件测试仪、全自 动分板机、BGA 返修台、三防漆等设备,专注研发打样、中小批量的 SMT 贴片、组装 等服务。作为国内 SMT 快件厂商,48 小时准交率超过95%。常备一万余种 YAGEO、 MURATA、AVX、KEMET 等全系列阻容以及常用电感、磁珠、连接器、晶振、二三极管, 并提供全 BOM 元器件服务。

PCB 设计、制板、贴片、物料一站式硬件创新平台,缩短客户研发周期,方便省心。

EDADOC, Your Best Partner.

【关于高速先生】

高速先生由深圳市一博科技有限公司 R&D 技术研究部创办,用浅显易懂的方式讲述高 速设计,成立至今保持每周发布两篇原创技术文章,已和大家分享了百余篇呕心沥血之 作,深受业内专业人士欢迎,是中国高速电路第一自媒体品牌。



高速先生微信公众号



历届所有技术文章 持续更新中





