

実施報告書

作成者：Pyii Phyo Maung
Student ID: 1029322149

June 9, 2023

1 中間の計画

名前	今後の計画
加藤利梓	5ステージのパイプライン処理と、それに必要な各種処理の設計と実装に取り組んでいます。
神事倫紀	パイプライン処理に必要なフォワーディングユニット、ハザード検出などの設計と実装に取り組んでいます。Displayの拡張、レジスタの値を出力すること、メモリーの値を出力することにも取り組んでおります。
オースティン	バブルソート以外のソーティングアルゴリズムの実装に必要な命令セットの拡張と、ソーティングアルゴリズムの実装に取り組んでいます。Radixソート、クリックソートどちらかを使おうと思っています。
全員	各モジュールのデバッグと編集に取り組んでいます。

Table 1: 中間の計画

2 目標、計画と達成

名前	目標、計画と達成
加藤利梓	5ステージのパイプライン処理、新しいcontrolモジュールの作成、ALUとShifterの書き直しとタイミング誓約の確認が全部できて100MHzまで動くようになった。不成立分岐予測と成立分岐予測も動くようにして、クリックソートのアルゴリズムも作った。
神事倫紀	パイプライン処理に必要なフォワーディングユニット、ハザード検出、controlモジュールの書き直し、Displayの拡張、ハーバードアーキテクチャなどを達成した。sorted,r-sorted検知とRadixソートの4ビットソートができた。
オースティン	Radixソートを1ビットずつソートするアルゴリズムが1つ、1ビットずつソートをコピーなしのが1つ、1ビットずつを0と1の数を数える必要がないのが1つ、と8ビットずつを度数ソートと挿入ソートの良い点を使った基数ソートのアルゴリズムを作った。

Table 2: 達成

3 分担状況

名前	担当の部分	推進状況
加藤利梓	phasecounter, ALU, shifter, pll, pipeline, 全体	デバッグまで終わった
神事倫紀	RegisterFile, register, Branch, ctl, removechattering, display	デバッグまで終わった
オースティン	pc, ram, sorting algorithm, new instructions, assembler	デバッグまで終わった
全員	各モジュール、アルゴリズムのデバッグと編集	1msより速く動くSIMPLEを作成する目的ができた。5段パイプライン化ができ、100MHzで動くSIMPLEプロセッサができた。

Table 3: 分担状況