



دانشگاه صنعتی امیرکبیر  
( پلی تکنیک تهران )

# آزمایشگاه معماری کامپیوتر

محمد عرفان قاسمی

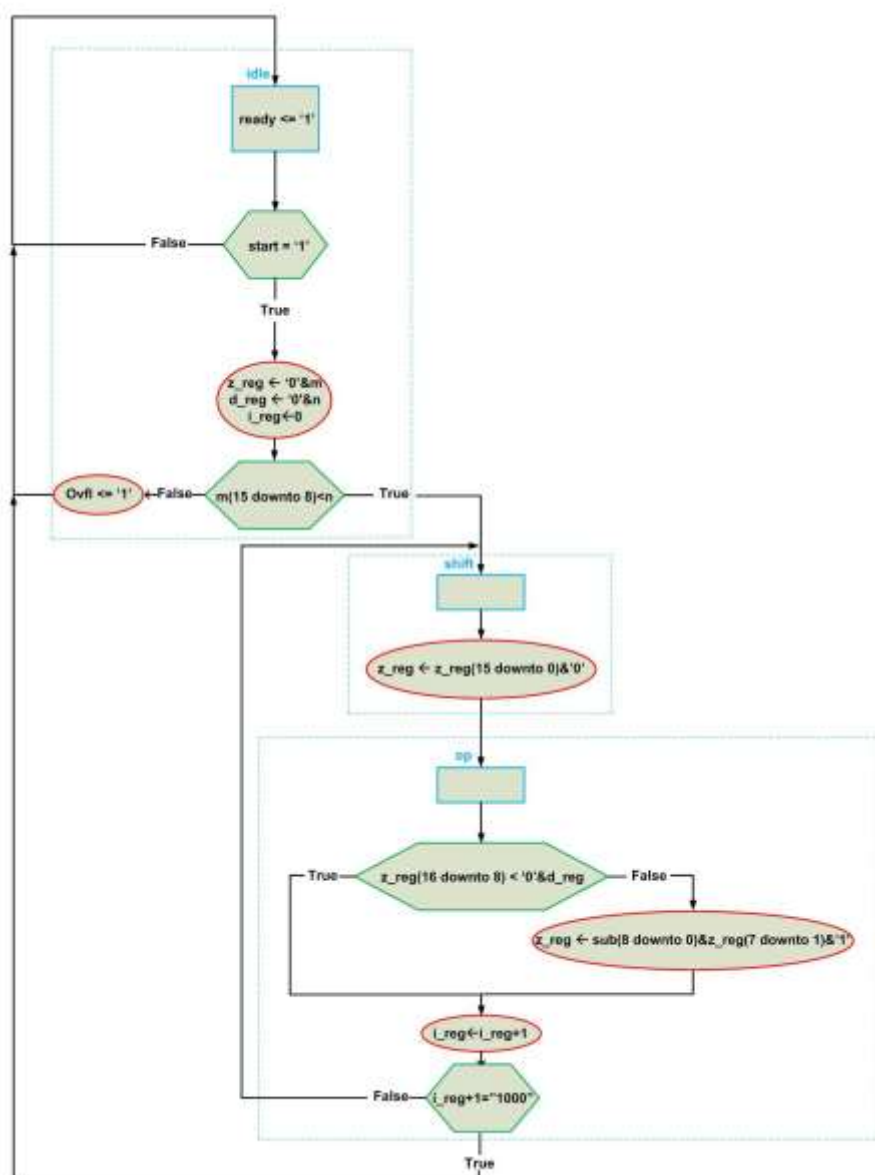
رادین شایانفر



## تقسیم کننده دودویی:

برای انجام تقسیم طبق الگوریتم شکل (۱) ابتدا مقسوم را در رجیستر ۹ بیتی  $z\_reg$  قرار داده و مقسوم علیه را در رجیستر ۴ بیتی  $d\_reg$  قرار می‌دهیم. در صورتی که حاصل تقسیم در ۴ بیت جا نشود سیگنال  $overflow$  فعال می‌شود و در غیر این صورت از حالت  $idle$  به حالت  $shift$  می‌رویم و عمل تقسیم آغاز می‌شود.

در حالت شیفت  $z\_reg$  را یک واحد به چپ شیفت می‌دهیم. سپس به حالت  $chk$  می‌رویم. در این حالت اگر ۴ بیت سمت چپ  $z\_reg$  از  $d\_reg$  بیشتر باشد، حاصل تفریق آن در  $z\_reg$  نوشته می‌شود و بیت سمت راست  $d\_reg$  یا  $LSB$  یک خواهد شد. در نهایت مجدد به حالت  $shift$  می‌رویم. این چرخه تا زمانی که عمل تقسیم به پایان برسد انجام می‌شود.



شکل (۱) - فلوچارت تقسیم برای یک تقسیم کننده دودویی ۱۶ بیتی



## Lab 8

در نهایت باقی مانده تقسیم در بیت ۴ تا ۷ و خارج قسمت در بیت ۰ تا ۳ z\_reg قرار دارد.

به عنوان مثال حاصل تقسیم عدد  $93_{10}$  بر  $14_{10}$  در هر مرحله به شکل زیر است.

dividend[7:0]	01011101				01011101				
divisor[3:0]	1110				1110				
quo_rem_reg[8:0]	000000000	000000000	001011101	010111010	101110100	010010101	100101010	001001011	010010110
divisor_reg[3:0]	0000	0000				1110			
quotient[3:0]	0000	0000	1101	1010	0100	0101	1010	1011	0110
remainder[3:0]	0000	0000	0101	1011	0111	1001	0010	0100	1001

شکل (۲) - مراحل انجام تقسیم دودویی  $93$  بر  $14$