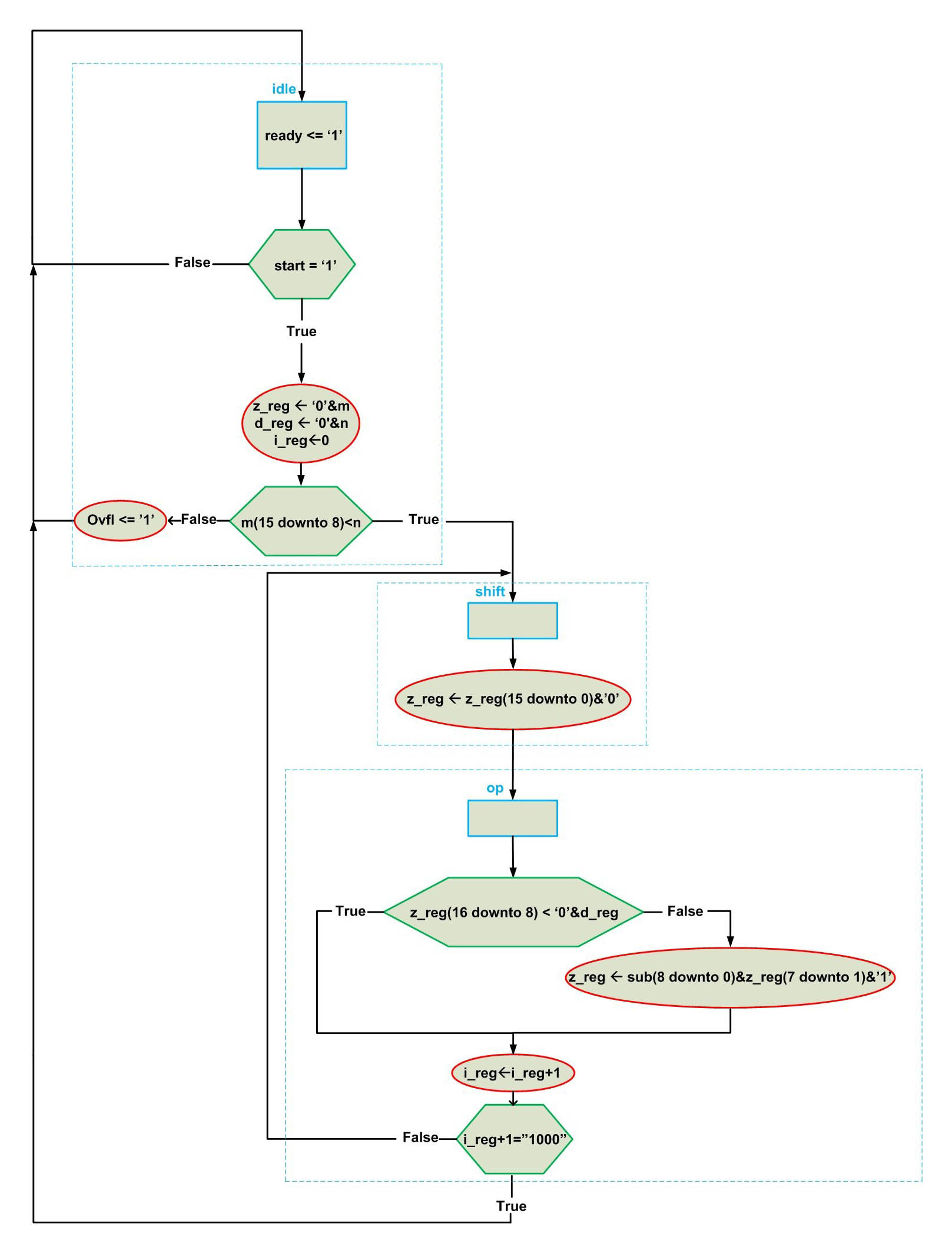
­

آزمایشگاه معماری کامپیوتر

محمد عرفان قاسمی  
رادین شایانفر

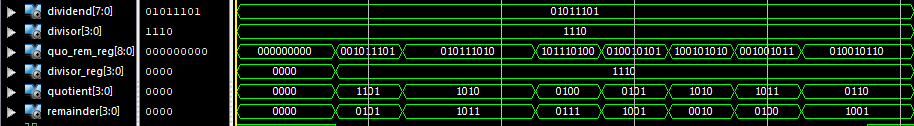
تقسیم‌کننده دودویی:

برای انجام تقسیم طبق الگوریتم شکل (۱) ابتدا مقسوم را در رجیستر 9 بیتی z\_reg قرار داده و مقسوم علیه را در رجیستر ۴ بیتی d\_reg قرار می‌دهیم. در صورتی که حاصل تقسیم در ۴ بیت جا نشود سیگنال overflow فعال می‌شود و در غیر این صورت از حالت idle به حالت shift می‌رویم و عمل تقسیم آغاز می‌شود.

در حالت شیفت z\_reg را یک واحد به چپ شیفت می‌دهیم. سپس به حالت chk می‌رویم. در این حالت اگر ۴ بیت سمت چپ z\_reg از d\_reg بیشتر باشد، حاصل تفریق آن در z\_reg نوشته می‌شود و بیت سمت راست d\_reg یا LSB یک خواهد شد. در نهایت مجدد به حالت shift می‌رویم. این چرخه تا زمانی که عمل تقسیم به پایان برسد انجام می‌شود.

**شکل (۱) – فلوچارت تقسیم برای یک تقسیم کننده دودویی ۱۶ بیتی**

در نهایت باقی‌مانده تقسیم در بیت ۴ تا ۷ و خارج قسمت در بیت ۰ تا ۳ z\_reg قرار دارد.

به عنوان مثال حاصل تقسیم عدد ۹۳ بر ۱۴ در هر مرحله به شکل زیر است.

**شکل (۲) – مراحل انجام تقسیم دودویی ۹۳ بر ۱۴**