

تحويل تا ساعت ۲۳:۵۵ روز یکشنبه مورخ ۱۴۰۰/۰۱/۱۵ از طریق سامانه‌ی دروس

### نکاتی در رابطه با نوع تمرین

هر سری از تمرین‌ها، از چهار بخش تشکیل شده است:

- مرور و تثبیت مفاهیم: پرسش‌های این بخش جهت مرور و یادآوری مفاهیم درسی آورده شده است و با مطالعه مفاهیم درسی گفته‌شده در کلاس درس و اسلایدهای درس خواهید توانست به آن‌ها پاسخ دهید. پاسخ آن‌ها مورد ارزیابی قرار نخواهد گرفت، لذا نیازی به ارسال پاسخ آن‌ها نیست.
- تحلیل و طراحی مدار: پرسش‌های این بخش جهت درک عمیق مفاهیم درسی و افزایش قدرت تحلیل و طراحی سیستم‌های دیجیتال آورده شده است. پاسخ به آن‌ها الزامی بوده و مورد ارزیابی قرار خواهد گرفت.
- توصیف و پیاده‌سازی: پرسش‌های این بخش جهت افزایش مهارت شما در پیاده‌سازی مدارهای دیجیتال، بررسی درستی عملکرد آن و استفاده از ابزارهای طراحی آورده شده است. پاسخ به آن‌ها الزامی بوده و مورد ارزیابی قرار خواهد گرفت.
- طراحی و پیاده‌سازی سامانه پیشرفته: پرسش‌های این بخش ممکن است کمی پیچیده‌تر و دشوارتر از سایر بخش‌ها باشد. الزامی یا اختیاری بودن آن‌ها در صورت پرسش ذکر شده است.

### نکاتی در رابطه با نحوه‌ی ارسال تمرین

- ارسال تمرینات به‌صورت الکترونیکی و از طریق [سامانه دروس](#) خواهد بود. فایل ارسالی شما فایل zip با نام sid\_hs.zip است که sid شماره دانشجویی و hs شماره سری تمرین است. یک قالب آماده در سامانه دروس قرار داده شده است تا پاسخ تمرین را در قالب تعیین شده بنویسید. پرسش‌هایی که پاسخ آن‌ها ماهیت تشریحی و تحلیلی دارد را به صورت تایپ‌شده یا دستی نوشته و به صورت یک فایل PDF ذخیره نمایید.
- زمان تحويل هر سری از تمرینات مشخص بوده و پاسخ تمرین پس از موعد مقرر شده در سامانه دروس قرار داده خواهد شد لذا امکان تغییر آن وجود ندارد. در حل تمرینات، می‌توانید به‌صورت دوتایی یا چندتایی با یکدیگر همفکری و بحث نمایند ولی هر شخص می‌بایست در نهایت پاسخ و استدلال خود را به‌صورت انفرادی بنویسد و در صورت شباهت پاسخ، تمامی افراد نمره تمرین را از دست خواهند داد.
- بازای هر روز ارسال زودهنگام تمرین‌ها ۵ درصد نمره اضافی تا سقف ۲۰ درصد (در صورتی که نمره خام تمرین بالاتر از ۷۵ درصد شود) در نظر گرفته خواهد شد. بازای هر روز دیرکرد در ارسال تمرین ۱۵ درصد جریمه اعمال خواهد شد. ارسال دیرهنگام فقط تا ۲ روز پس از زمان مقرر شده امکان‌پذیر است و پس از آن نمره تمرین صفر در نظر گرفته خواهد شد.

چنانچه ابهامی در زمینه تمرینات دارید، می‌توانید اشکالات خود را از طریق پست الکترونیکی زیر با موضوع PDS.2021 رفع نمایید.

[ali\[mohammadpour\[at\]aut\[dot\]ac\[dot\]ir](mailto:ali[mohammadpour[at]aut[dot]ac[dot]ir)

محمدپور

موفق و پیروز باشید!

تحويل تا ساعت ۲۳:۵۵ روز یکشنبه مورخ ۱۴۰۰/۰۱/۱۵ از طریق سامانه‌ی دروس

پرسش‌های مرور و تثبیت مفاهیم  
(نیازی به ارسال پاسخ این بخش نیست.)

الف) شیوه‌ی طراحی سیستم با تراشه‌های منطقی برنامه‌پذیر<sup>۱</sup> و مدارهای مجتمع با کاربرد خاص<sup>۲</sup> را از دیدگاه‌های زیر باهم مقایسه کرده و تعیین کنید هر یک برای چه کاربردهایی مناسب‌تر است.

- زمان طراحی و پیاده‌سازی
- سرعت کار مدار
- چگالی مدار
- ساخت نمونه‌ی اولیه‌ی محصول
- هزینه‌ی مهندسی غیرتکراری (مستقل از تعداد تراشه)

ب) از کاربردهای تراشه‌های FPGA چهار مورد نام ببرید. دلیل استفاده از این تراشه‌ها برای کاربرد مورد نظر را بیان کنید.

<sup>۱</sup> Programmable Logic Devices

<sup>۲</sup> Application Specific Integrated Circuits

تحويل تا ساعت ۲۳:۵۵ روز یکشنبه مورخ ۱۴۰۰/۰۱/۱۵ از طریق سامانه‌ی دروس

پرسش‌های مرور و تثبیت مفاهیم  
(ارسال پاسخ این بخش الزامی است.)

پرسش ۱-۱

فرض کنید برای تولید یک محصول می‌توانید از FPGA با قیمت ۳۰۰ واحد استفاده کنید و یا این محصول را به صورت ASIC بسازید. در صورتی که بخواهید آن را با روش طراحی ASIC بسازید، برای این منظور باید برای ساخت نقاب‌های<sup>۳</sup> VLSI، حدود ۲/۵ میلیون واحد هزینه اولیه بپردازید که این هزینه به تیراژ ساخت وابسته نبوده ولی علاوه بر آن، برای هر عدد تراشه ASIC باید ۱۰ واحد پرداخت کنید. هزینه‌ی پیاده‌سازی و آزمون طرح قبل از ساخت برای تراشه‌های FPGA برابر ۳۰ هزار و برای طراحی ASIC برابر ۵۰ هزار است (این هزینه به تیراژ ساخت وابسته نیست).

**الف) جدول ۱ را کامل کنید.**

جدول ۱: هزینه تولید محصول با استفاده از FPGA در مقایسه با ASIC

تعداد محصول	هزینه ساخت		کدام یک مناسب است؟
	ASIC	FPGA	
۱۰۰۰			
۵۰۰۰			
۱۰۰۰۰			

**ب)** میزان فروش حداقل باید چه مقداری باشد تا طراحی به صورت ASIC صرفه اقتصادی داشته باشد؟

**ج)** با فرض اینکه هزینه طراحی و توسعه محصول برای ASIC برابر ۵۰۰۰۰ و هزینه تولید یک محصول (شامل مواد اولیه و راه‌اندازی) برابر ۱۰۰ واحد باشد، در این صورت حداقل چه تعداد محصول با قیمت مصرفی ۲۵۰ واحد به فروش برسد تا شرکت سود کند؟ (یعنی هزینه‌ی طراحی نقاب، طراحی و توسعه و هزینه تولید محصول را جبران نماید).

**د)** با در نظر گرفتن فرضیات قسمت (الف) الی (ج) نمودار هزینه بر حسب تعداد محصول را برای هر دو بستر FPGA و ASIC رسم کنید. مقدار هزینه و تعداد را در محل تلاقی دو نمودار مشخص کنید.

پرسش ۲-۱

پاسخ پرسش‌های زیر را در یک الی دو جمله بیان کنید.

**الف)** تفاوت اصلی تراشه‌های FPGA و پردازنده‌ها را بیان کنید.

**ب)** چرا تراشه‌های FPGA در مقایسه با تراشه‌های ASIC توان مصرفی و مساحت بالایی دارند؟

**ج)** تفاوت اصلی PLD های PAL، PLA و CPLD با تراشه‌های FPGA چیست؟

**د)** با فرض برابر بودن تعداد گیت‌های AND-OR و فناوری ساخت یکسان، کدام یک از تراشه‌های PAL و PLA تعداد توابع جبری بیشتری را پیاده‌سازی می‌کند؟ چرا؟ سرعت کدام یک بیشتر است؟

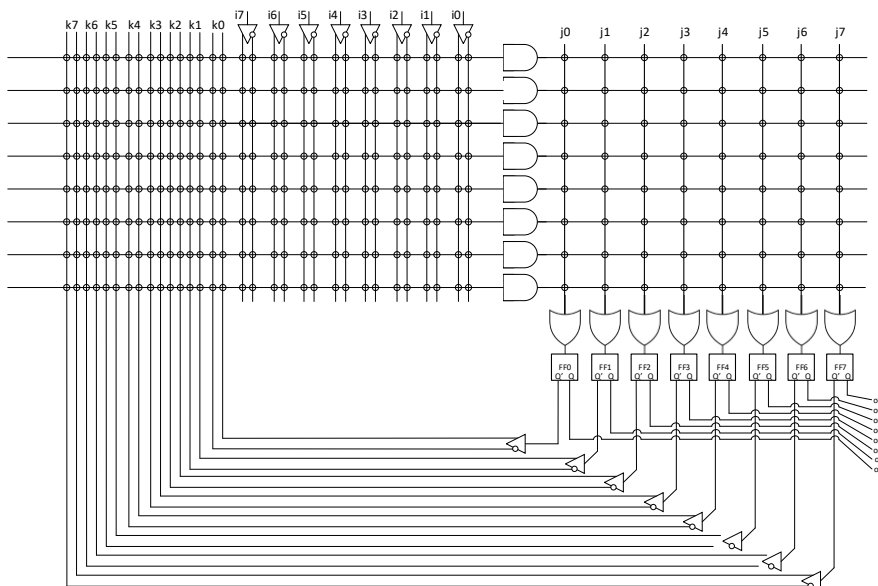
<sup>3</sup> Mask

تحويل تا ساعت ۲۳:۵۵ روز یکشنبه مورخ ۱۴۰۰/۰۱/۱۵ از طریق سامانه‌ی دروس

### پرسش ۱-۳

تابع زیر را با استفاده از PAL16R8 که در اسلایدهای درس و شکل ۱ آمده است پیاده‌سازی کنید.

$$f(a, b, c, d) = \sum (0, 1, 8, 9, 11, 15) + d(2, 10)$$



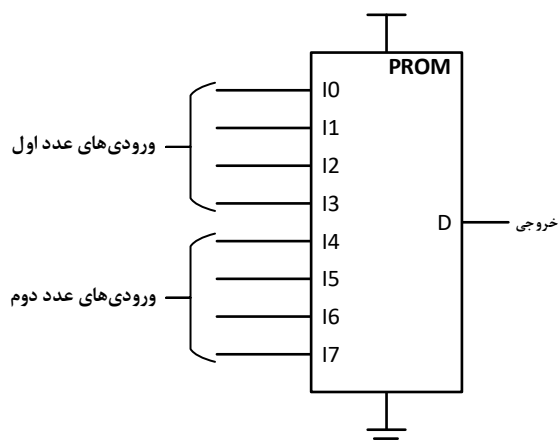
شکل ۱: ساختار داخلی PAL16R8

### پرسش ۱-۴

شاید ساده‌ترین نمونه‌ی تراشه‌های منطقی برنامه‌پذیر، یک مدار مجتمع PROM باشد که با یک جدول درستی خاص برنامه‌ریزی می‌شود. فرض کنید می‌خواهیم این حافظه را طوری برنامه‌ریزی کنیم که به عنوان یک مقایسه‌کننده چهار بیتی کار کند. اگر دو عدد برابر باشند، خروجی یک می‌شود.

**الف)** جدول درستی نظیر این عملکرد به چه شکلی است؟ نیازی به کل آن نیست. در واقع الگوی آن را بیان کنید.

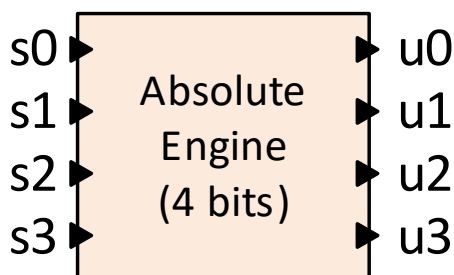
**ب)** این جدول جست‌وجو چند ردیف دارد؟ اگر داده‌ها  $n$  بیتی باشند تعداد ردیف‌های جدول جست‌وجو چقدر است؟



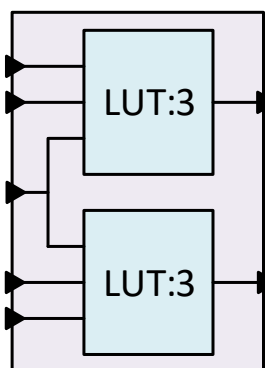
تحويل تا ساعت ۲۳:۵۵ روز یکشنبه مورخ ۱۴۰۰/۰۱/۱۵ از طریق سامانه‌ی دروس

### پرسش ۱-۵

با استفاده از حداقل تعداد جدول جست‌وجو با ساختاری مشابه شکل ۲، مدار قدرمطلق‌گیر چهار بیتی شکل ۳ را طراحی نمایید.



شکل ۳: قدرمطلق‌گیر



شکل ۲: بلوک منطقی قابل پیکربندی تشکیل شده از LUT

توجه: با توجه به اینکه مقدار خروجی  $u3$  همواره صفر است، می‌توانید آن را در نظر نگیرید و مدار را با سه خروجی پیاده‌سازی کنید.

**الف)** محتوای LUT ها و مدار متشکل از LUT ها را جهت پیاده‌سازی مشخص کنید.

**ب)** به جای بلوک منطقی موجود در شکل ۲ از یک LUT با چهار ورودی استفاده کرده و مدار گفته شده را پیاده‌سازی کنید. (محتوای آن و ارتباطات را مشخص کنید.)

**ج)** یک بلوک منطقی مطابق شکل ۲ چه مزایا و معایبی نسبت به یک جدول جست‌وجوی با چهار ورودی دارد؟ آیا یکی همواره بر دیگری برتری دارد؟ آیا به تابع بستگی دارد؟ توضیح دهید.

**د)** بلوک منطقی شکل ۲ را با LUT چهار ورودی از نظر سرعت و هزینه (منابع مصرفی داخلی مانند تعداد خانه‌های حافظه) مقایسه کنید. تعداد خانه‌های حافظه در هر دو مورد را به دست آورید.