

MIKROKONTROLER AT89C51RC2

eksterni prekidi, watchdog tajmer



Eksterni prekidi 1/2

Eksterni prekidi se dešavaju kao odgovor na status signala na odgovarajućim pinovima mikrokontrolera. Mogu da se konfigurišu tako da se aktiviraju kada je signal na pinu na niskom naponskom nivou ili na silaznoj ivici.

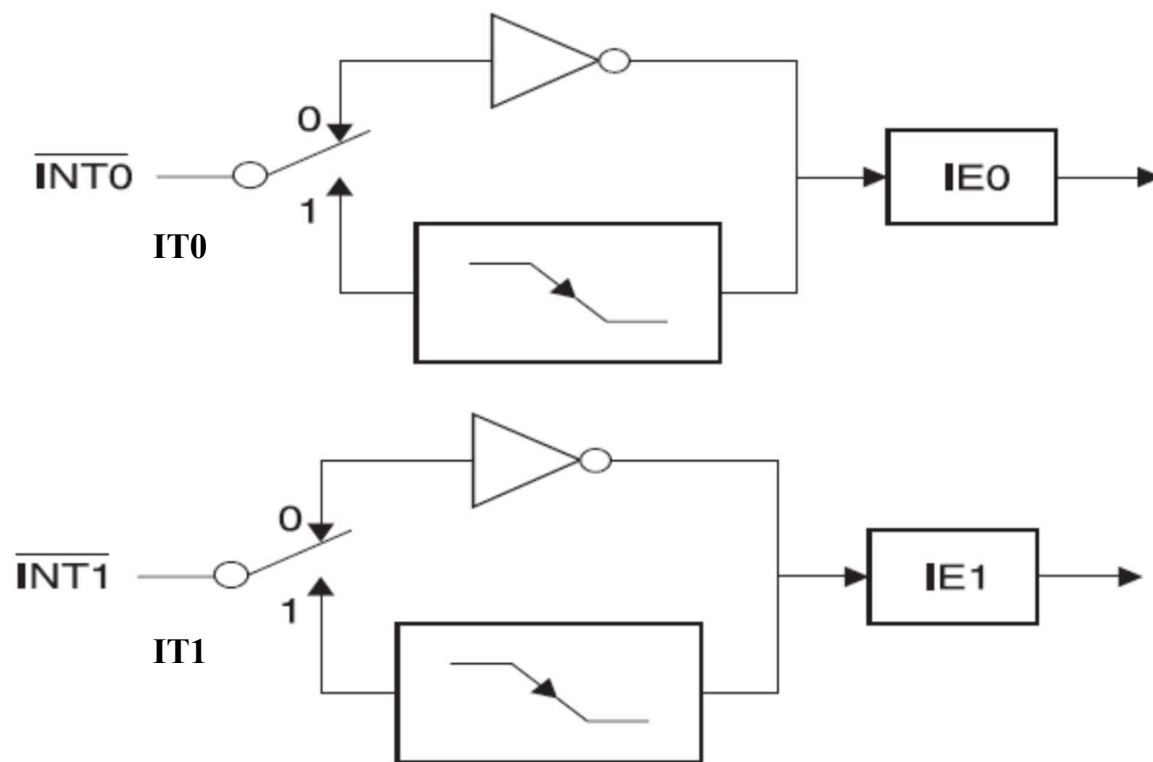
Konfigurišu se i kontrolišu pomoću odgovarajućih flagova u bitadresabilnom specijalnom funkcijskom registru TCON (88h)

Biti SFR registra TCON (88h) koji se odnose na eksterne prekide 0 i 1

| Bit | Ime | Bit adresa | Objašnjenje funkcije | Ek. pr. |
|-----|-----|------------|--|---------|
| 3 | IE1 | 8Bh | Ovaj bit generiše eksterni prekid 1. Kada se eksterni prekid 1 pokreće na opadajućoj ivici INT1#, ovaj bit se setuje na opadajućoj ivici INT1# kako bi generisao prekid, a resetuje hardverski nakon obrade prekida. | 1 |
| 2 | IT1 | 8Ah | Ako je na 0, onda se eksterni prekid 1 pokreće kada je pin INT1# (P3.3) na niskom naponskom nivou. Ako je na 1, onda se eksterni prekid 1 pokreće kada se detektuje opadajuća ivica na pinu INT1#. | 1 |
| 1 | IE0 | 89h | Ovaj bit generiše eksterni prekid 0. Kada se eksterni prekid 0 pokreće na opadajućoj ivici INT0#, ovaj bit se setuje na opadajućoj ivici INT0# kako bi generisao prekid, a resetuje hardverski nakon obrade prekida. | 0 |
| 0 | IT0 | 88h | Ako je na 0, onda se eksterni prekid 0 pokreće kada je pin INT0# (P3.2) na niskom naponskom nivou. Ako je na 1, onda se eksterni prekid 0 pokreće kada se detektuje opadajuća ivica na pinu INT0#. | 0 |



Eksterni prekidi 2/2



Zadatak

Svi pinovi na portu 1 povezani su kao izlazi, s tim da pri radu samo jedan od tih izlaza treba da bude aktivan. Napisati program koji na svaku silaznu ivicu signala na pinu P3.3 sa najmanjim mogućim kašnjenjem pomjera u krug za po jedan bit naviše trenutno uključeni izlaz na portu P1.

Rješenje:

Najbrže se reaguje ako se na osnovu silazne ivice signala na pinu P3.3 pokrene eksterni prekid 1.

Potrebno je setovati EX1 kako bi se omogućio eksterni prekid 1 i setovati IT1 kako bi se eksterni prekid generisao na silaznoj ivici.

Potrebno je postaviti latch pina P3.3 na 1 kako bi se taj pin koristio kao ulazni.



Programski kod rješenja

```
#include<REG51RC2.h>
volatile unsigned char pom=0x01;
void InicijalizacijaKontrolera(void)
{
    EA=0;//UKIDANJE GLOBALNE DOZVOLA PREKIDA
    IT1=1;//EKSTERNI PREKID 1 SE POKRECE NA SILAZNOJ IVICI
    EX1=1; //DOZVOLA EKSTERNOG PREKIDA 1
    P3_3=1;//P3.3(INT1) SE KORISTI KAO ULAZNI PIN
    EA=1;//GLOBALNA DOZVOLA PREKIDA
}

void Eksterni1(void) interrupt 2
{
    pom<<=1;
    if (pom==0)
        pom=0x01;
    P1=pom;
}

void main ()
{
    InicijalizacijaKontrolera();
    P1=pom;
    while (1)
    {
        ;
    }
}
```



Watchdog tajmer 1/2

Watchdog tajmer služi da omogući povratak sistema u normalan rad u slučaju kada sistem prestane da radi zbog neke softverske greške.

Osnovni princip na kome se zasniva je da izvršavanje programa mora da se vrati na određeno mjesto u glavnoj programskoj petlji (obično početak petlje) za određeno vrijeme. To vrijeme se definiše kao vrijeme watchdog tajmera. Vrijeme koje je proteklo od trenutka kada je program posljednji put bio na referentnom mjestu u glavnoj programskoj petlji se mjeri i u slučaju da se premaši vrijeme watchdog tajmera, pokreće se hardverski reset kontrolera.

Watchdog tajmer se kod AT89C51RC2 kontrolera konfiguriše i kontroliše pomoću specijalnih funkcijskih registara WDTRST (A6h) i WDTPRG(A7h)

Kako bi se pokrenuo watchdog tajmer u registar WDTRST se upisuju u sekvenci jedna za drugom vrijednosti 01Eh i 0E1h.

Watchdog tajmer broji mašinske cikluse pomoću 14-bitnog brojača i kada odbroji $(2^{14}-1)=16383$ mašinska ciklusa, inicira reset kontrolera. Kako do reset kontrolera ne bi došlo, prije nego što watchdog tajmer odbroji potrebno ga je resetovati tako što se u registar WDTRST u sekvenci jedna za drugom upišu vrijednosti 01Eh i 0E1h.



Watchdog tajmer 2/2

Npr. za osnovni takt od 12MHZ i rad u modu X1, 14 bitni brojač ima time-out od 16.3ms. To dovodi do potrebe da se watchdog tajmer resetuje najkasnije za 16.3 ms. Zbog toga postoji mogućnost uključivanja dodatnog 7-bitnog brojača, pomoću registra WDTPRG koji omogućava povećanje time-outa.

WDTPRG(A7h)

| Bit | Ime | Objašnjenje funkcije | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|-----|-----|---|----------------------------------|----|----|---------------------------|---|---|---|----------------------------------|---|---|---|----------------------------------|---|---|---|----------------------------------|---|---|---|----------------------------------|---|---|---|----------------------------------|---|---|---|----------------------------------|---|---|---|----------------------------------|---|---|---|----------------------------------|
| 7-3 | - | Rezervisano (trenutno nije u upotrebi) | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 2 | S2 | Izbor time-out vremena WDT – bit 2 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | S1 | Izbor time-out vremena WDT – bit 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | S0 | Izbor time-out vremena WDT – bit 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| | | <table><tr><th>S2</th><th>S1</th><th>S0</th><th>Time-out watchdog tajmera</th></tr><tr><td>0</td><td>0</td><td>0</td><td>($2^{14}-1$) mašinskih ciklusa</td></tr><tr><td>0</td><td>0</td><td>1</td><td>($2^{15}-1$) mašinskih ciklusa</td></tr><tr><td>0</td><td>1</td><td>0</td><td>($2^{16}-1$) mašinskih ciklusa</td></tr><tr><td>0</td><td>1</td><td>1</td><td>($2^{17}-1$) mašinskih ciklusa</td></tr><tr><td>1</td><td>0</td><td>0</td><td>($2^{18}-1$) mašinskih ciklusa</td></tr><tr><td>1</td><td>0</td><td>1</td><td>($2^{19}-1$) mašinskih ciklusa</td></tr><tr><td>1</td><td>1</td><td>0</td><td>($2^{20}-1$) mašinskih ciklusa</td></tr><tr><td>1</td><td>1</td><td>1</td><td>($2^{21}-1$) mašinskih ciklusa</td></tr></table> | S2 | S1 | S0 | Time-out watchdog tajmera | 0 | 0 | 0 | ($2^{14}-1$) mašinskih ciklusa | 0 | 0 | 1 | ($2^{15}-1$) mašinskih ciklusa | 0 | 1 | 0 | ($2^{16}-1$) mašinskih ciklusa | 0 | 1 | 1 | ($2^{17}-1$) mašinskih ciklusa | 1 | 0 | 0 | ($2^{18}-1$) mašinskih ciklusa | 1 | 0 | 1 | ($2^{19}-1$) mašinskih ciklusa | 1 | 1 | 0 | ($2^{20}-1$) mašinskih ciklusa | 1 | 1 | 1 | ($2^{21}-1$) mašinskih ciklusa |
| S2 | S1 | S0 | Time-out watchdog tajmera | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | ($2^{14}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 1 | ($2^{15}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 0 | ($2^{16}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | ($2^{17}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 0 | ($2^{18}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | ($2^{19}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | ($2^{20}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 1 | ($2^{21}-1$) mašinskih ciklusa | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |

