

# 数字电路试验 lab11

19 级计算机类 8 班

18324034

林天皓

2020 年 7 月 20 日至 2020 年 7 月 27 日

## 实验内容

# 实验内容

- 搭建具有时、分、秒计时的简易数字钟，要求如下：
  - 1) 绑定七段数码管显示计时结果。
  - 2) 绑定模拟开关S0进行时钟的计时和暂停的切换控制，即当模拟开关S0为高电平时，数字钟计时暂停。当模拟开关 S0 为低电平时，数字钟正常计时。

## 实验原理

通过实验十中由 74LS160 所设计的六十进制计数器和课件中的二十四进制计数器设计，将两个六十进制计数器分别作为时钟的分钟，秒计数，将二十四进制计数器作为时钟设计的小时计数。在时钟信号处放置模拟开关和下拉电阻，当开关为高电平时，时钟信号线恒为高电平，实现对计数器的暂停功能，当模拟开关为低电平时，时钟信号正常发出，数字钟正常计时。在此基础上搭配实验六中的数码管刷新显示功能，与数据选择器搭配时钟信号，可以达到将多个信号轮流选通的效果，从而实现对四位共阴极数码管的动态扫描刷新显示，完成数字钟的显示模块。

# 实验设计

将本次实验要求分模块设计，设计中第一部分为计数器模块，第二部分为数码管显示模块。

## 第一部分：计数器模块

计数器模块包括秒计数和分计数，小时计数计数器，以及用于控制信号逻辑门。

### 1. 秒计数部分：

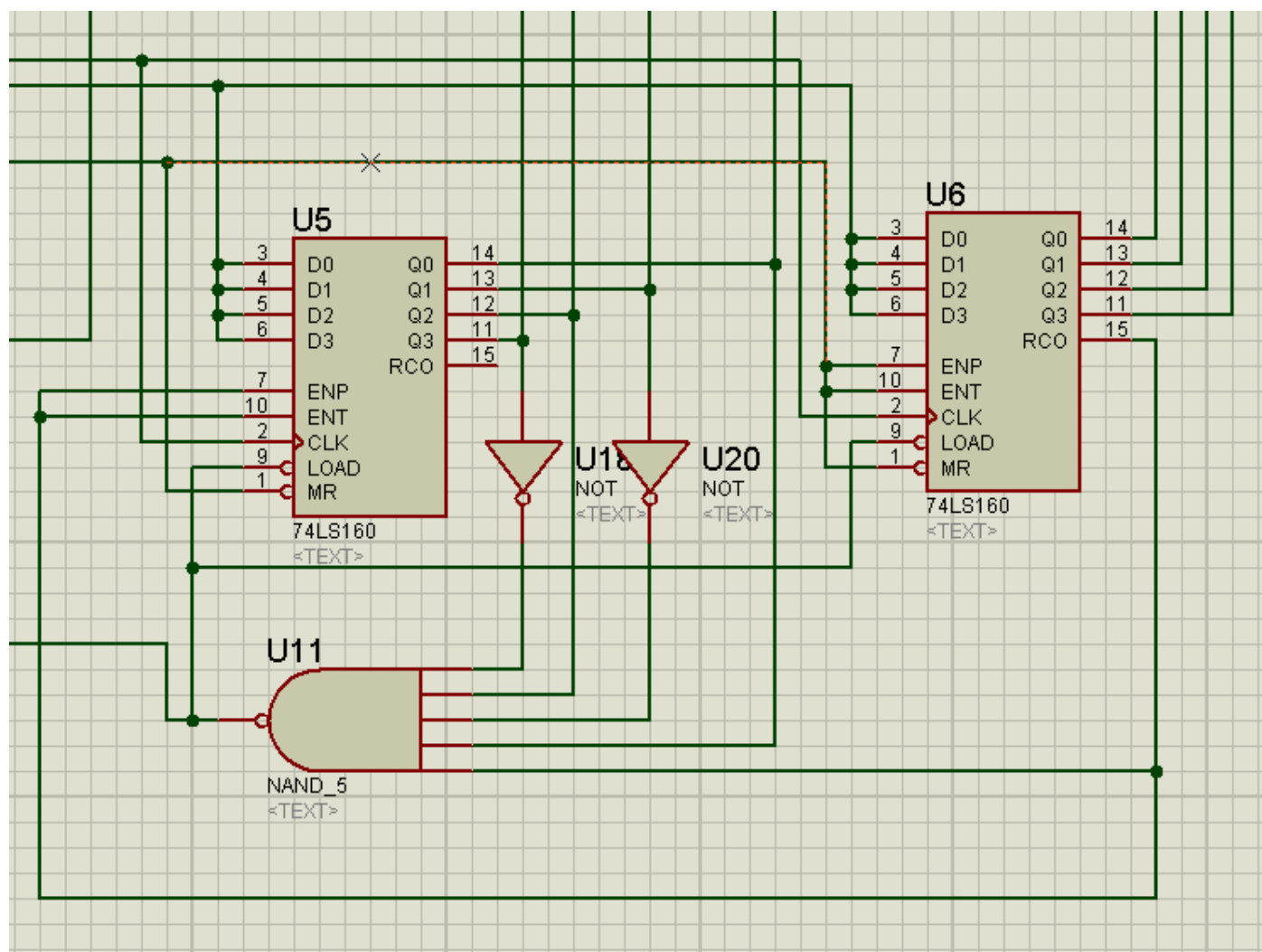


图 1-秒计数器部分

高位为 6 进制计数器，低位为 10 进制计数器，采取同步置入的方式重置计数器。

2. 分钟计数：

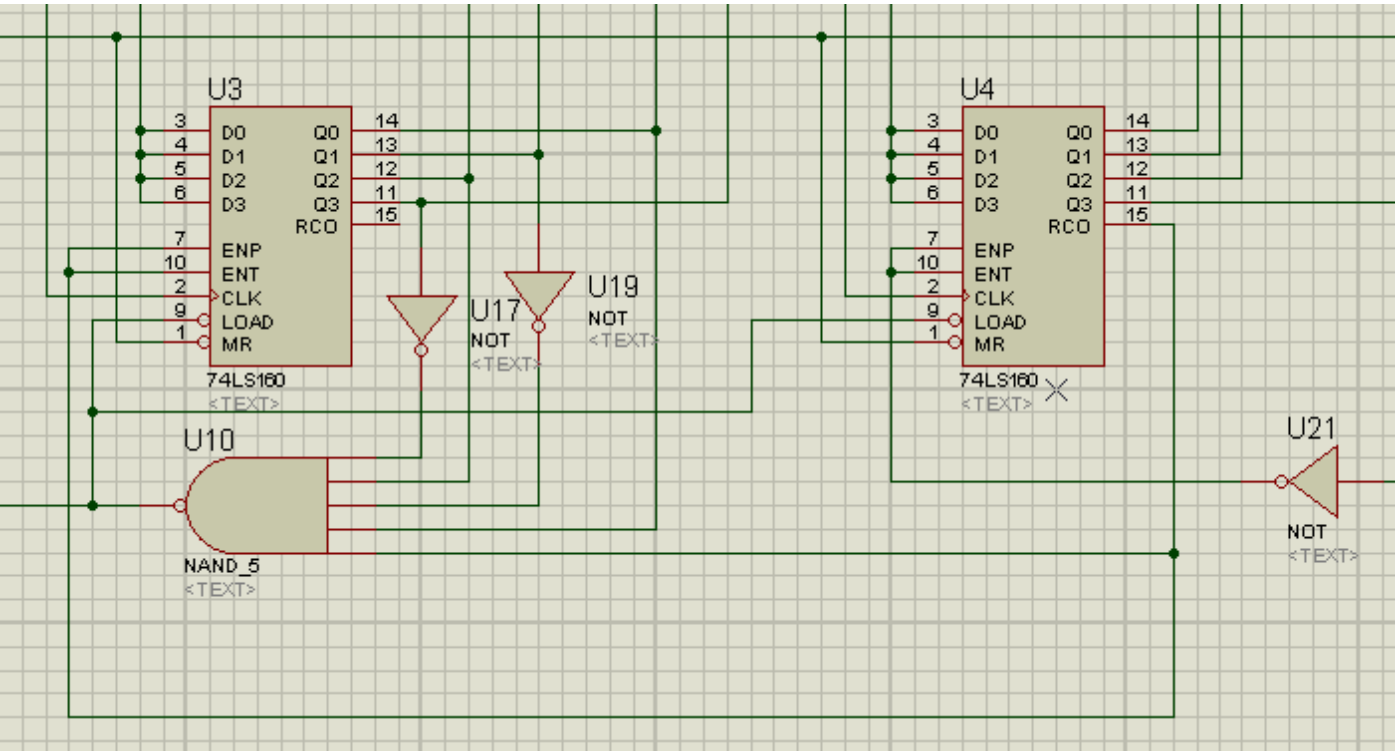


图 2-分钟计数器部分

与秒计数同为六十进制计数器，高位为 6 进制计数器，低位为 10 进制计数器，采取同步置入的方式重置计数器。与秒计数不同的是，分计数的使能信号接入秒计数的同步置入信号的反相，使得时钟计数器仅仅在秒计数重置的情况下工作，达到了每经过六十秒向分计数进位的效果。

### 3. 小时计数部分:

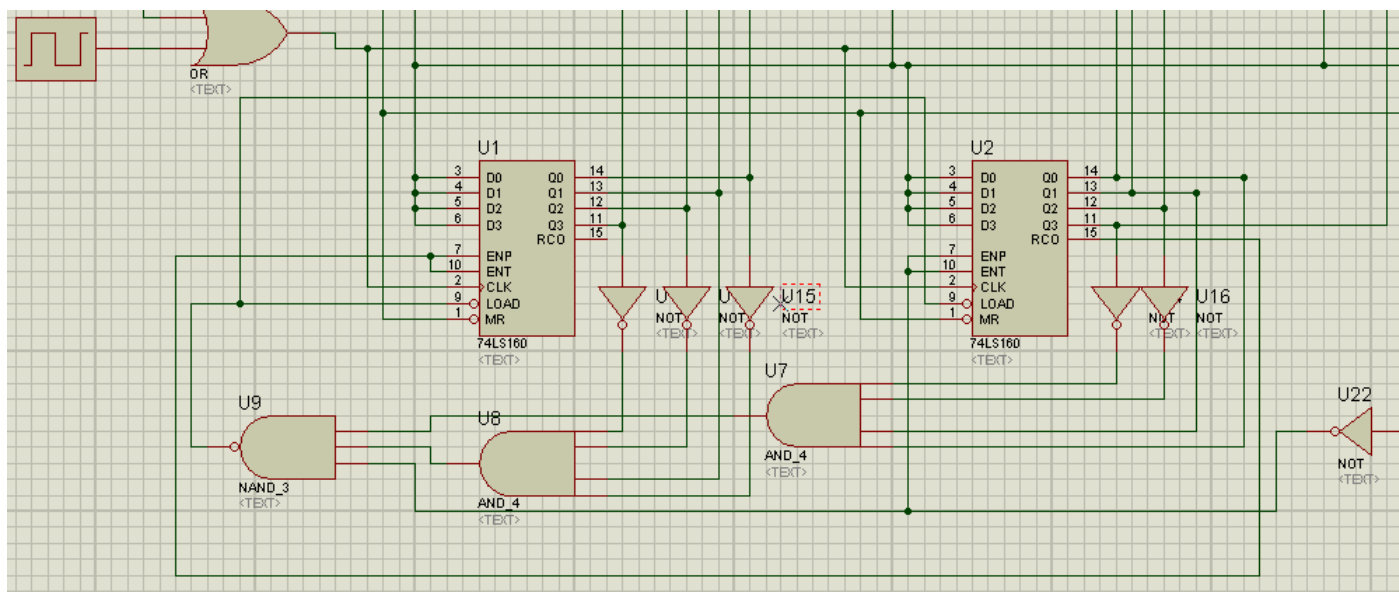


图 3-小时计数器部分

为两片 74LS160 组成的二十四进制计数器。通过对同步置入信号处理，在高位计数器，低位计数器状态分别为 2，3 且同时接到后方分计数的进位信号的情况下，将状态 0，0 同步置入高低位计数器，完成二十四进制计数器的设计，作为小时计数器。

#### 4. 模拟开关控制计数器暂停部分

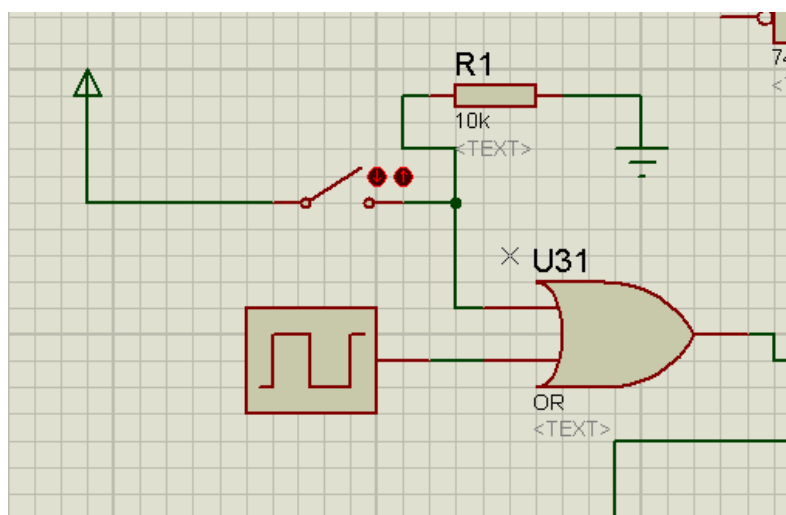


图 4-控制数字钟暂停开关

这里采用一个或门和一个模拟开关，搭配一个下拉电阻，当模拟开关闭合的情况下，高电平接入非门，不论时钟信号如何，时钟信号线上时钟输出为高电平信号，各个时钟计数器暂停工作。当模拟开关断开时候，或门端口一个通过电阻与低电平相连，时钟信号可以直接通过或门到达时钟信号线上，时钟信号正常，各个计数器正常工作。

第二部分：显示模块

1. 四进制信号生成模块：

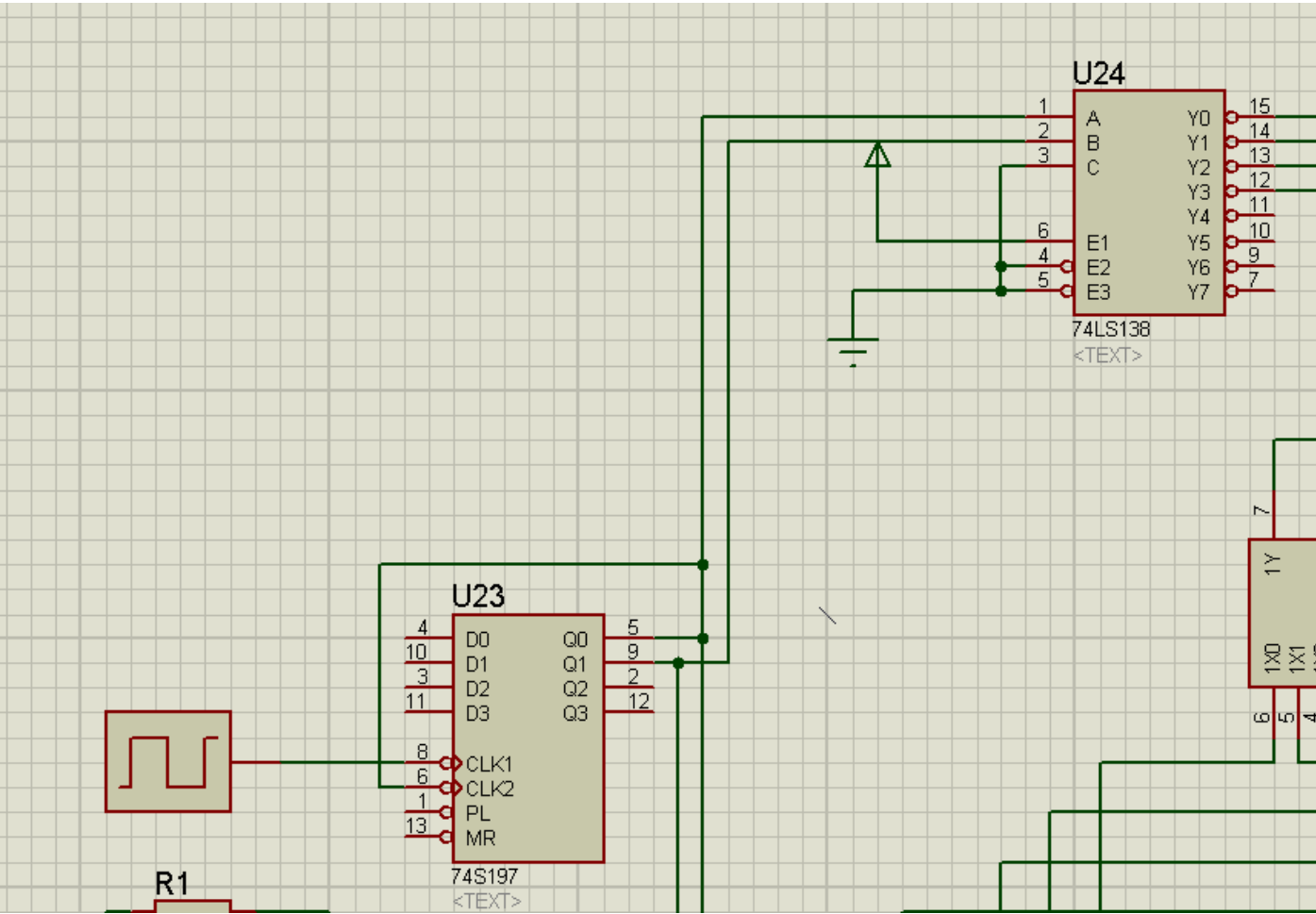


图 5-四进制信号生成，数码管刷新电路

下方 74LS197 搭配时钟信号负责生成四进制信号，接入上方 3-8 译码器模块，使得四位数码管模块和二位数数码管模块的各个位可以被轮流选通，动态刷新显示的数码管。

## 2. 数据选择模块

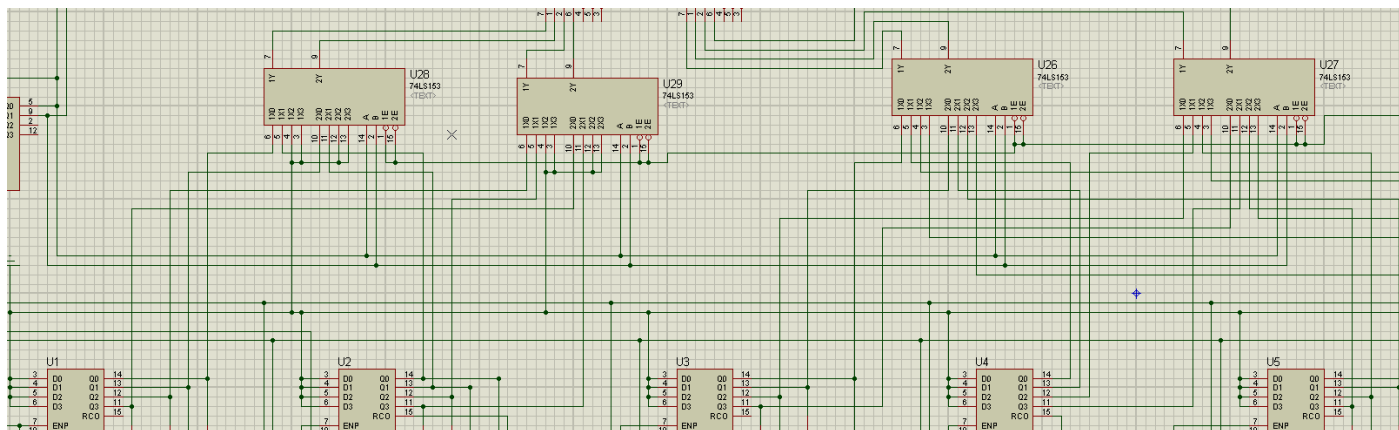


图 6-数据选择模块，分时处理数码管显示

左方两个数据选择器处理小时计数的译码，有两个计数器接入，右方两个数据选择器处理分钟计数与秒计数，有四个计数器接入，分别将各个计数器端口的 Q0 Q1 Q2 Q3 接入第一位，第二位，第三位，第四位数据选择器，数据选择器的输出就会动态刷新的时钟信号动态选择输出哪个一个计数器的值，完成选择计数器来输出的功能。

## 3. 数码管转换与驱动显示模块

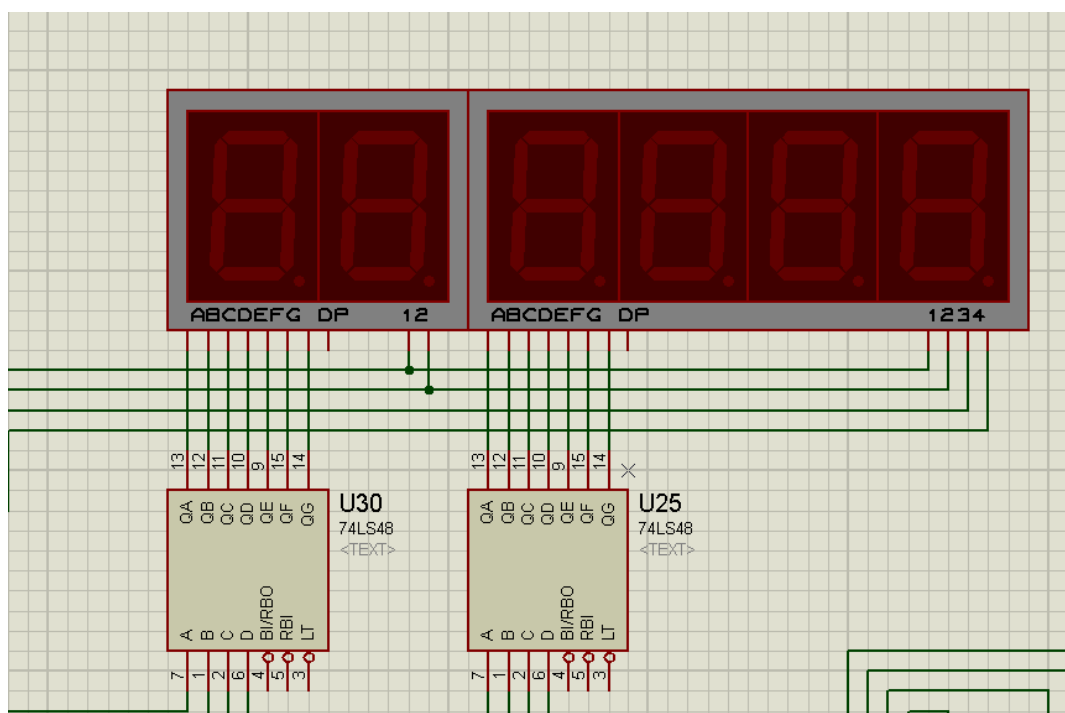


图 7-数码管驱动模块

由于有一个两位数码管和一个四位数码管，在此采用两个 74LS48 分别作为两个数码管 BCD 码转换为数码管显示所需要的驱动。

将上述的时钟计数模块和显示模块组合而成最后的数字钟整体设计

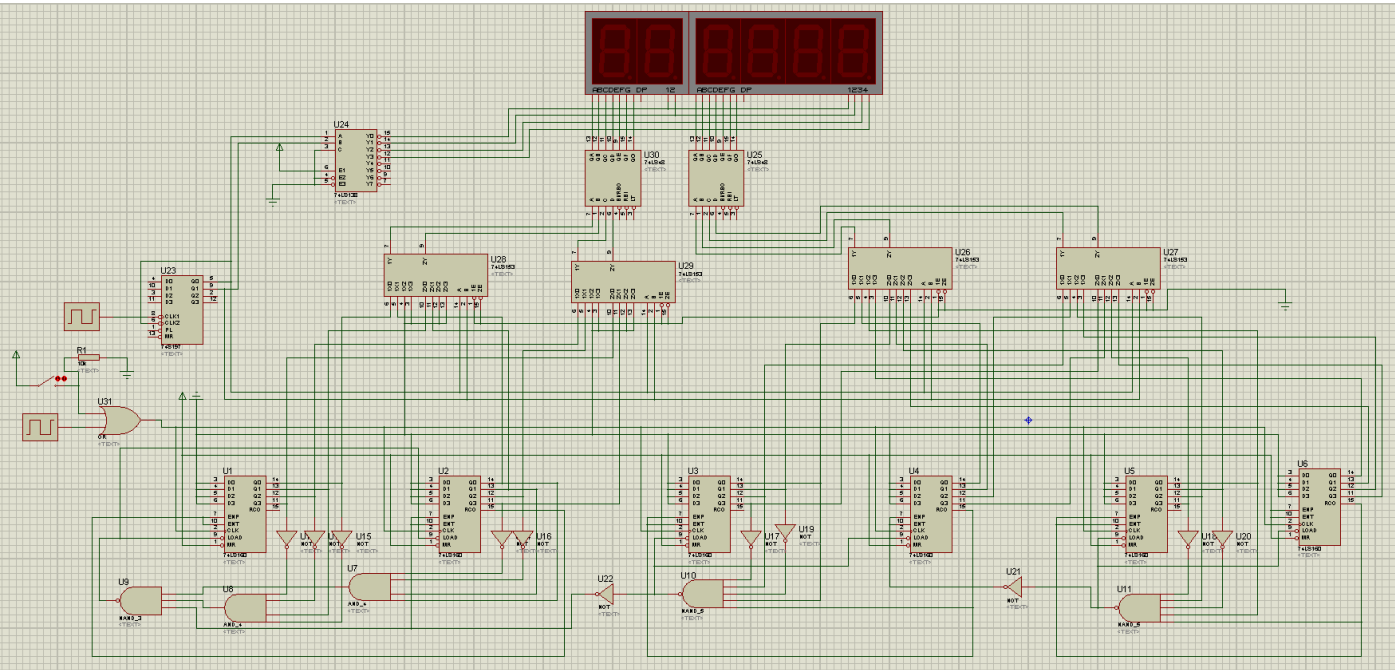


图 8-完整数字钟设计图

实验结果、分析、结论

为了快速展现实验结果，以下运行情况的频率会根据要测试的功能选择较高的频率。

1. 时钟秒计数进位情况

(运行频率 5Hz)

进位前：

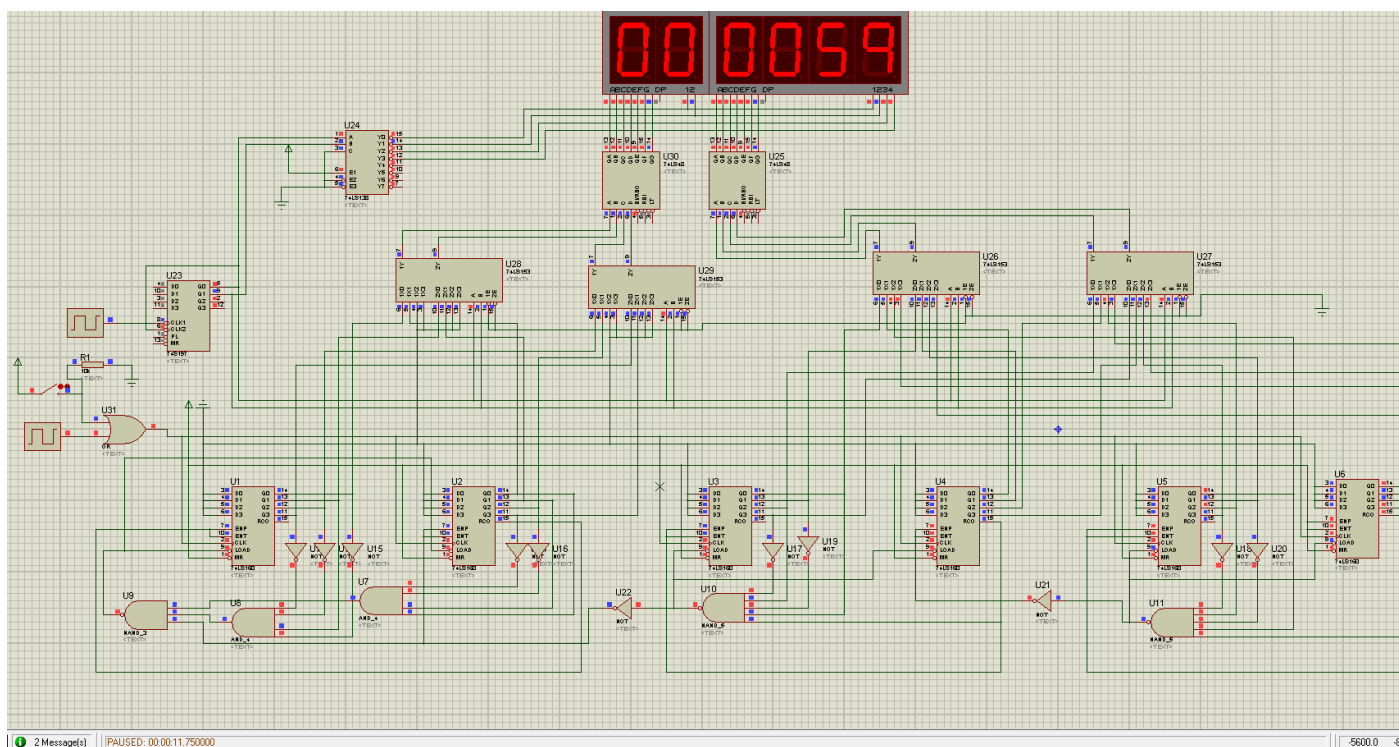


图 9-秒计数进位前置状态

时间  $T=11.75s$ ，此时为秒计数进位之前的一个状态，秒计数高位计数器状态和低位计数器状态分别为 5,9。

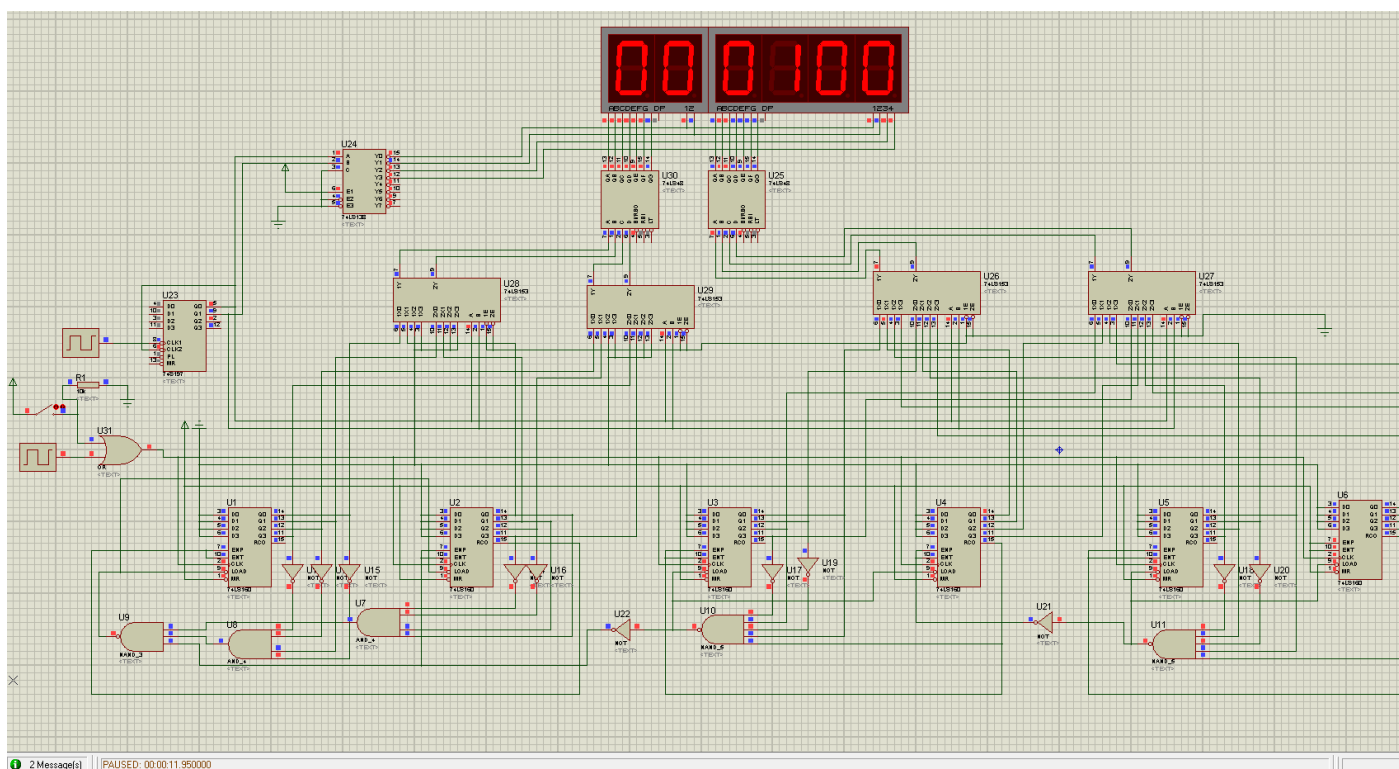


图 10-秒进位计数后状态



时间  $T=11.95s$ ，此时为秒计数进位之后的一个状态，秒计数高位计数器状态和低位计数器状态分别为 0，0。

分析：秒计数的进位功能正常，能按照六十进制像分钟计数器进位。

2. 时钟分钟计数进位情况

(运行频率 300Hz)

进位前：

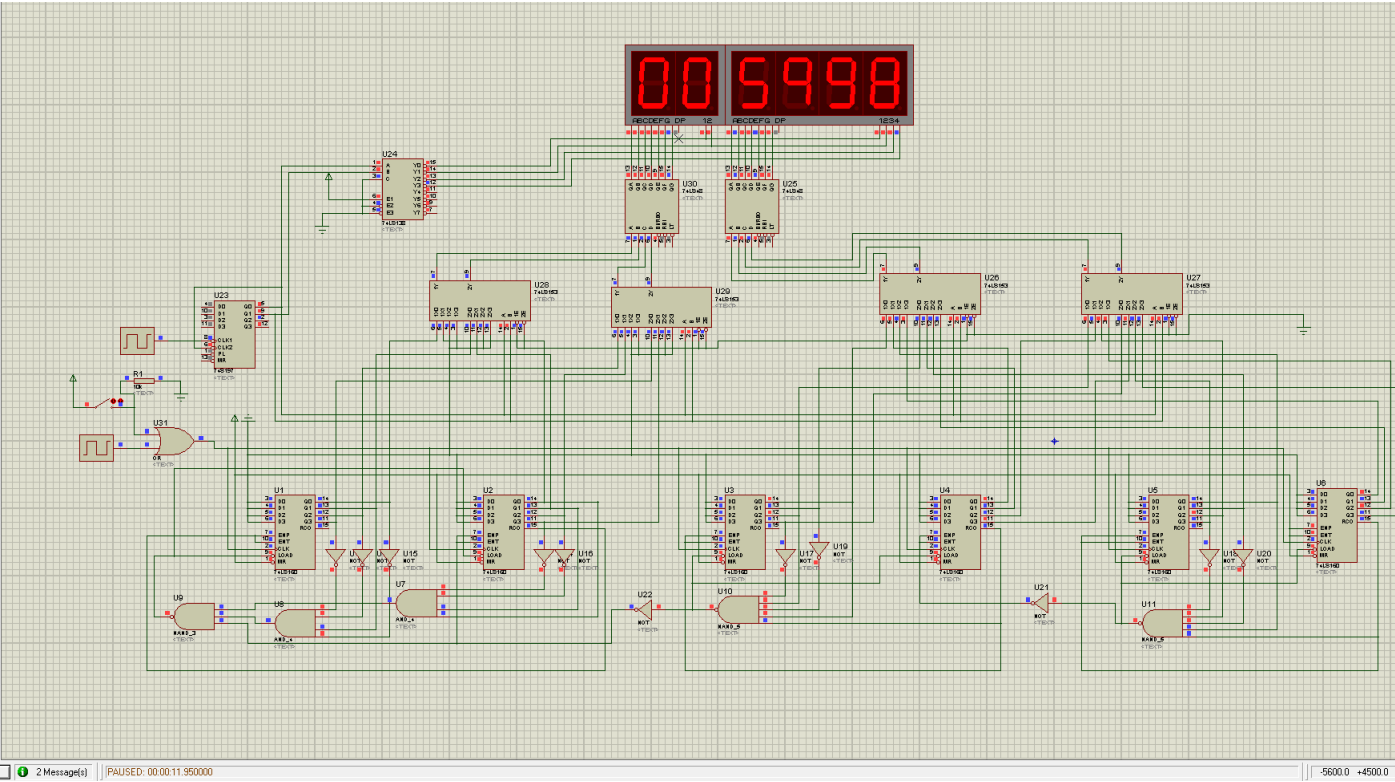


图 11-分钟进位大约前置状态

(由于高倍频率，无法截到恰好的前置状态)

$T=11.95s$ ，此时为分钟计数进位之前的一个状态，分钟计数高位计数器状态和低位计数器状态分别为 5，9。

进位后：

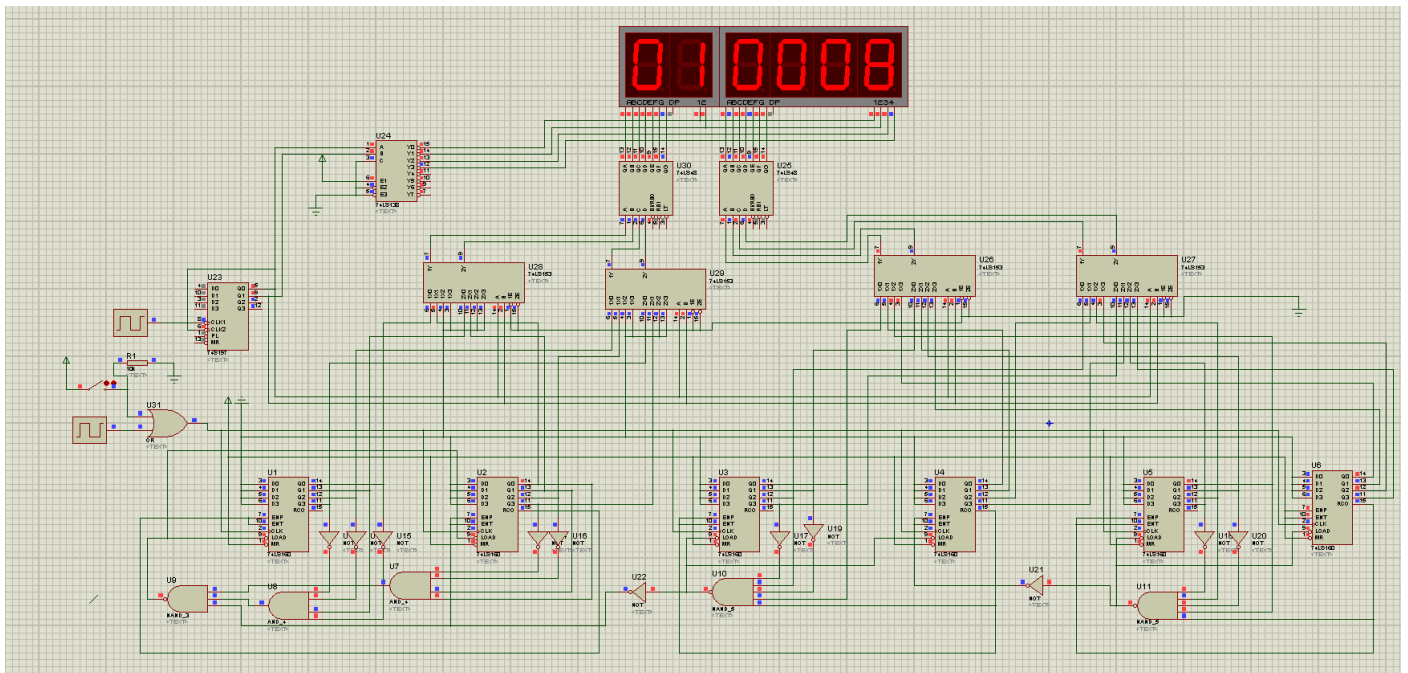


图 12-分钟进位大约后置状态

(由于高倍频率，无法截到恰好的后置状态)

$T=12.05s$ ，此时为分钟计数进位之后的一个状态，分钟计数高位计数器状态和低位计数器状态分别为 0，0。

分析：分钟计数器的进位工作正常，能正常的按照六十进制向小时计数进位。

### 3. 时钟小时计数进位情况

(6000Hz 运行)

进位前：

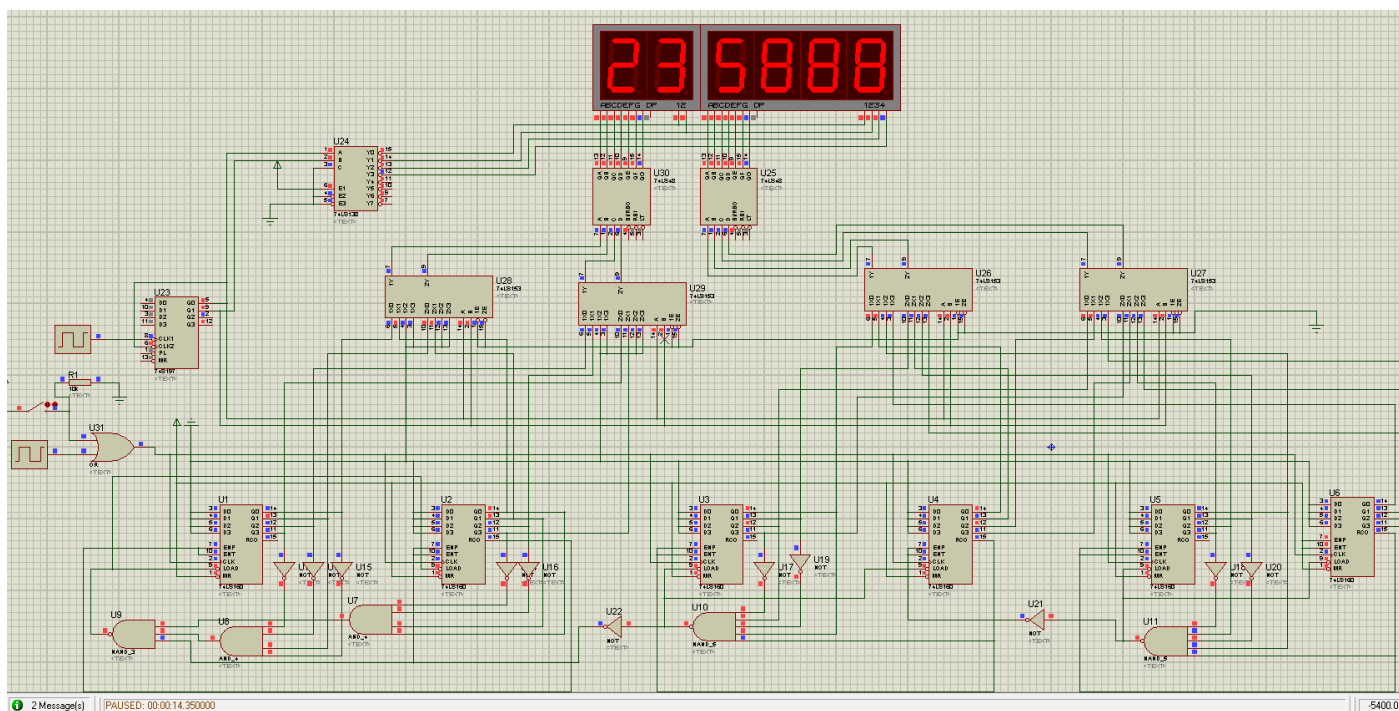


图 13-小时进位大约前置状态

(由于高倍频率，无法截到恰好的前置状态)

$T=14.35s$ ，此时为小时计数进位之前的一个状态，小时计数高位计数器状态和低位计数器状态分别为 5,9。

进位后：

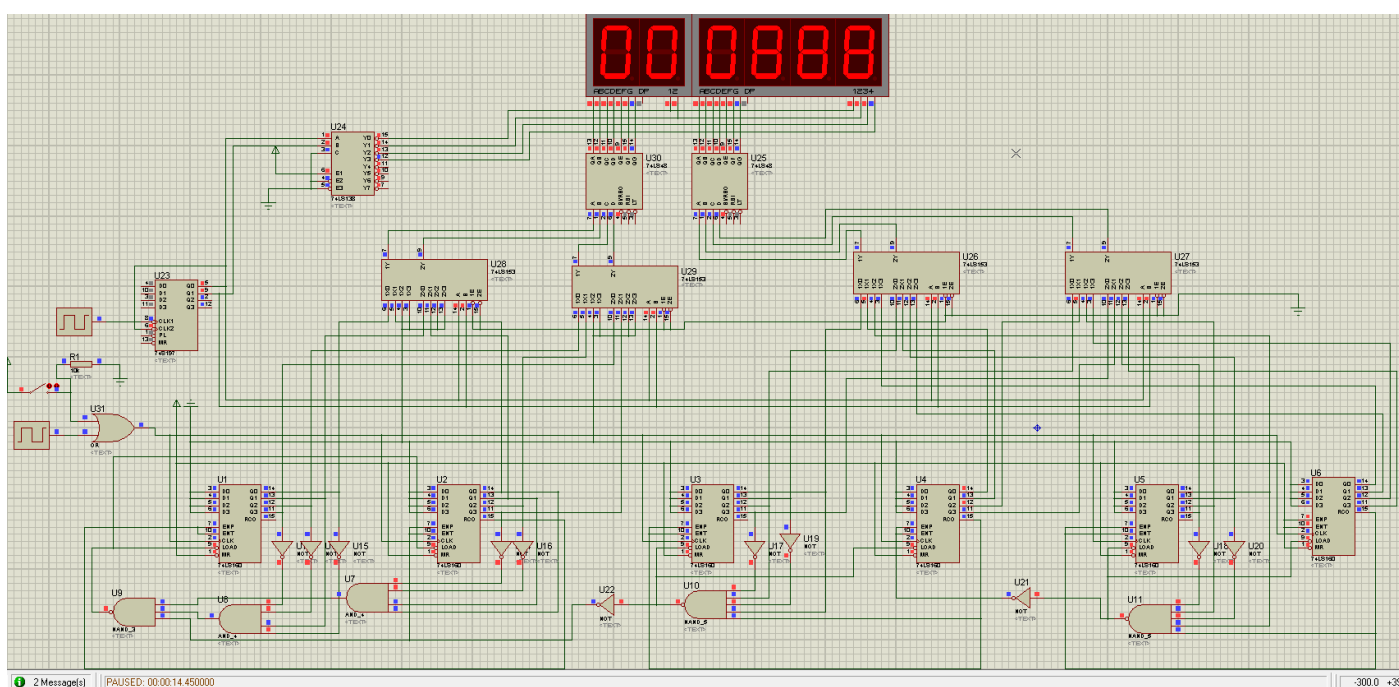


图 14-小时进位大约后置状态

(由于高倍频率，无法截到恰好的后置状态)

$T=14.45s$ ，此时为分钟计数进位之后的一个状态，小时计数高位计数器状态和低位计数器状态分别为 0，0。

分析：小时计数器的工作状态正常，能按照正常的二十四进制计数器一样成功地在自身状态为 23 同时接收到来自后方的进位信号的情况下完成重置。

时钟随模拟开关暂停情况

运行频率 1Hz

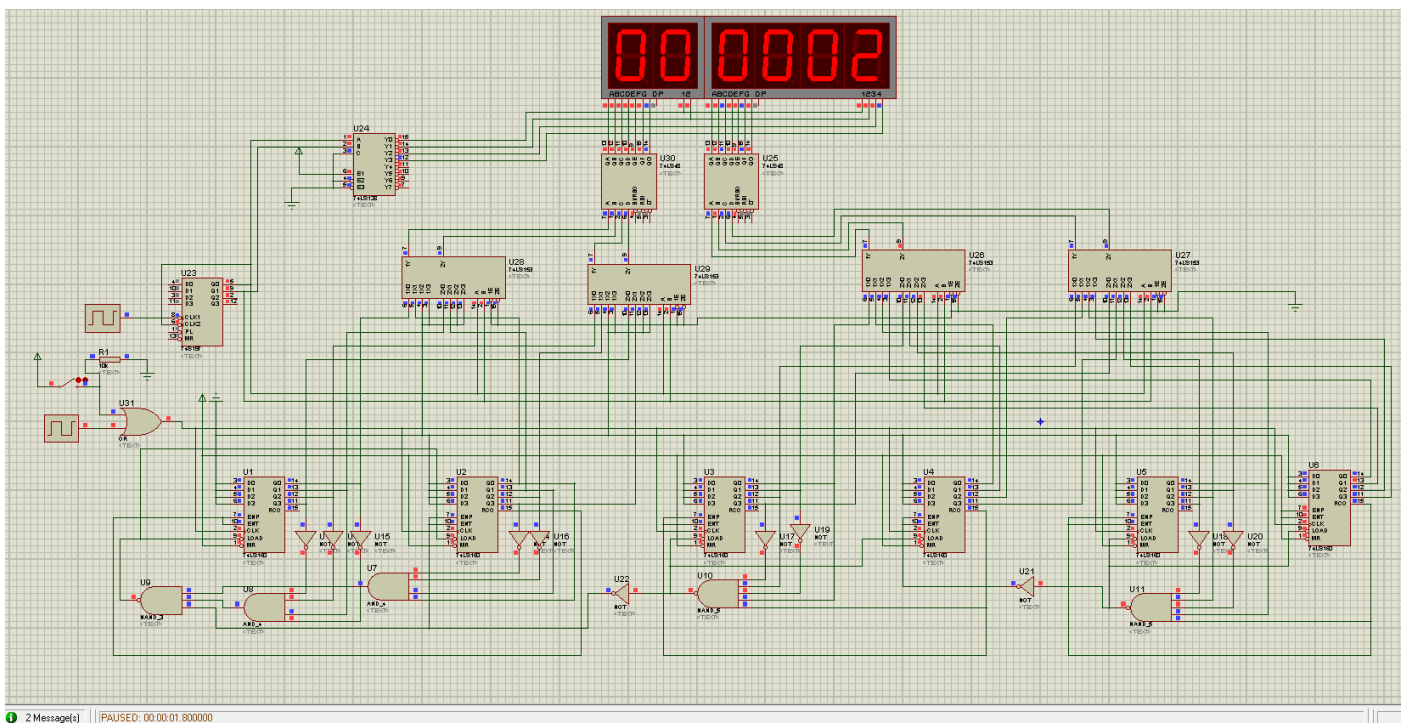


图 15-模拟开关为低，数字钟正常走时

$T=1.80s$ ，此时时钟运行状态为 2，时钟正常走时。

按下模拟开关运行至 6.00s

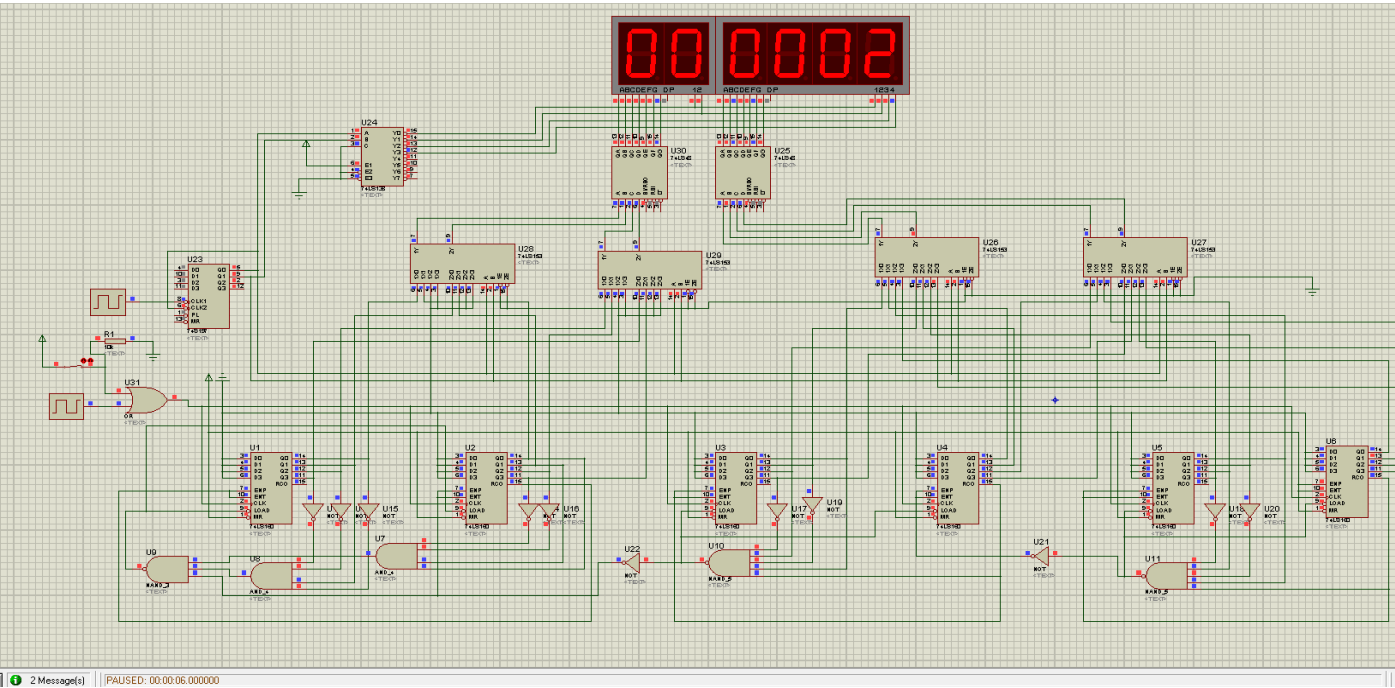


图 16-模拟开关为高, 数字钟暂停

T=6.00s, 时钟暂停。整个数字钟的计数状态与 T=1.8S 的情况下相同。

分析：2-6s 中时钟暂停，符合题目要求模拟开关为高的时候时钟暂停的要求。

恢复模拟开关到 10s

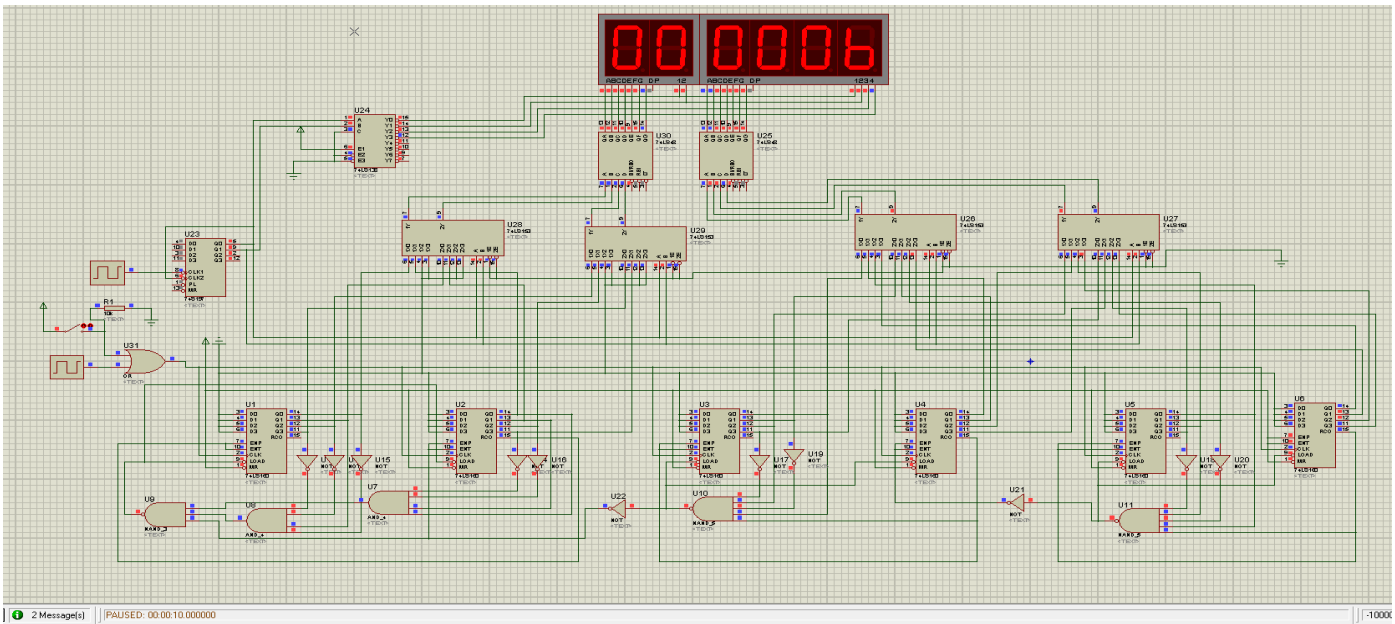


图 17-模拟开关为低, 数字钟正常走时到 6 秒

T=10.00s, 时钟走时到 6 秒, 时钟正常运行

分析: 在模拟开关状态由高转换为低的情况下, 时钟由暂停转化为正常走时, 状态正常。

结论: 该数字时钟的秒计数, 分钟计数, 小时计数均运行正常, 使用七段数码管显示正常, 模拟开关 S0 起到的暂停和恢复数字钟运行状态的功能正常, 符合实验要求。

## 实验心得

本次是一次综合实验, 充分用到了任意位计数器的设计方法, 计数器级联组成更多位数的计数器, 可以将多位输入分时复用的数据选择器功能, 多位数码管的动态刷新显示, 可以节省 BCD 码转换为数码管驱动芯片的使用数量。

在本次设计数字钟的综合实验中, 初步设计的情况时, 也遇到了对计数器原理不理解所带来的设计小错误。

如下图, 小时进制计数器的同步置入信号选择为高位计数器与低位计数器分别为 2, 3 的情况下就将同步信号置入信号设置为低, 想等到下一个时钟周期来临时候将计数器清空。

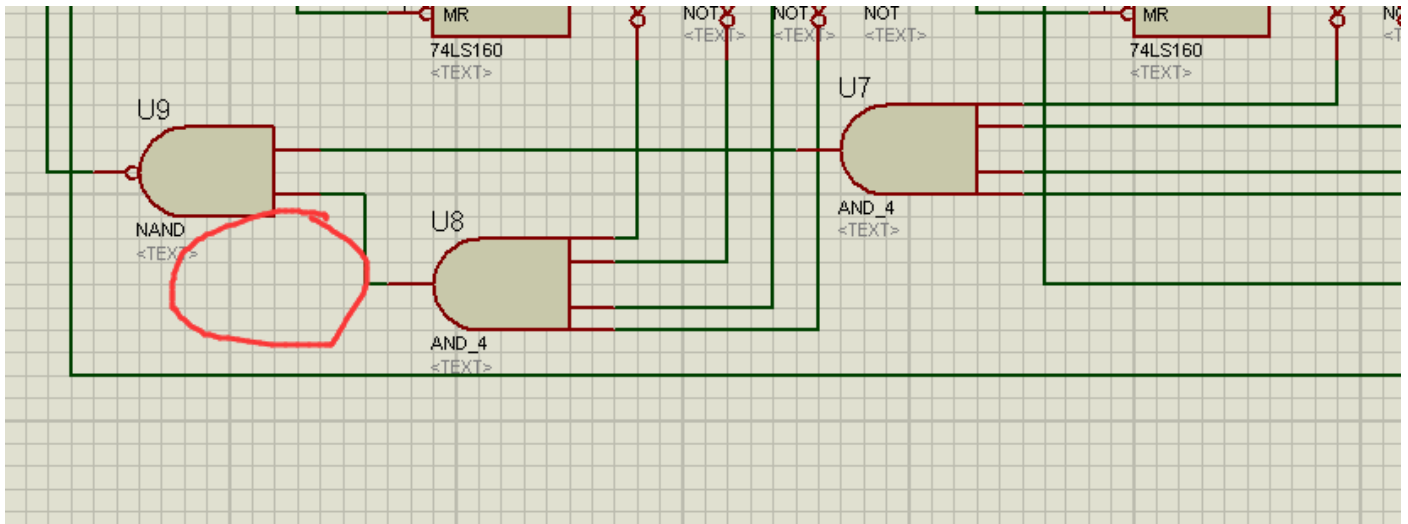


图 18-缺失分钟进位信号，时钟在非预期状态重置

但是采用这种方式清空会出现错误，这是因为小时计数器接入的时钟信号是全局同步的时钟信号，全局同步的时钟信号与分钟计数器传入的进位信号并不像在秒计数器上那样是同时发生的，所以在处理小时计数器的重置信号时，还需要分钟计数器的进位信号触发，如下图。

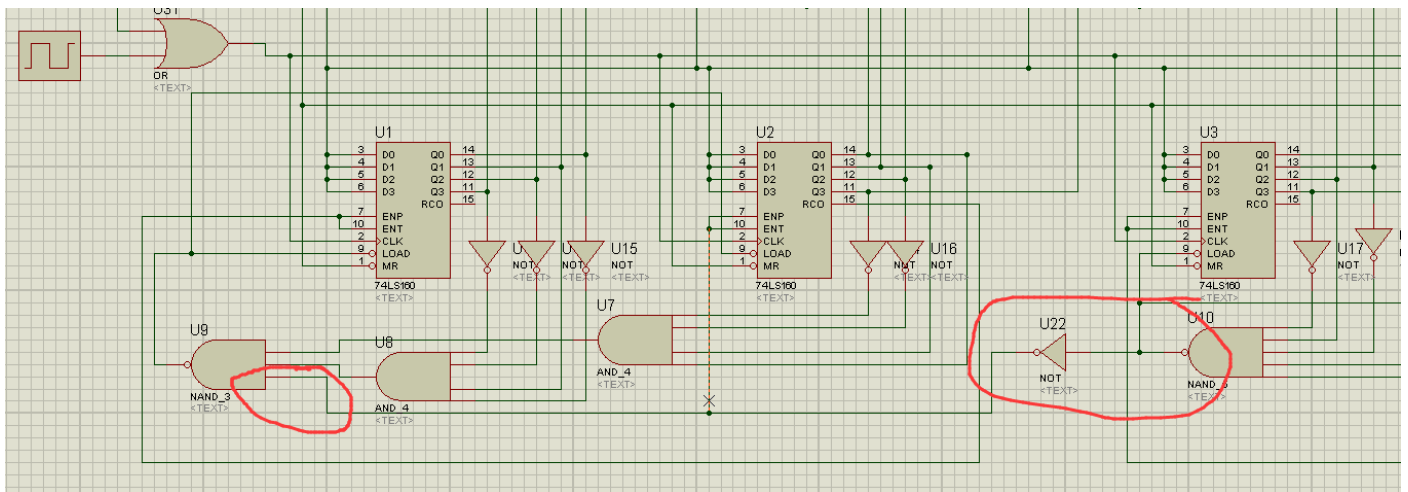


图 19-补充分钟进位信号，数字钟正常运行

经过加入了这一个信号，该时钟的小时重置信号就能被正确的处理了。