

数字电路试验 lab6

19 级计算机类 8 班

18324034

林天皓

2020 年 6 月 15 日至 2020 年 6 月 21 日

实验内容

实验内容

- 将74LS197实现10进制计数器，在此基础上，自行设计电路在LED 数码管依次显示出自己的8位学号（要求具有8和9这两个数字的功能）。要求使用示波器记录时钟信号、 8 位数码管位选信号以及4位 8421 码的波形。

•

实验原理

十进制计数器的实现：根据 74ls197 具有异步清除端和异步置入端两个控制接口，对于实现十进制计数器的需求，不管采用哪一种控制方式都能够实现，在这里，我使用的是异步清除端，在 74ls197 操控下，当数码管显示为 9 结束之后，使得异步清除端转变为低电平，将 74ls197 重置为零的状态，异步清除端则重新回到高电平，达到输出循环在 0-9 之间显示 的结果，成功实现了十进制的计数器。

显示学号的实现：采用两个 4 数码的共阴极数码管，按照要求，先实现十进制计数器，再使用一个 38 译码器 74ls138，将 38 译码器其中一个低电平使能端口接入

74ls197 的 Q3，使得在状态 8 和状态 9 的时候屏蔽 3-8 译码器的结果。高电平由于 38 译码器只能显示 0-7 的数字，所以再加上若干门电路实现数字 8 和数字 9 的显示，最后按照要求连接示波器与电路查查看波形。

实验设计

第一部分 十进制计数器的实现电路设计：

首先是要实现按照条件异步清除。

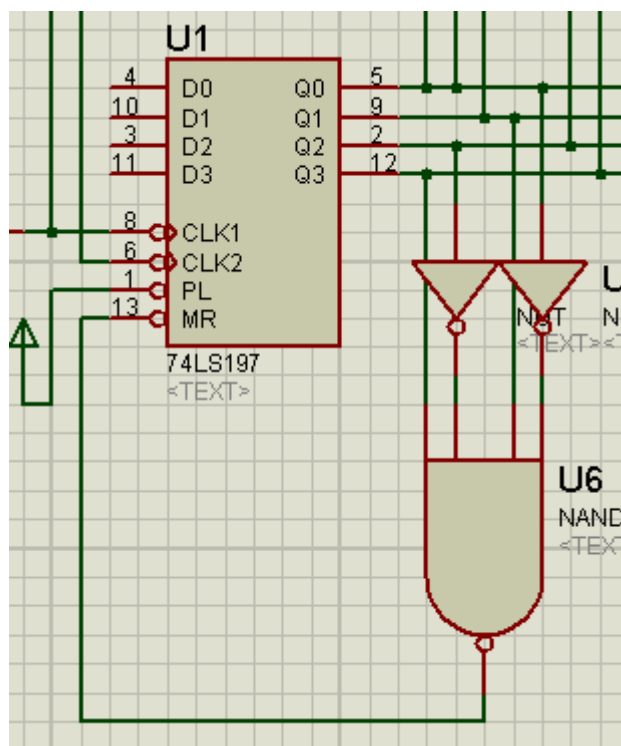


图 1-十进制异步清除局部电路

如图，当 Q0Q1Q2Q3 为 1010 时候，U6 NAND 门为低电平，接入异步清除端，使得计时器芯片重置为 0000。

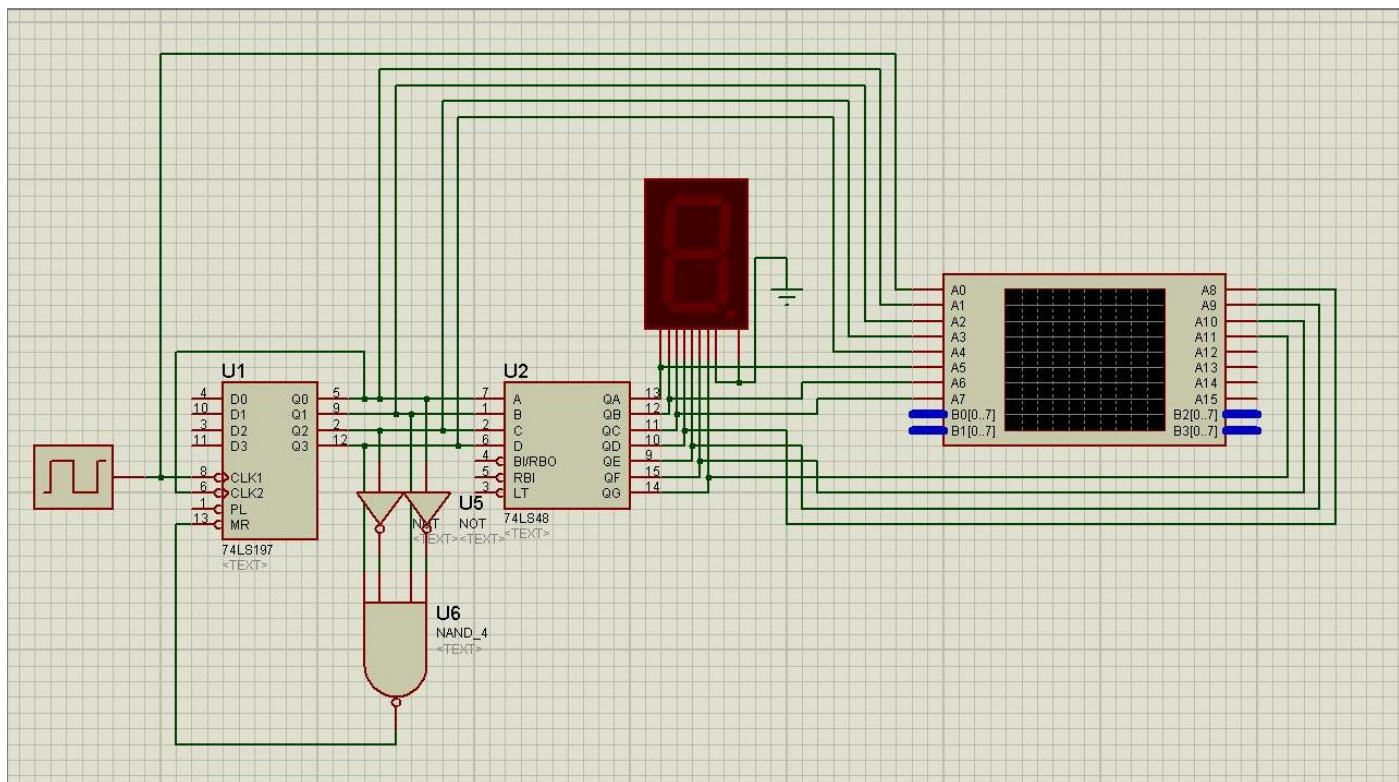


图 2-十进制计数器整体设计

示波器 A0 为时钟信号，A1 A2 A3 A4 分别为 Q0 Q1 Q2 Q3，A5-A11 分别为数码管上 a-f 段的电平。

第二部分 显示学号的实现电路设计

设计显示 18320439 的八位数码管选通时序真值表

计数器 状态	第一位 选通	第二位 选通	第三位 选通	第四位 选通	第五位 选通	第六位 选通	第七位 选通	第八位 选通
0	0	0	0	0	1	0	0	0
1	1	0	0	0	0	0	0	0
2	0	0	0	1	0	0	0	0
3	0	0	1	0	0	0	1	0
4	0	0	0	0	0	1	0	0
5	0	0	0	0	0	0	0	0
6	0	0	0	0	0	0	0	0

7	0	0	0	0	0	0	0	0
8	0	1	0	0	0	0	0	0
9	0	0	0	0	0	0	0	1

表 1-选通时序真值表

十进制计数器基础部分

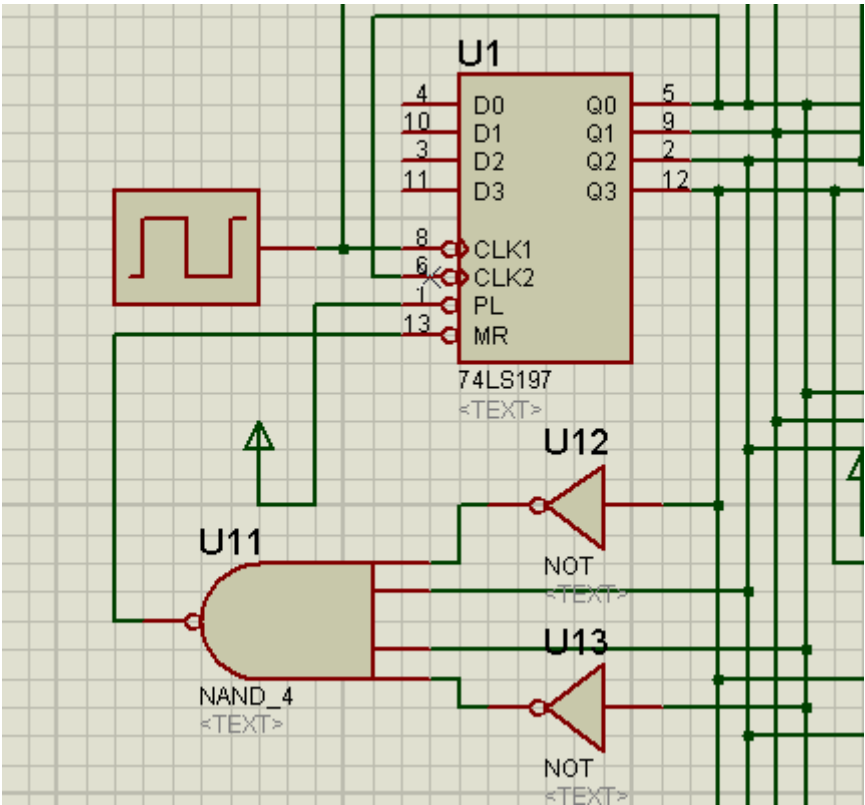


图 3-异步清除局部电路

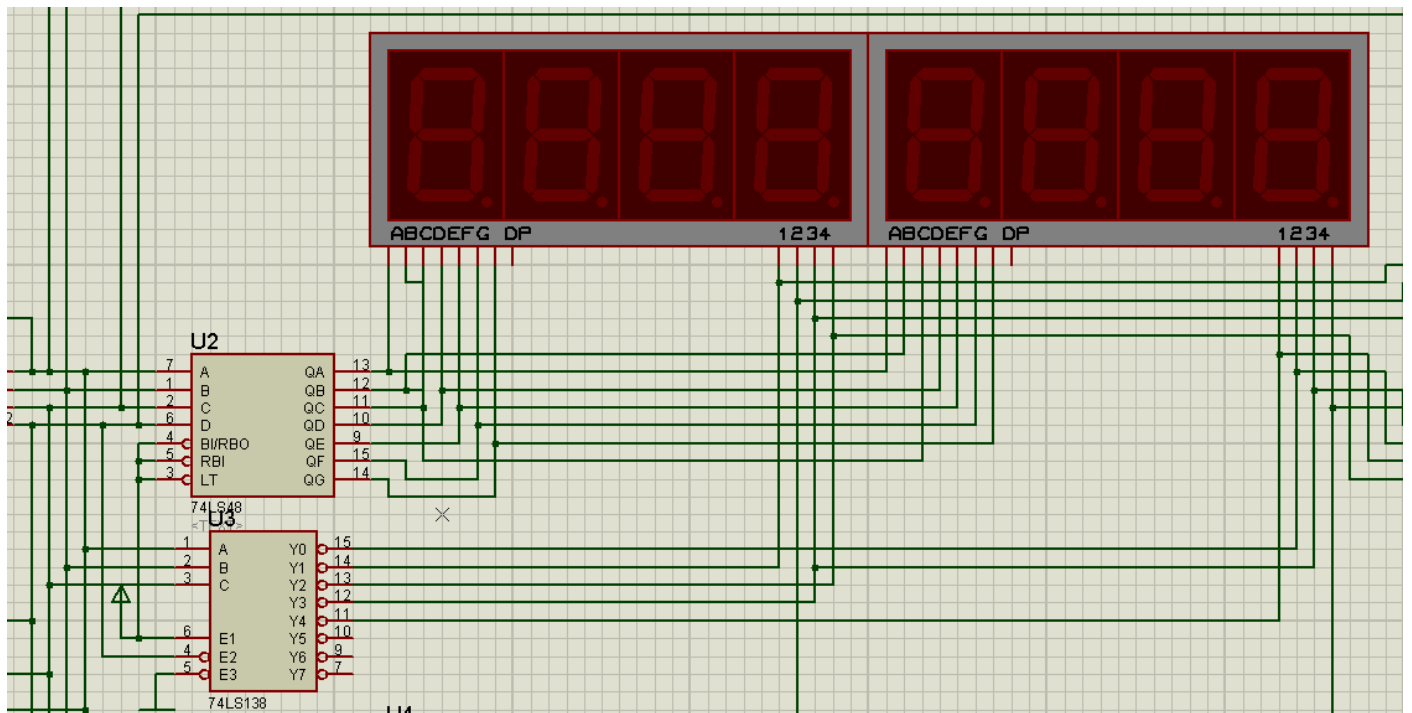


图 4-实现 0-7 的显示的局部

使用 38 译码器和 74ls48，完成计时器为 0-7 状态下的数码管显示，当计数器状态为 8-15（由于改装为 10 进制计数器，实际上只有 8 和 9 的状态）的时候，Q3 为高电平，3-8 译码器选通关闭，此时 3-8 译码器不工作。

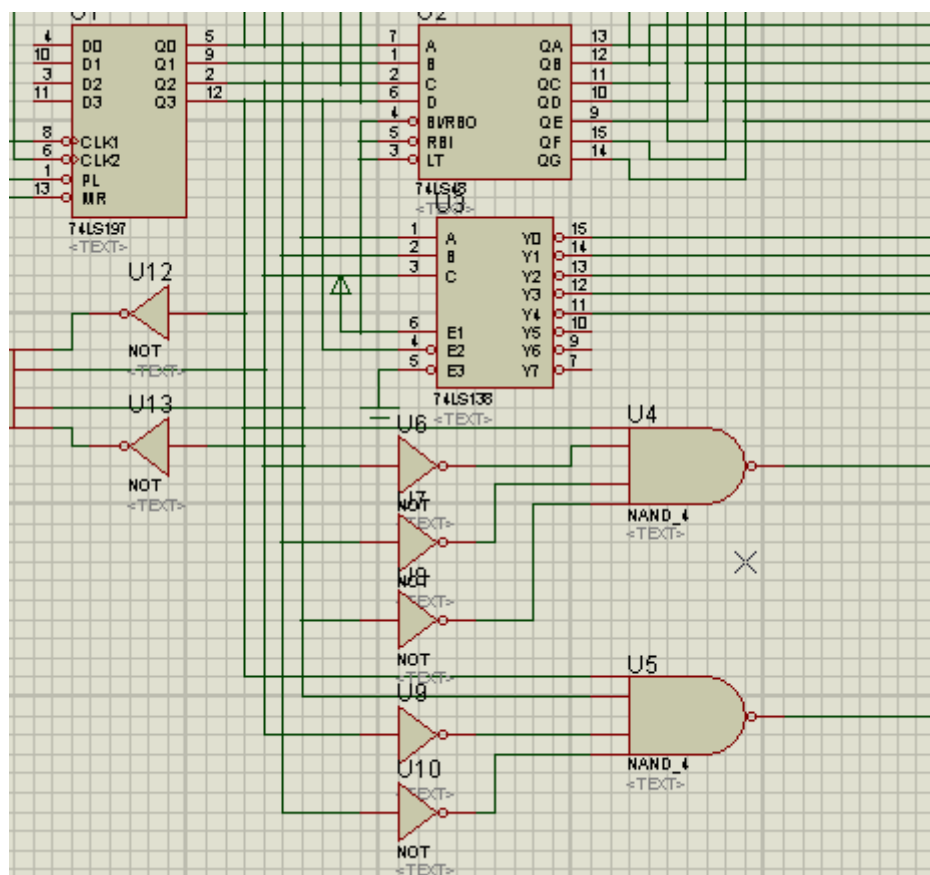


图-5 下方为实现 8 和 9 显示的相关门电路

通过独立门电路，将计时器状态状态为 8 或者 9 的时候，控制数码管上对应应该显示为 8 和 9 的位上选通开启，完成显示 8 和 9 的目的。

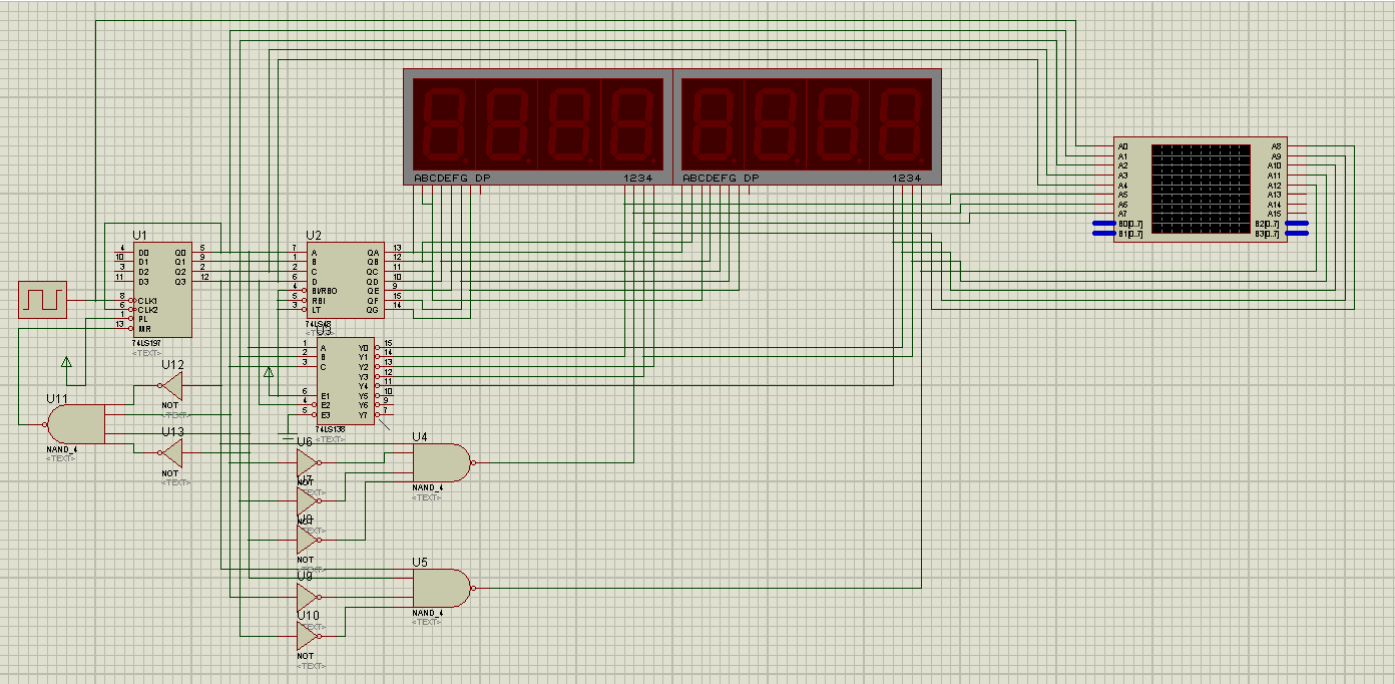


图-6 学号显示整体设计

示波器 A0 为时钟信号，A1 A2 A3 A4 分别为 Q0 Q1 Q2 Q3，A5-A12 分别为数码管码第一位到第八位的选通信号。

实验结果、分析、结论

第一部分：十进制计数器的实现

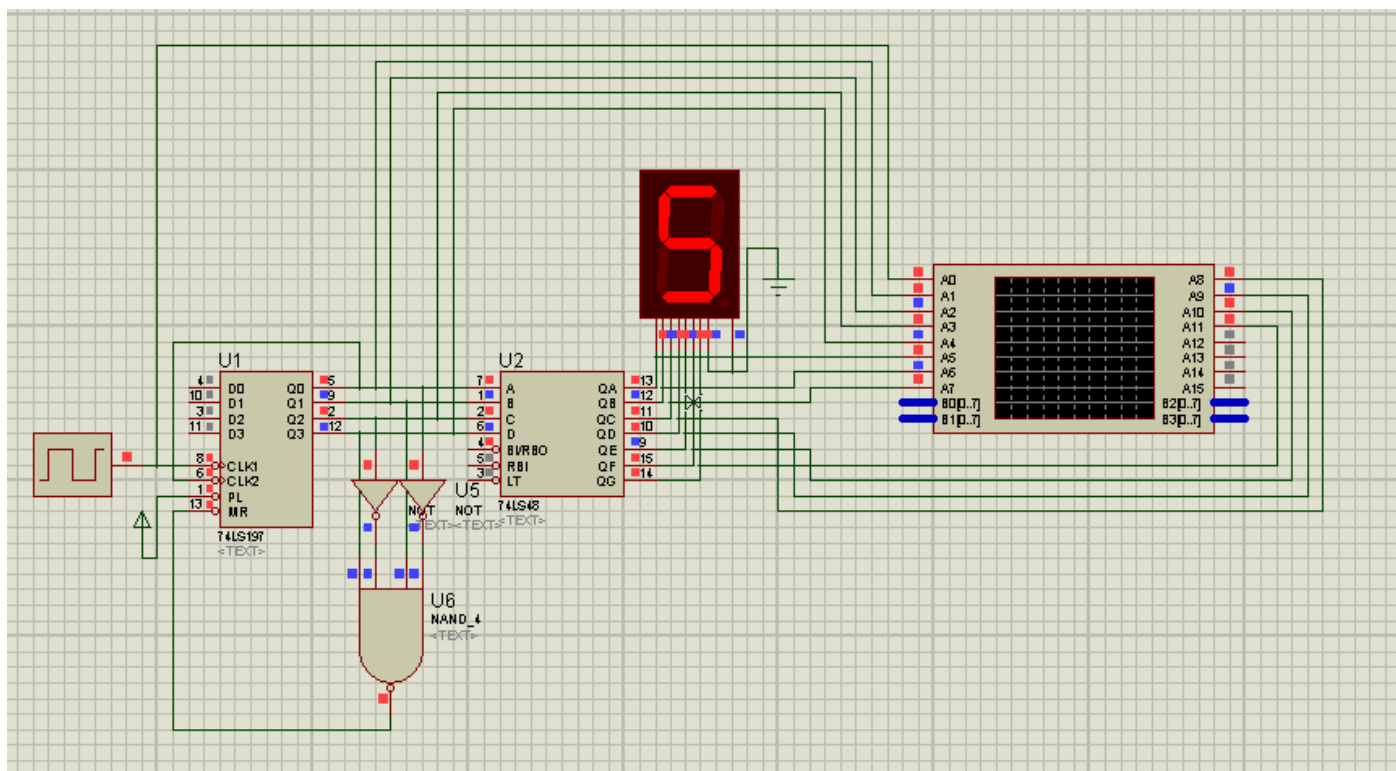


图-7 测过过程中，效果为数码管循环显示 0-9。

分析：数码管能循环显示 0-9，说明说明十进制电路设计逻辑正常。

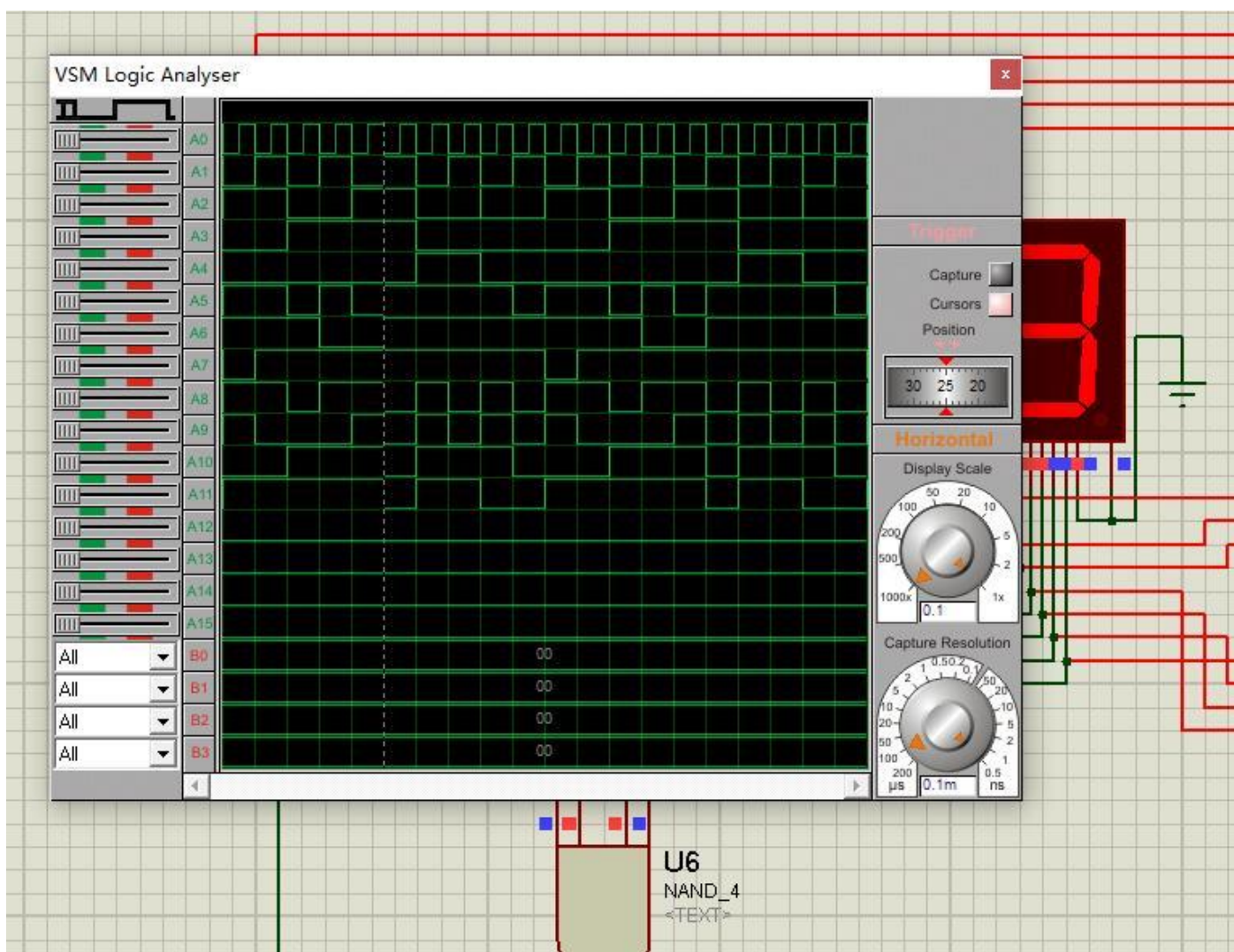


图-9 示波器显示结果

分析：示波器 A0 为时钟信号，A1 A2 A3 A4 分别为 Q0 Q1 Q2 Q3，A5-A11 分别为数码管上 a-f 段的电平。

在图中可见，A2 有一瞬间的毛刺，为信号传导到异步清除端时候的延迟的时候出现的。在此时候，74ls197 立刻完成了复位的任务，使得十进制计数器正常循环地运行。

结论：综上，该电路完成了了使用 74ls197 设计十进制计数器电路的实验内容

第二部分：显示学号的实现

原本学号为 18324034，由于没有 9，于是将学号最后一位改成 9，显示为 18324039

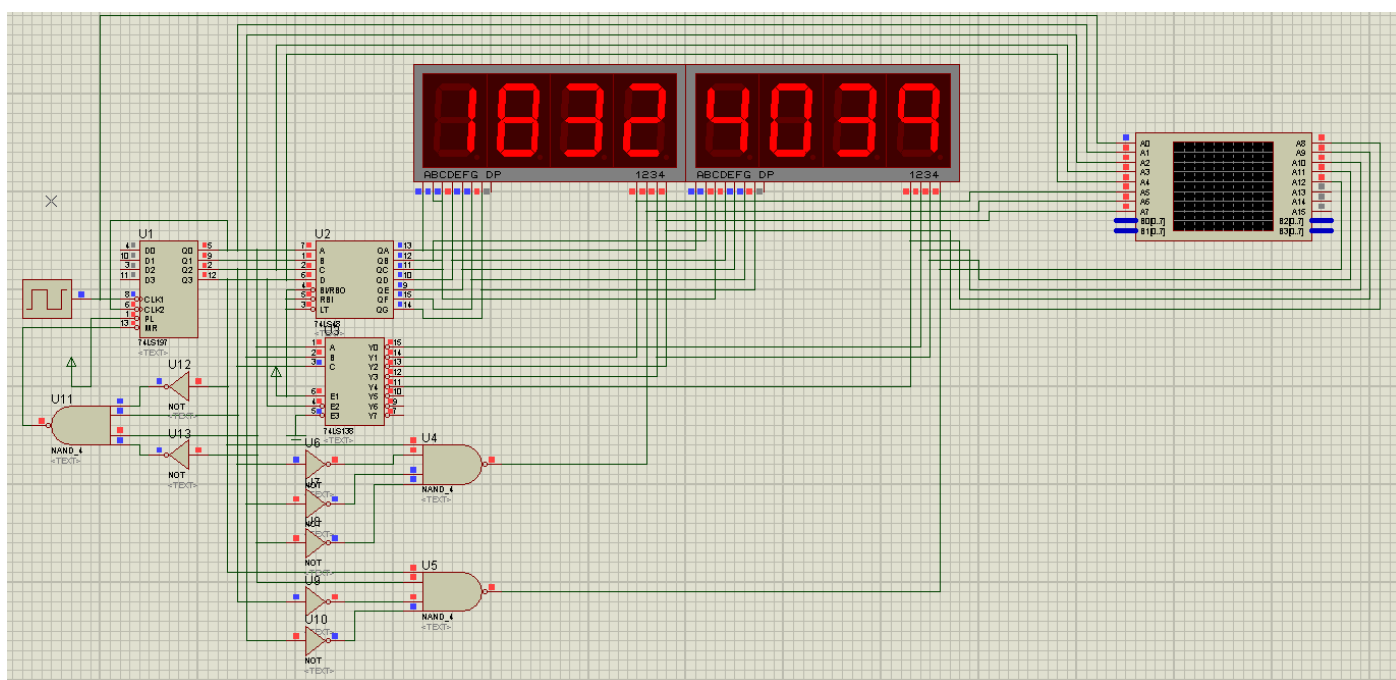


图-10 实验中整体图

分析：如图，左方为基于 74ls197 实现的十进制计数器。中端为 74ls48 完成 BCD 到数码管的驱动，以及下方由 74ls138 和一些门电路实现的 0-9 的译码器，对应连接两个四位数数码管的选通端，最后完成 18324039 的显示。

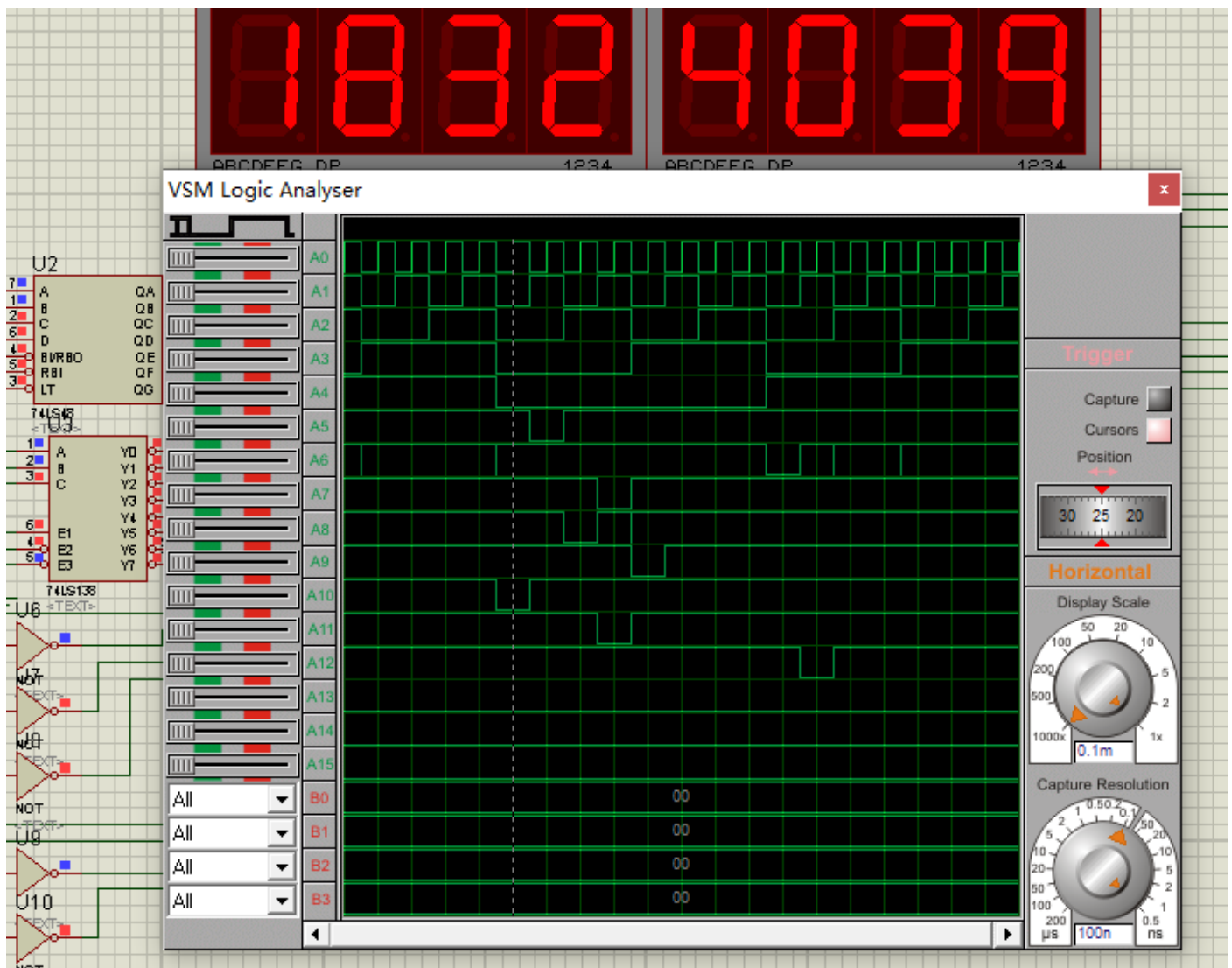


图-11 数码管显示时候的示波器显示

分析：示波器 A0 为时钟信号，A1 A2 A3 A4 分别为 Q0 Q1 Q2 Q3，A5-A12 分别为数码管第一位到第八位的选通信号。如图，状态为 0-9 时候，八位的选通信号按照需求选通，实现了显示学号。

结论：综上，该电路完成了学号显示的的实现电路

第三部分 总结

先采用一个 74ls197 生成循环的 BCD 码，再采用一个 74ls48 作为 BCD 码到数码管显示的驱动，剩下的公共端为选通端口，在 BCD 码端口正好对应为这一位所需要的数字的时候，则利用译码器控制这一位的开关，以此循环往复，完成扫描式的显示实现方法。

以上是总结具有公共端的七段数码管扫描式显示实现方法。

实验心得

1. 基于本实验的心得

74ls197 这一个十六进制的计数器可以通过使用异步清除端口使得使得十六进制计数器转化为十进制计数器。对于其他的集成电路模块也是一样的，通过合理清除使用他们的控制端口，完成更加特别的电路实现任务。

在显示学号的实验中通过不同时间对同一个 74ls48 的复用，完成了 8 位数码管的实现电路，从而不需要一个数码管一个数码管的连接，而是采用一种扫描方式的方法完成多位数码管的显示。对于其他电路也是一样的，同一个集成电路模块，可以采用分时复用的方式，节省成本与连线难度。例如 CCD 成像的原理中，就只有一列的 ADC 部件通过逐行读取信号最终合成图像，大大节省了使用 ADC 的数量，简化了设计，降低了成本。

2. 一些其他的尝试。

对于本次现实学号的实验，实际上就是自己通过采用 74ls138 和一些门电路，自己实现了 4-10 译码器的电路，但是目前已经存在了 4-16 译码器集成电路模块 74ls154，74ls154 既可以完成完成将十六进制计数器转换为十进制计数器的功能，同时也能完成显示 8 位数码管 0-9 中的选通功能，本次也尝试了使用这种集成电路模块来尝试完成显示学号的任务。

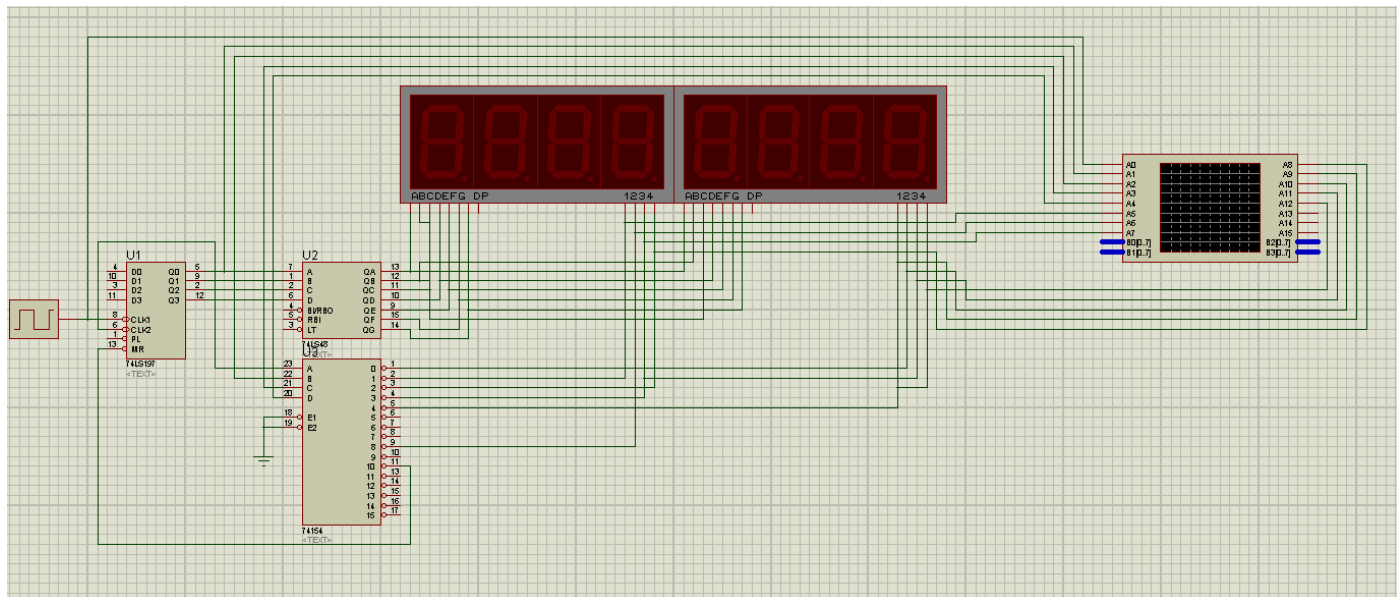


图-12 使用 74ls154 整体电路图

74ls154 的第 11 位连接 74ls197 的异步清除端口完成将十六进制计数器转化为十进制计数器的功能，其他按照数码管对应需要的选通位来决定显示的数字。

开启运行

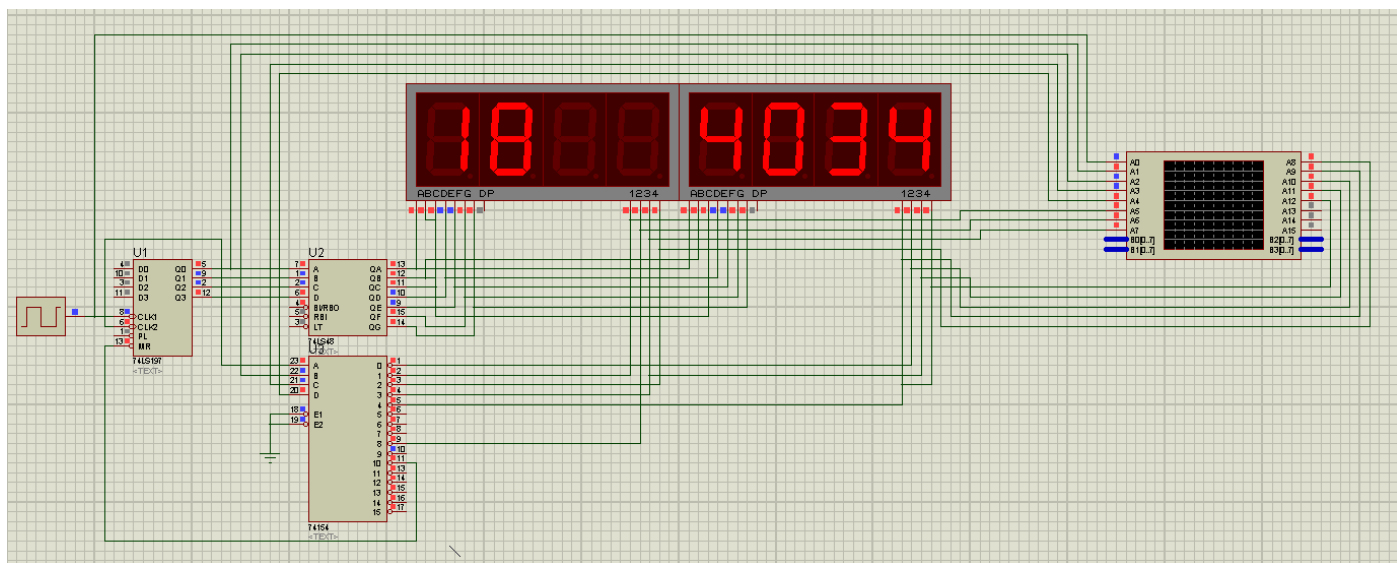


图-13 运行中

分析：由于高频，部分数字显示为空，但是频率低的时候，显示是正常的。

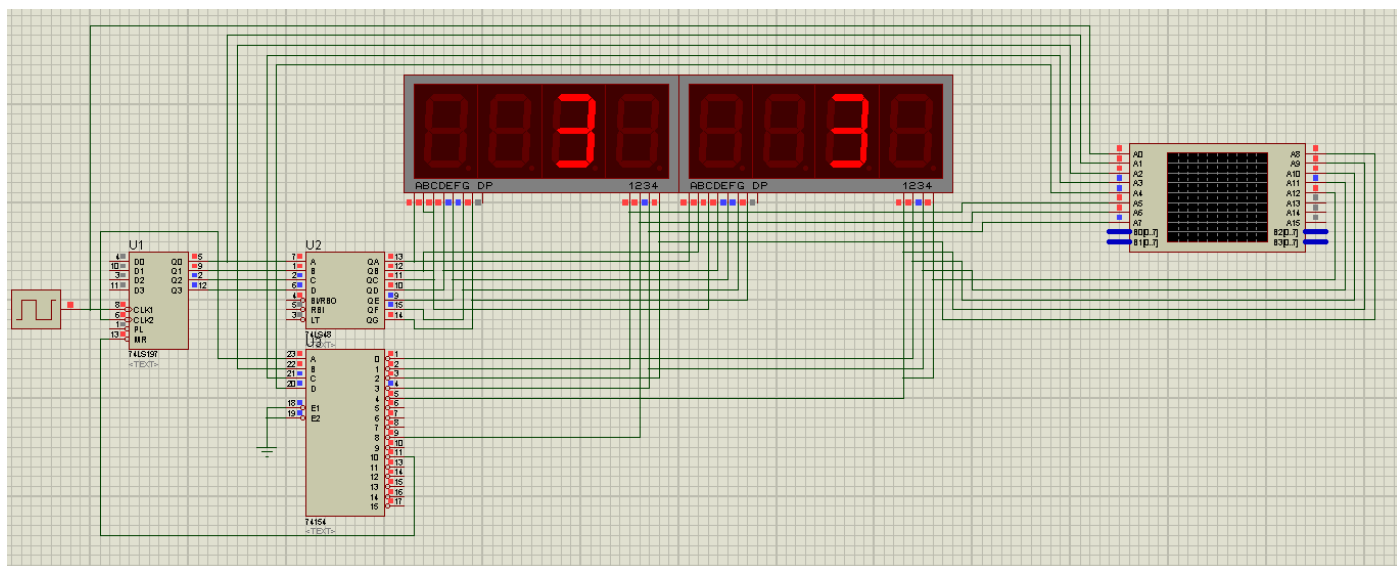


图-14 3 的显示正常

分析：频率较低时，现象更加清晰，该电路显示无误，而是高频下仿真无法仿真真人眼所看到的实际情况

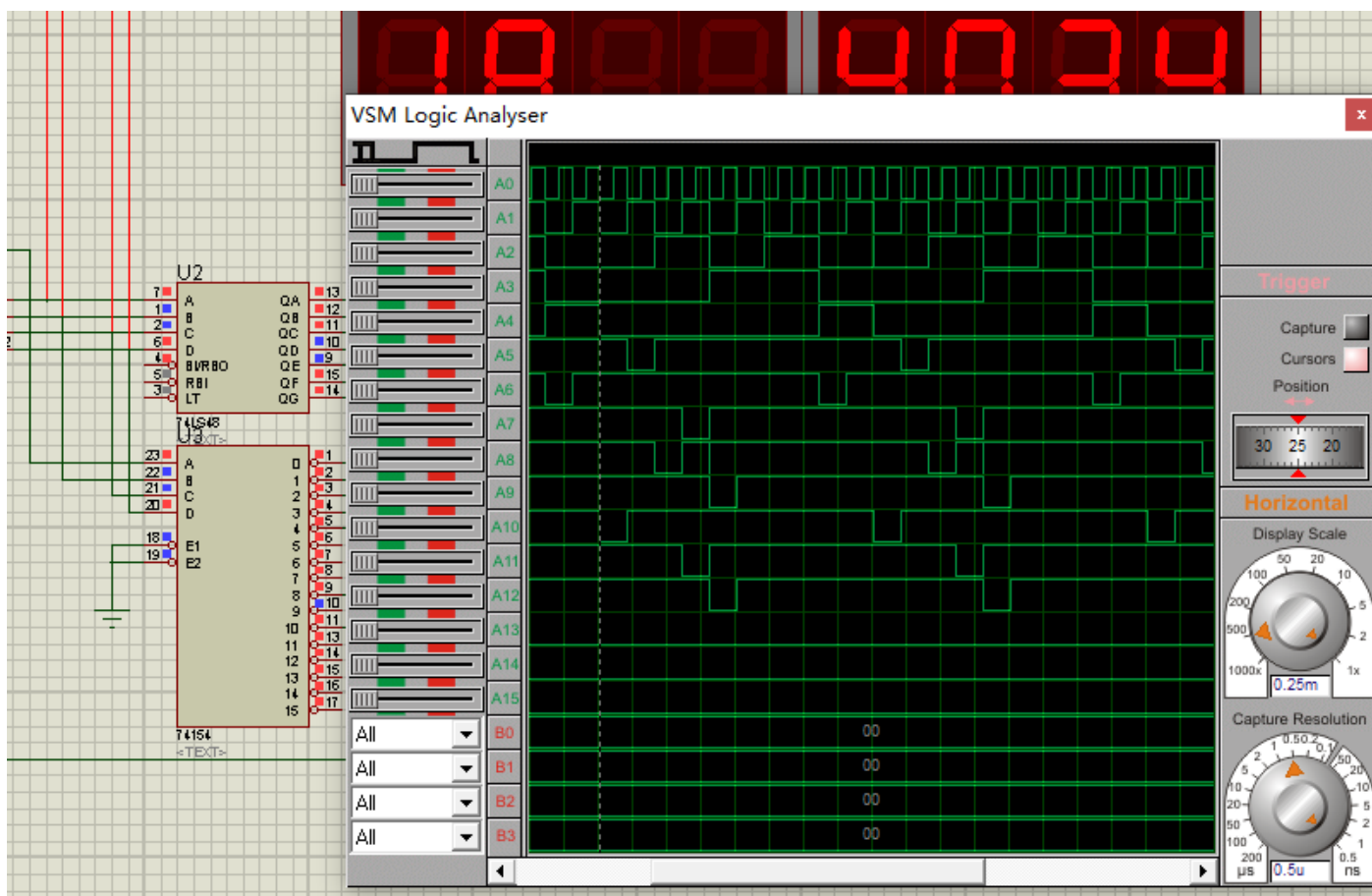


图-15 使用 74ls154 时候的示波器波形

分析：与上文中实现的时序完全一致，展示了 74ls154 能同时完成两种任务，且不需要更多额外的门电路。

所以，使用 74ls154 能更加精简的完成本次实验中进行的所有任务。