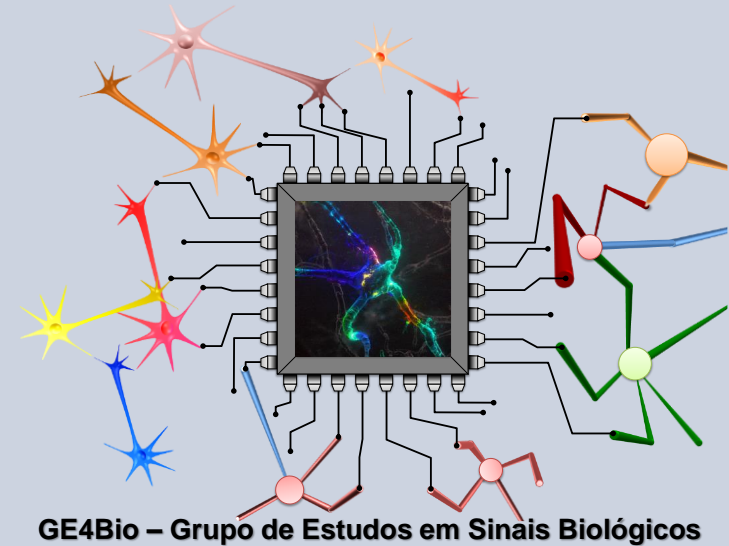


Universidade de São Paulo
Instituto de Ciências Matemáticas e de Computação
Departamento de Sistemas de Computação

SSC512
Elementos de Lógica Digital

Registradores

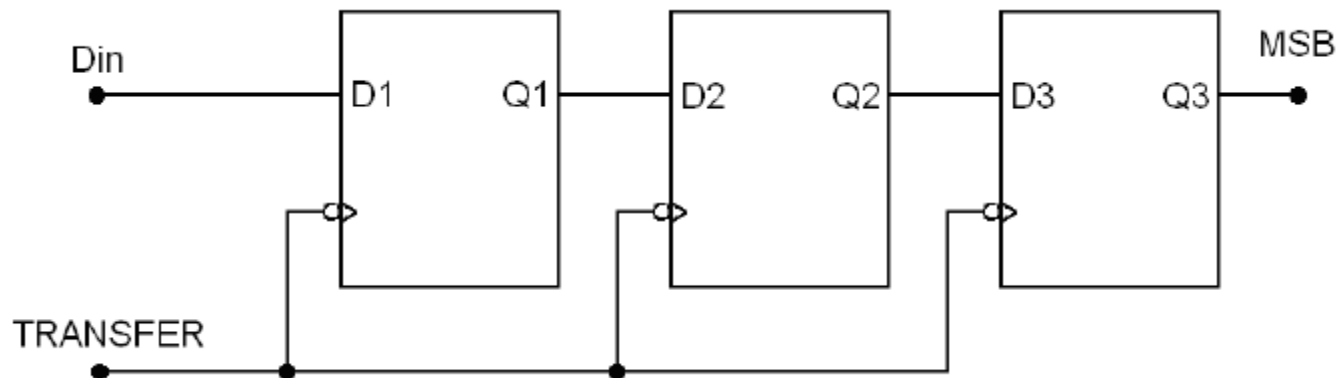


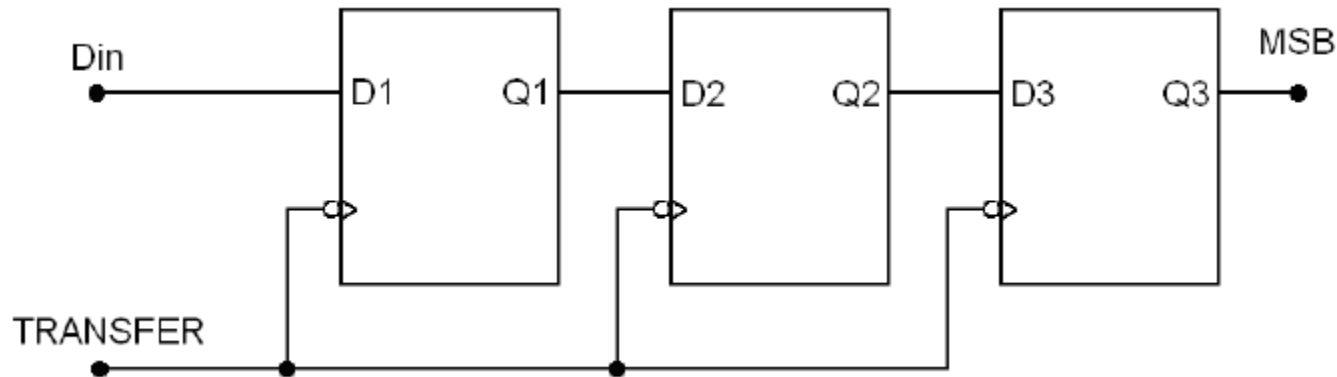
Prof.Dr. Danilo Spatti

São Carlos - 2018

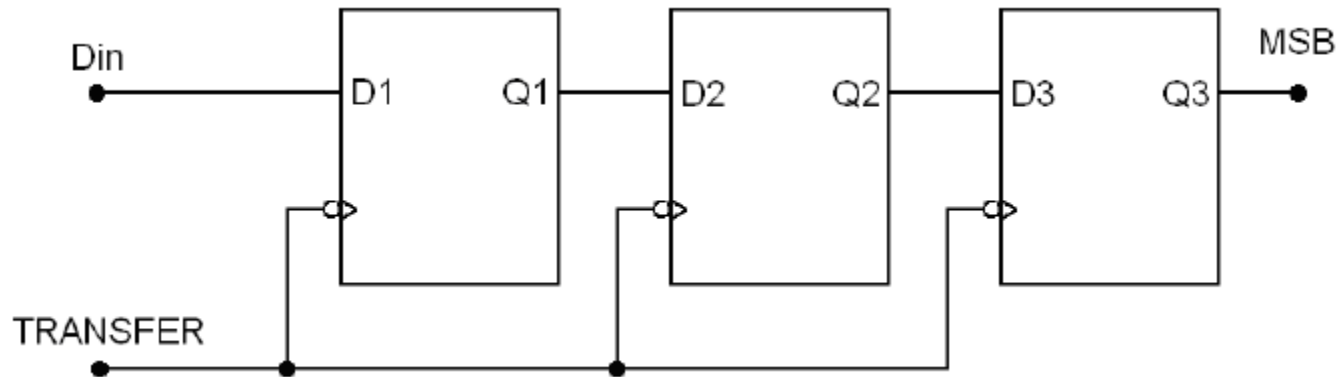
- O uso mais comum de flip-flops é no **armazenamento** de dados **binários**.
- Esses dados são geralmente **armazenados** em **grupos** de flip-flops denominados **registradores**.
- Basicamente, um registrador consiste em um grupo de **FF tipo D** que atua no armazenamento de dados binários, pois um FF tem a capacidade de **armazenar** somente **um bit**, e de realizar a **transferência** deste.

- Consiste em **inserir** dados na entrada do registrador, **respeitando** o número de bits, e efetuar o **número** de **pulsos** de clock **necessários** para que todo o dado seja inserido no **registrador**.



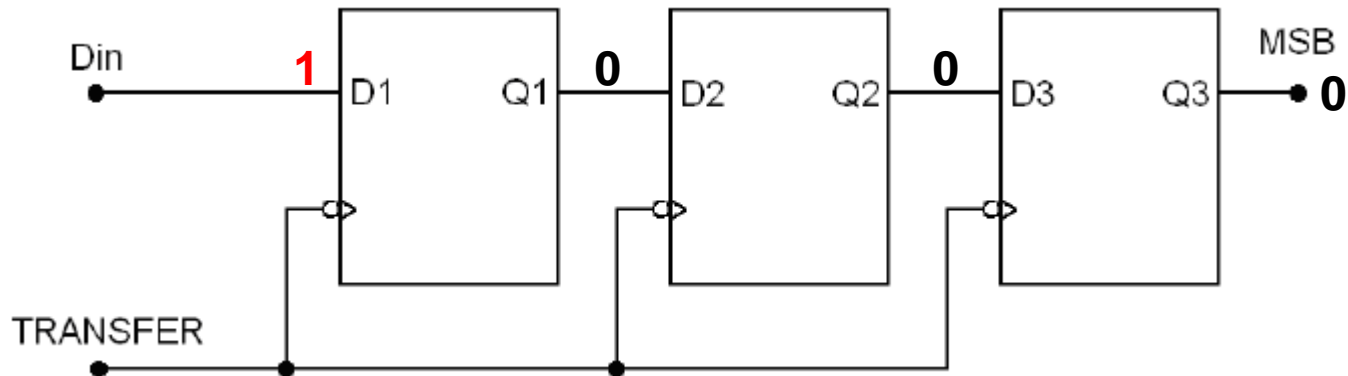


- O valor da saída Q1 é **transferido** para Q2 e o de Q2 para Q3.
- Quando ocorrer uma **transição** (disparo na borda de descida), cada FF **assumirá** o valor armazenado **anteriormente** pelo FF que está à sua **esquerda**.



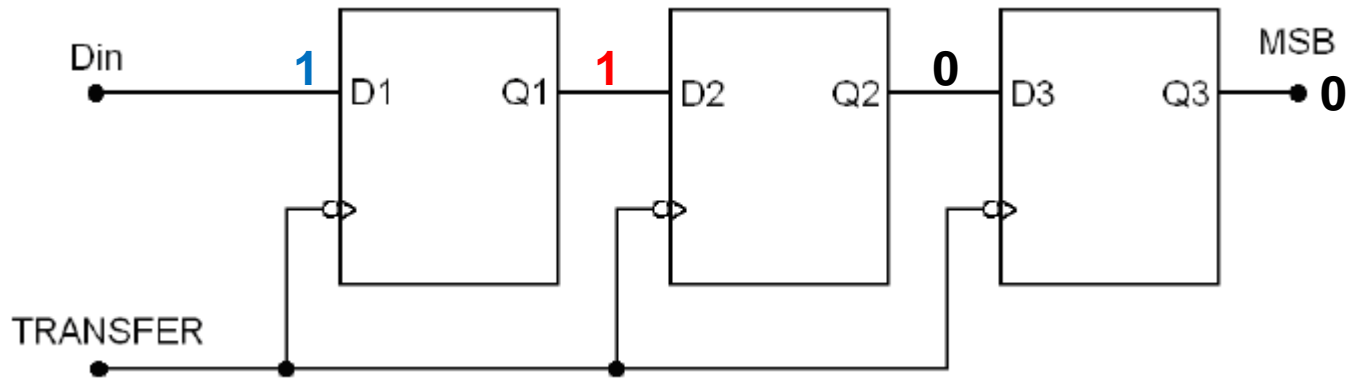
- Possuindo o dado 110_2 , escrever a tabela **verdade** da **transferência** de dados para o **registrador** da figura acima, considerando que **inicialmente** ele foi **limpo**.

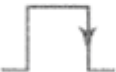
- Inicialmente:



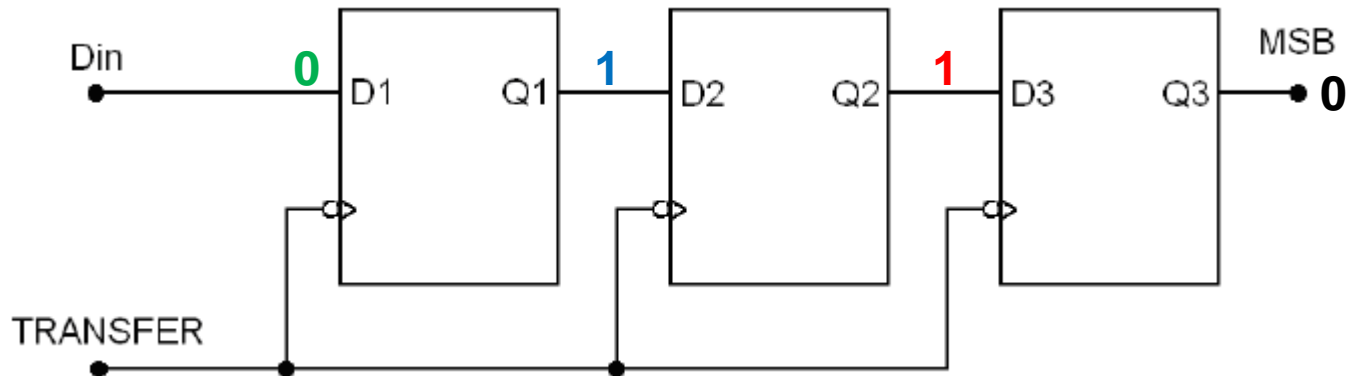
CLK	D1	D2	D3	Q1 (LSB)	Q2	Q3 (MSB)
_____	1	0	0	0	0	0


- 1ª Descida de clock:



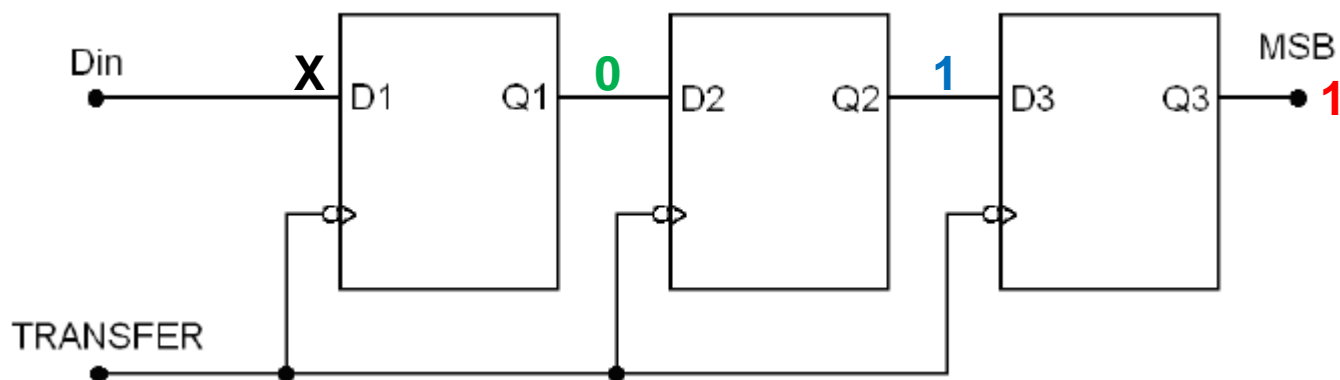
CLK	D1	D2	D3	Q1 (LSB)	Q2	Q3 (MSB)
	1	1	0	1	0	0


- 2ª Descida de clock:



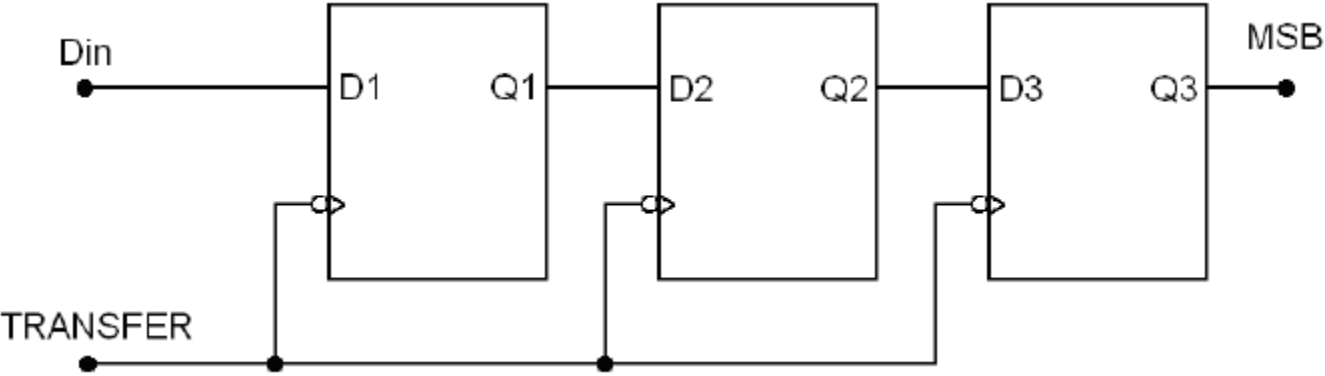
CLK	D1	D2	D3	Q1 (LSB)	Q2	Q3 (MSB)
	0	1	1	1	1	0

- 3ª Descida de clock:



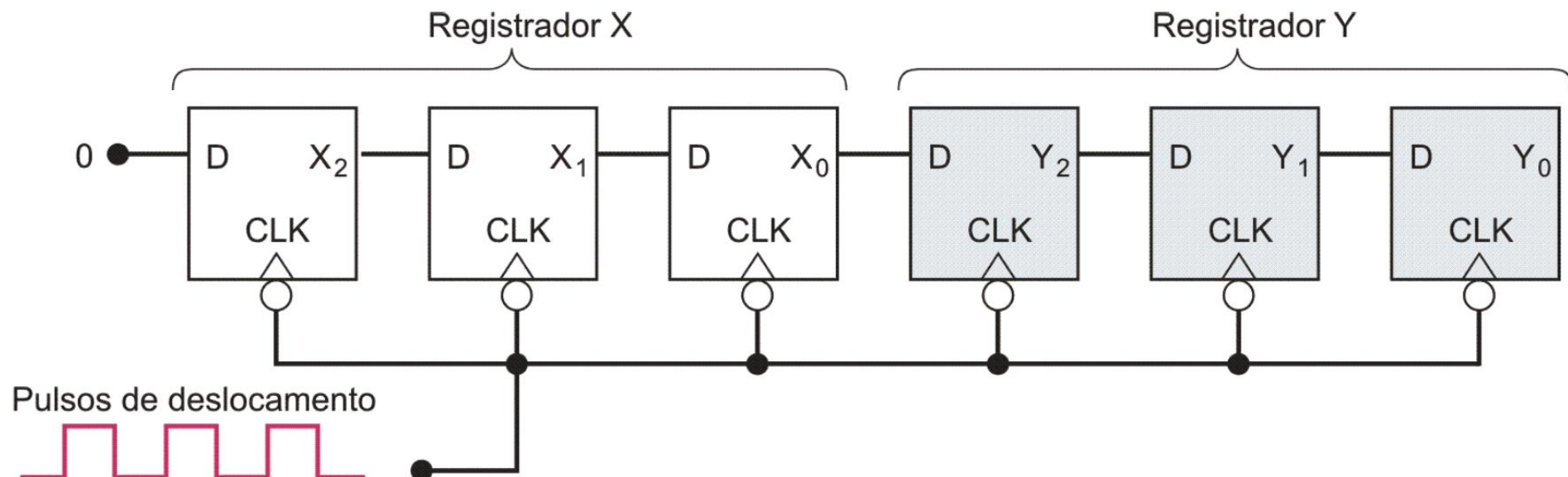
CLK	D1	D2	D3	Q1 (LSB)	Q2	Q3 (MSB)
	X	0	1	0	1	1

Exemplo:



CLK	D1	D2	D3	Q1 (LSB)	Q2	Q3 (MSB)
	1	0	0	0	0	0
	1	1	0	1	0	0
	0	1	1	1	1	0
	X	0	1	0	1	1

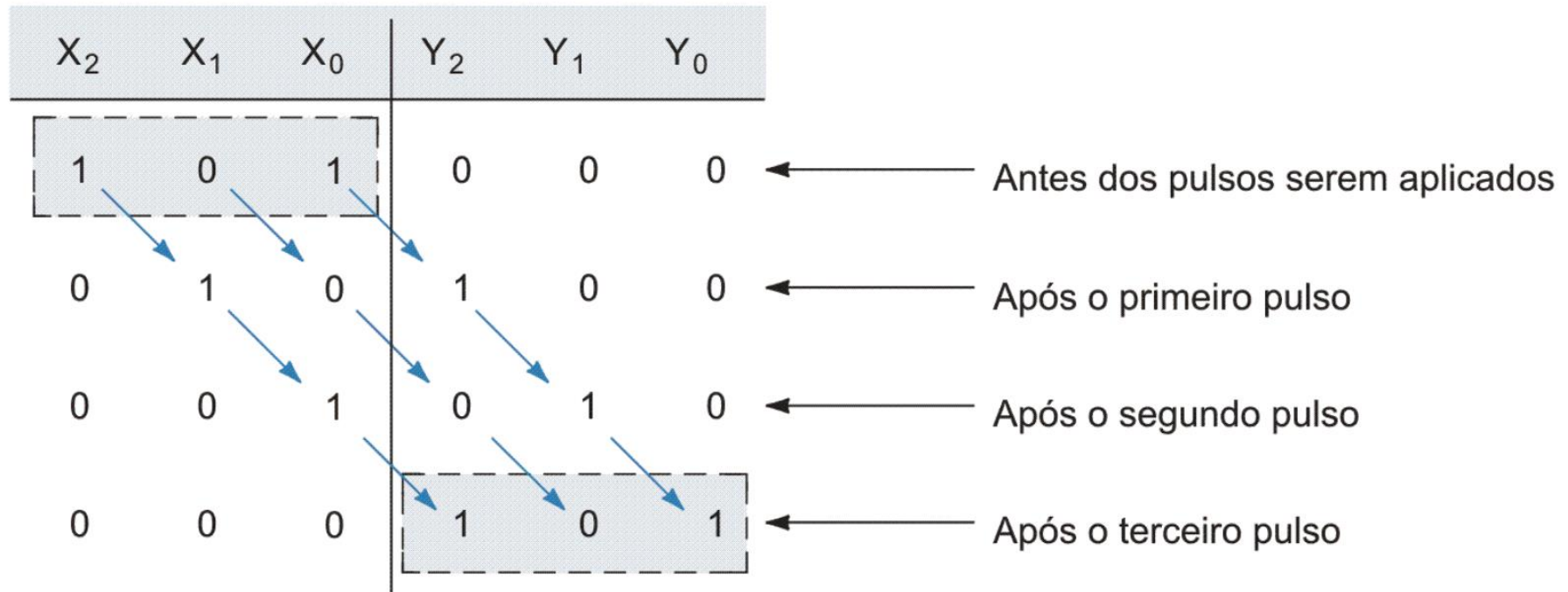
- Dois registradores de deslocamento **conectados** de tal modo que o **conteúdo** do registrador X seja **transferido serialmente** (deslocado) para o registrador Y.



- Portanto, quando os pulsos de **deslocamento** são **aplicados**, a **transferência** de informação ocorre da seguinte forma: $X_2 \rightarrow X_1 \rightarrow X_0 \rightarrow Y_2 \rightarrow Y_1 \rightarrow Y_0$.

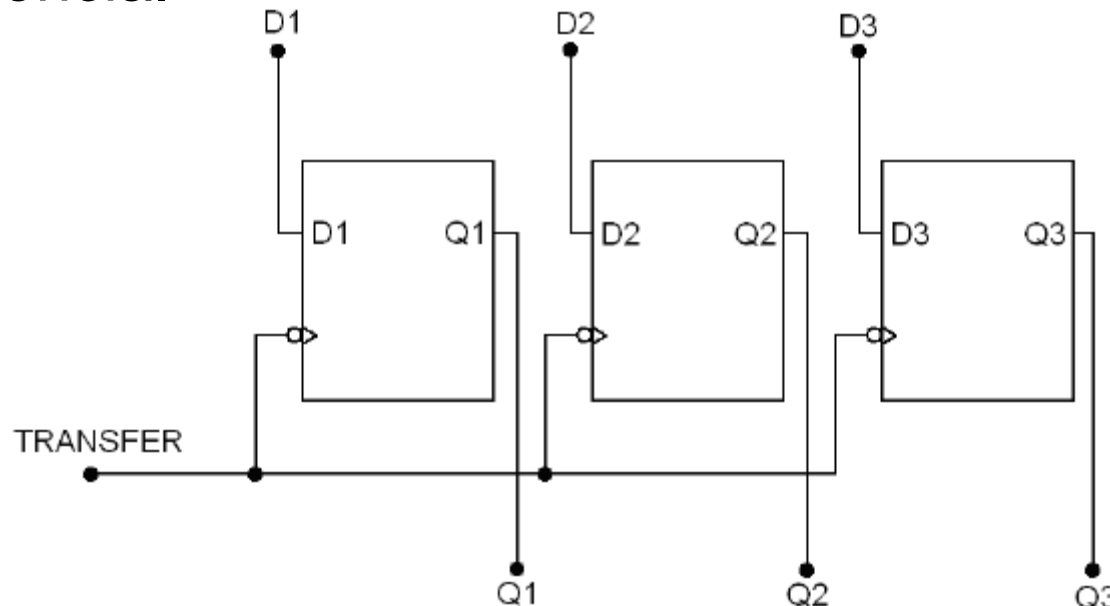
- Supondo que **inicialmente** temos o dado 101_2 **armazenado** no registrador **X** e que o registrador **Y** foi **limpo**, temos a seguinte tabela verdade abaixo:

X_2	X_1	X_0	Y_2	Y_1	Y_0	
1	0	1	0	0	0	← Antes dos pulsos serem aplicados
0	1	0	1	0	0	← Após o primeiro pulso
0	0	1	0	1	0	← Após o segundo pulso
0	0	0	1	0	1	← Após o terceiro pulso

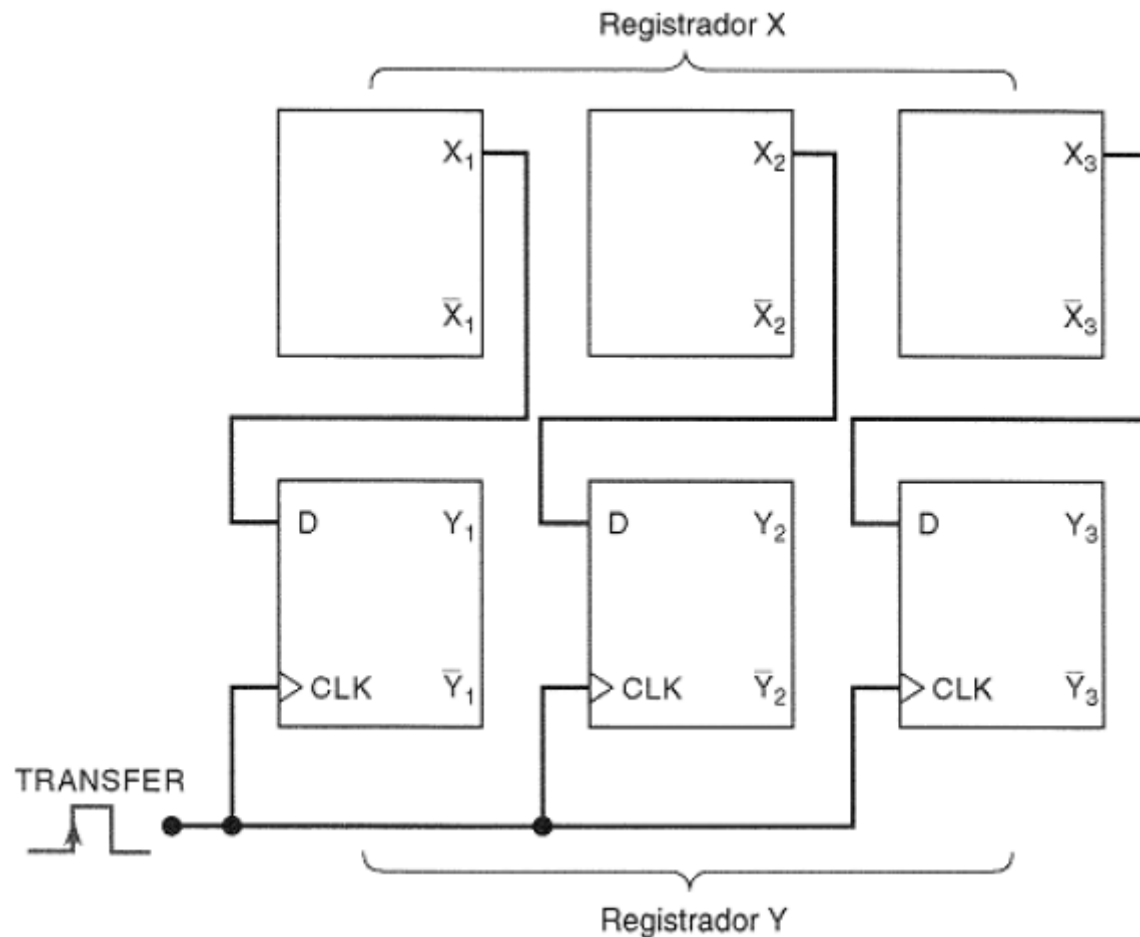


- A cada **descida** do pulso de clock, cada FF assume o valor que foi **armazenado** no FF à sua **esquerda**, **antes** da ocorrência do **pulso**.
- Após 3 pulsos, todo o **conteúdo** presente no registrador **X** está **presente** no registrador **Y**.
- Portanto, a transferência **completa** de **3 bits** necessita de **3 pulsos** de clock (deslocamento).

- O grupo de FF é organizado de maneira que o dado binário a ser armazenado seja transferido simultaneamente para todos os FF, com a aplicação de apenas 1 pulso de transferência ou clock.
- Consiste em inserir o dado a ser armazenado diretamente na entrada do registrador, efetuando-se 1 pulso de transferência.



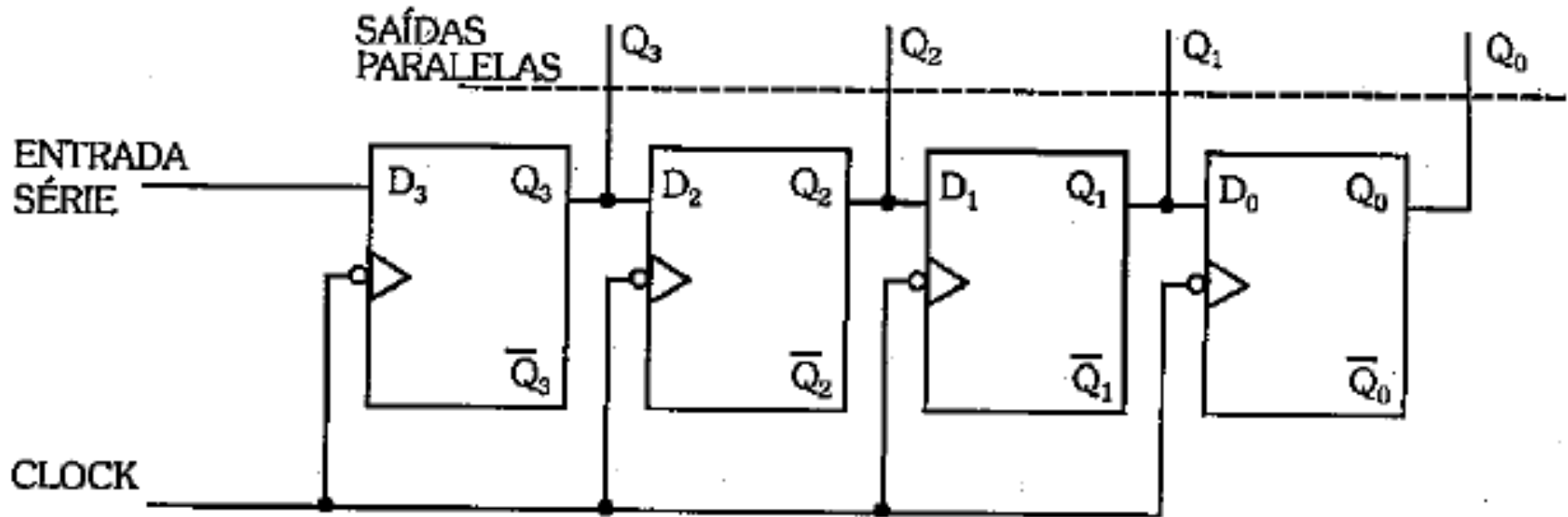
- Dois registradores, X e Y, interligados para executar uma transferência paralela de dados, ou seja, após a aplicação de 1 pulso de transferência, temos todo o conteúdo de X armazenado também em Y.
- A transferência paralela de dados entre registradores não altera o conteúdo da fonte, enquanto na transferência serial altera-se gradativamente o valor do registrador que atua como fonte de dados.



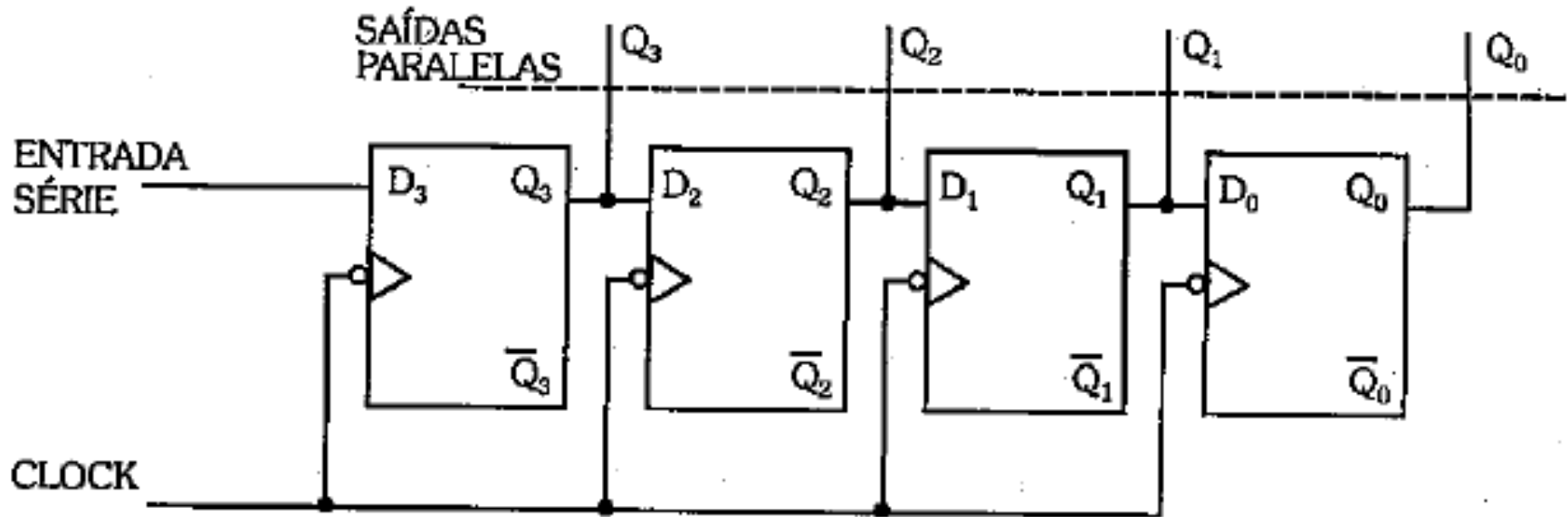
- A escolha de um tipo **particular** de **transferência**, serial ou paralela, **depende** da **aplicação** e das especificações **fornecidas**.

PARALELA	SERIAL
1) Todas as informações são transferidas simultaneamente na ocorrência de um único pulso de transferência, não importando o número de bits que estejam sendo transferidos → MAIOR VELOCIDADE.	1) A transferência completa de N bits, necessita de N pulsos de clock → MENOR VELOCIDADE.
2) Requer um maior número de conexões entre TX e RX → MAIOR CUSTO.	2) Necessita de apenas uma conexão entre TX e RX → MENOR CUSTO.

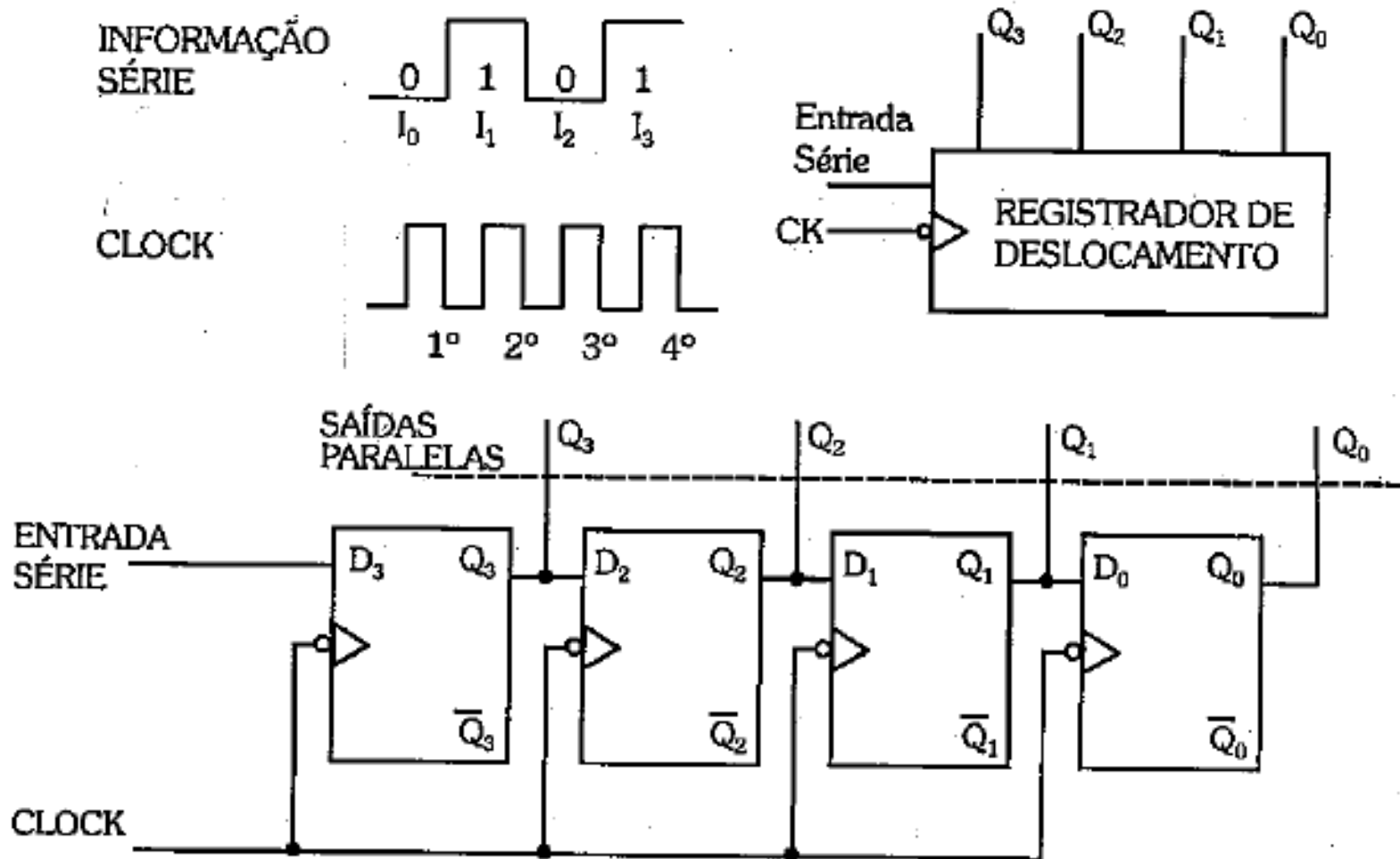
- O Registrador de Deslocamento pode ser utilizado para converter uma informação série em paralela, ou seja, funcionar como Conversor Série Paralelo.



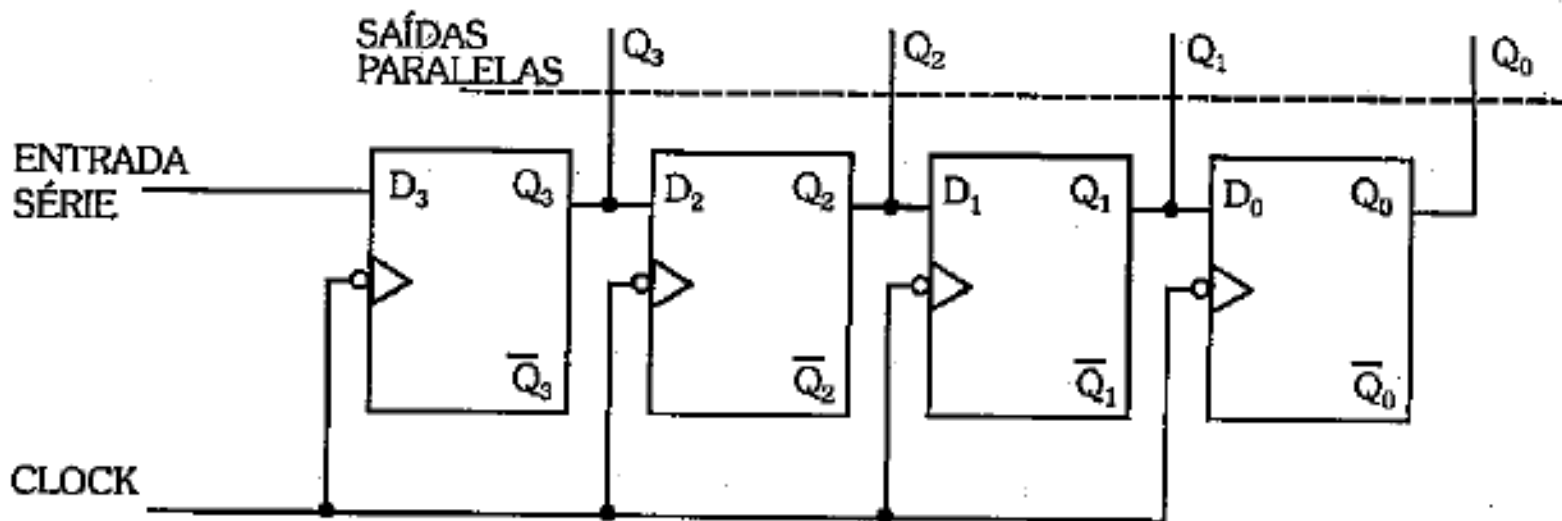
- Vamos aplicar a informação série $I = 1010$ ($I_3 I_2 I_1 I_0$) à entrada **série** do **registrador** e analisar as saídas Q_0 , Q_1 , Q_2 e Q_3 , **após** os pulsos de **clock**.



- Supondo que inicialmente as saídas Q_3 , Q_2 , Q_1 e Q_0 do registrador estejam em nível 0, **entraremos** com a **informação** (1010) como mostrado na figura abaixo:

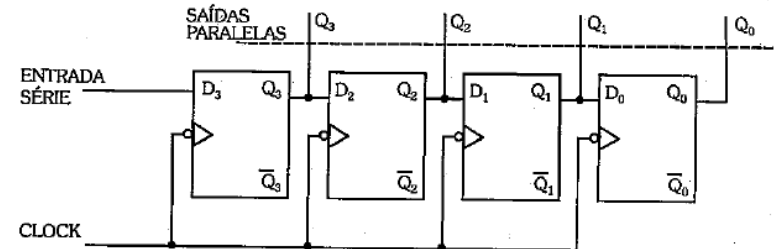


- Ao **injetarmos** na entrada o 1º bit de informação ($I_0=0$) e houver a **descida** do pulso de clock, o flip-flop 3 irá apresentar a saída 0 ($D_3 = 0 \rightarrow Q_3 = 0$).
- Após este pulso de clock, **aparecerá** na entrada, o bit seguinte de informação ($I_1=1$) e na descida do **2º pulso** de clock, teremos a passagem de I_0 para o flip-flop 2 ($D_2 = 0 \rightarrow Q_2 = 0$) e Q_3 assumirá o valor do bit de informação I_1 (entrada série = $D_3 = 1 \rightarrow Q_3 = 1$).



- Após a descida do 3º pulso de clock, ficaremos com a seguinte situação:

- $Q1 = 0$ ($D1 = Q2 = 0 \rightarrow Q1 = 0$)
- $Q2 = 1$ ($D2 = Q3 = 1 \rightarrow Q2 = 1$)
- $Q3 = 0$ ($D3 = I2 = 0 \rightarrow Q3 = 0$)



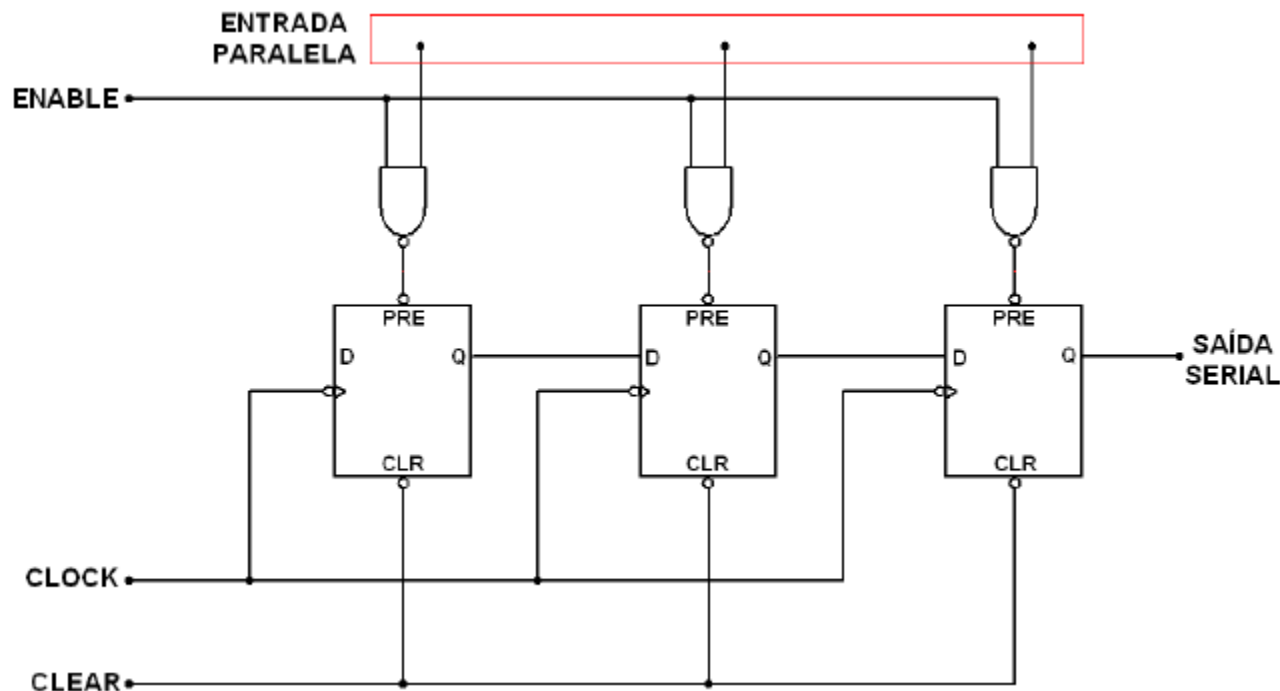
- Após a descida do 4º pulso de clock, teremos a seguinte situação:
- $Q0 = 0$ ($D0 = Q1 = 0 \rightarrow Q0 = 0$)
- $Q1 = 1$ ($D1 = Q2 = 1 \rightarrow Q1 = 1$)
- $Q2 = 0$ ($D2 = Q3 = 0 \rightarrow Q2 = 0$)
- $Q3 = 1$ ($D3 = I3 = 1 \rightarrow Q3 = 1$)

- Após o 4º pulso de clock, a **informação I** estará **armazenada** no registrador de **deslocamento** e aparecerá nas saídas Q3, Q2, Q1 e Q0 como sendo uma informação **paralela**. Sequência sob a forma da **tabela da verdade**:

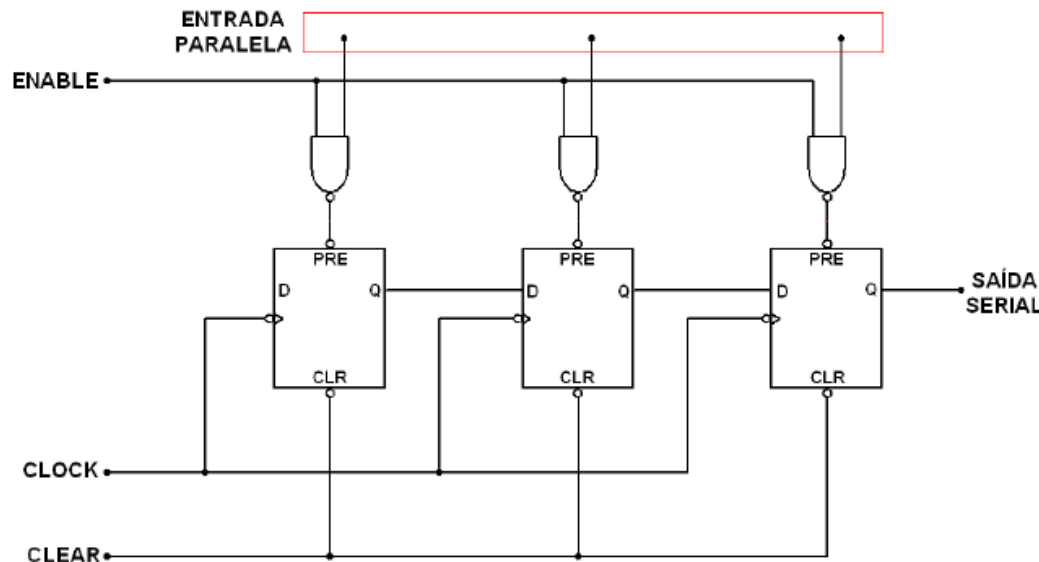
Informação	Descida de clock	Q ₃	Q ₂	Q ₁	Q ₀
I ₀ = 0	1ª	0	0	0	0
I ₁ = 1	2ª	1	0	0	0
I ₂ = 0	3ª	0	1	0	0
I ₃ = 1	4ª	1	0	1	0

- Por deslocar a informação a cada pulso de clock: Registrador de Deslocamento.

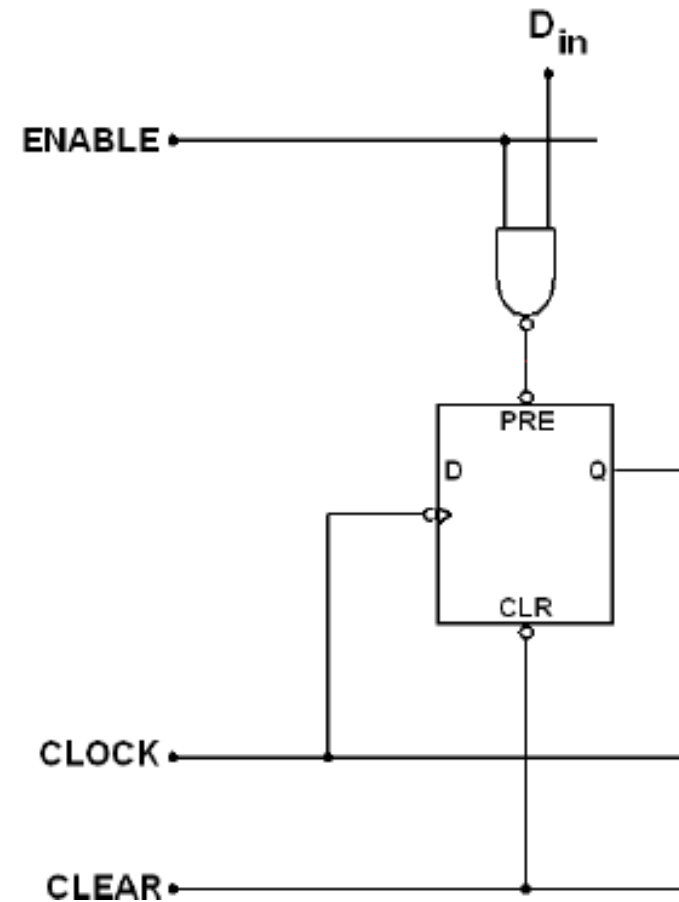
- Para **entrarmos** com uma informação **paralela**, precisamos de um **registrador** que **apresente** entradas **preset** e **Clear**, pois é através **destas** que fazemos com que o registrador **armazene** a informação **paralela**.



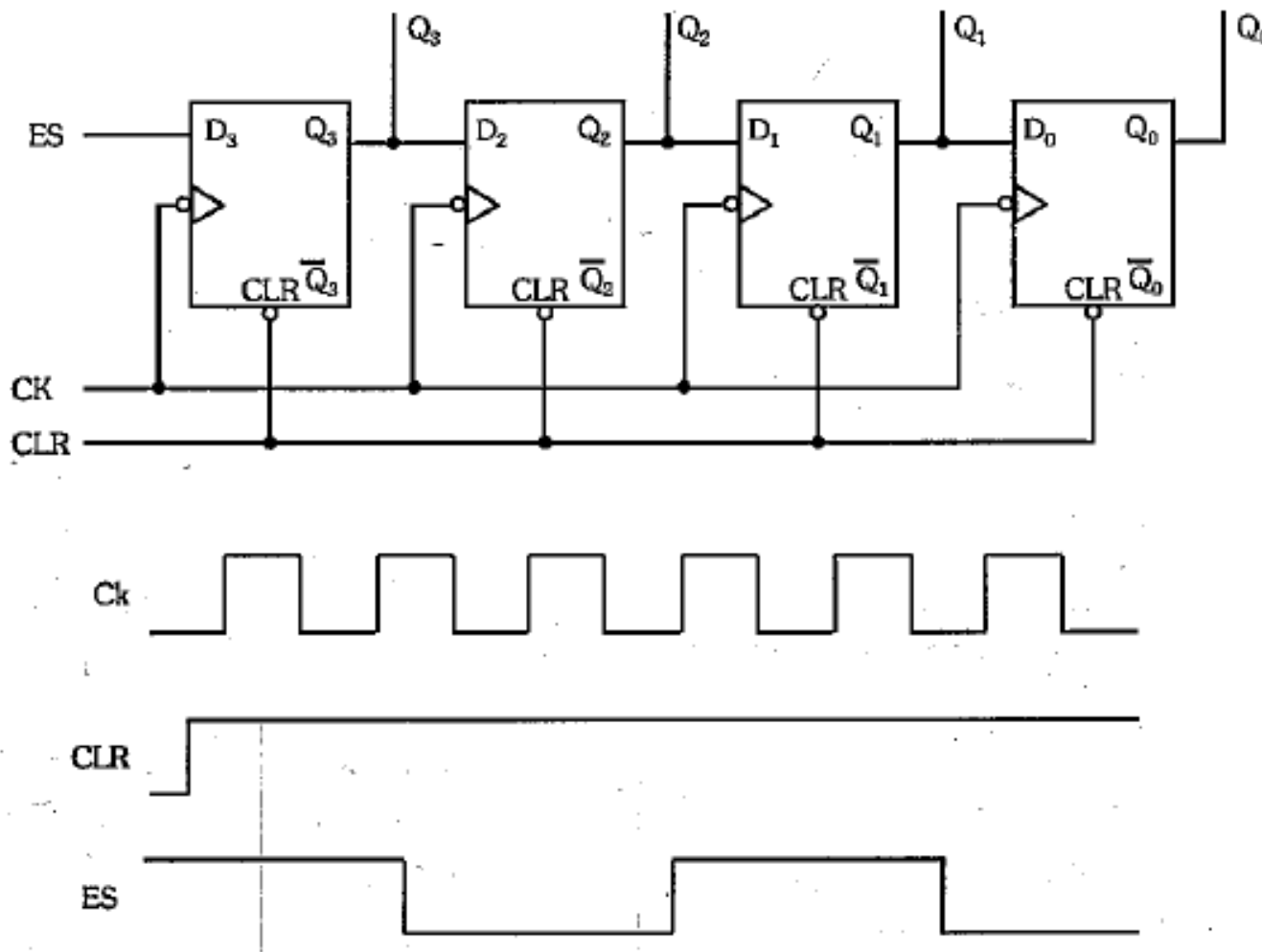
- Quando a entrada **Enable** estiver em **0**, as entradas **Preset** (PRE) dos flip-flops **assumirão**, respectivamente, níveis 1, fazendo com que o **registrador** atue **normalmente**.
- Quando a entrada **Enable** estiver em **1**, as entradas **Preset** (PRE) dos flip-flops **assumirão** os valores **complementares** das entradas PRE, logo, os flip-flops irão **assumir** os valores que **estiverem**, respectivamente, em cada **entrada PRE**.



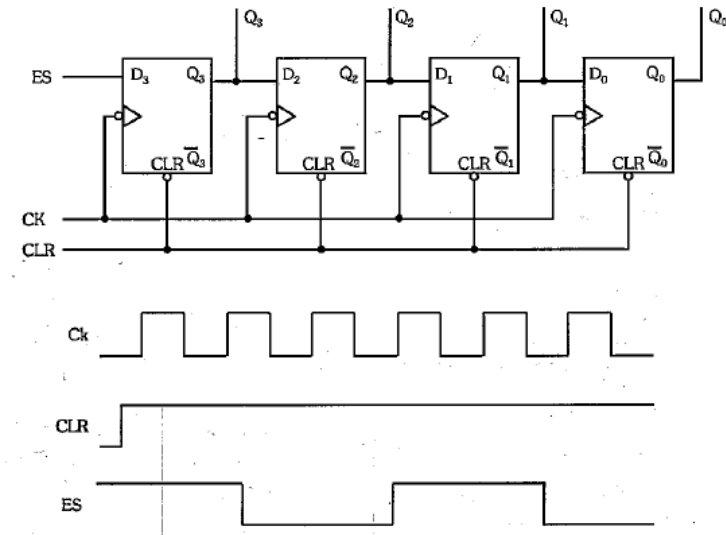
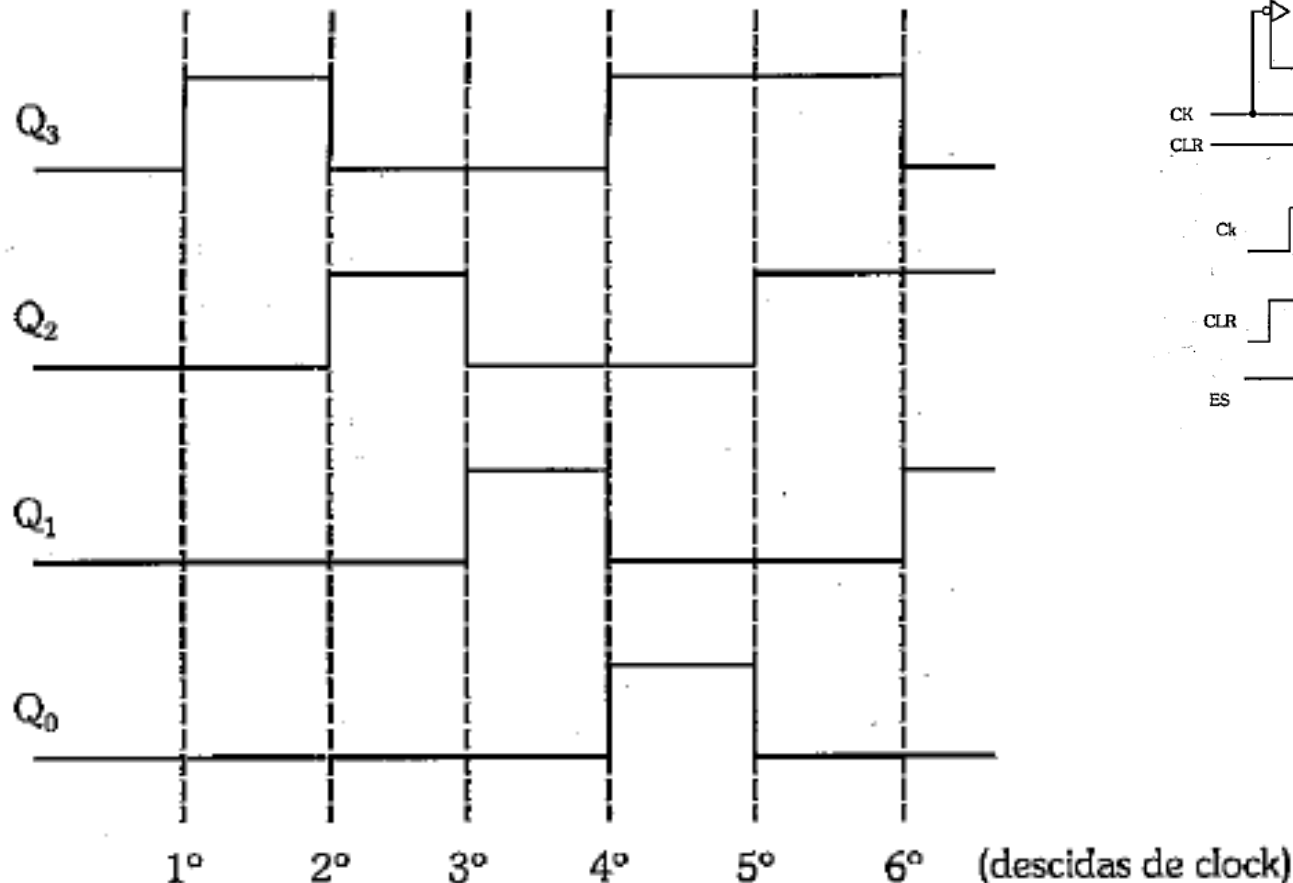
- Para que esse conversor funcione, é necessário **inicialmente** um pulso de nível **0** na entrada **CLEAR** dos FF.
- Com **ENABLE = 0**, a entrada **PRE** assumirá nível **1** e o FF irá funcionar como um **registrador de deslocamento** comum.
- Com **ENABLE = 1** e **Din = 0**, **PRE** assumirá nível 1, logo, a saída Q manterá seu estado **anterior** (que era 0).
- Com **ENABLE = 1** e **Din = 1**, **PRE** assumirá nível **0**, logo a saída **Q** assumirá valor **1**.



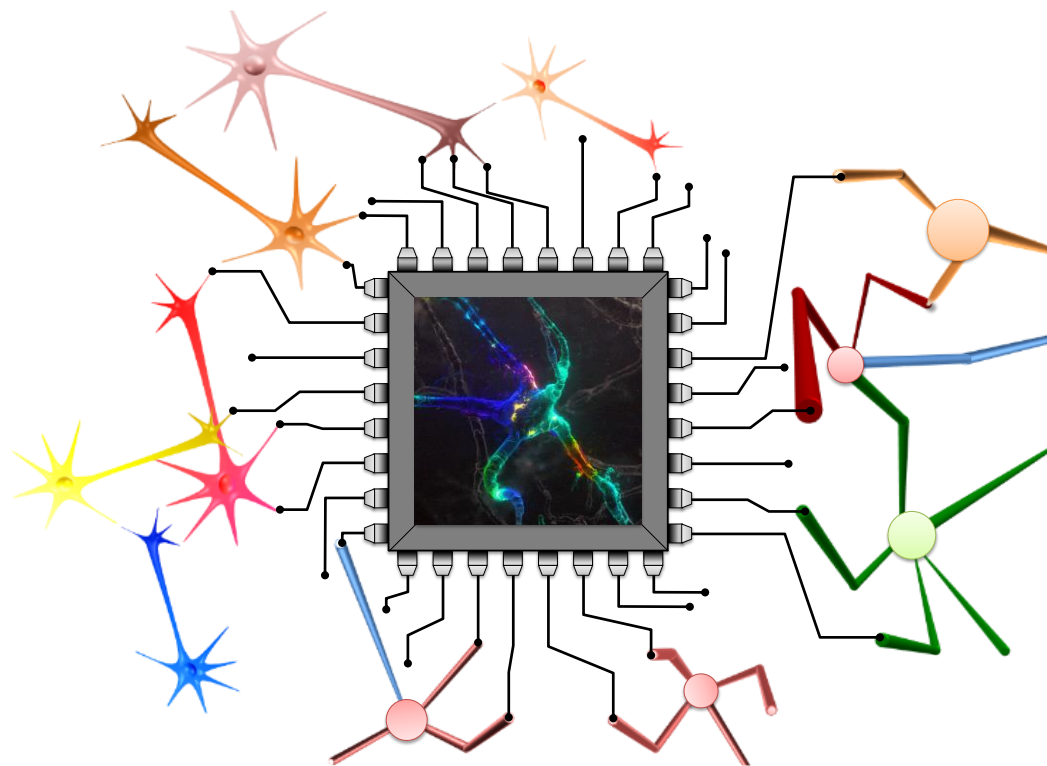
- A partir dos sinais aplicados às entradas, esboce as formas de onda das saídas para o Registrador de Deslocamento de bits, visto abaixo.



- A partir dos sinais aplicados às entradas, esboce as formas de onda das saídas para o Registrador de Deslocamento de bits, visto abaixo.



spatti@icmc.usp.br



GE4Bio – Grupo de Estudos em Sinais Biológicos