

Systemc - trabalho 3

Aluno: José reinaldo da Cunha Santos Aroso Vieira da Silva Neto
Matricula:14/0169148

1 de Maio de 2018

1 Objetivos e Implementação

Iremos, neste trabalho, implementar um módulo de cálculo de raiz quadrada de números inteiros representados por 32 bits. Para isto, o projeto deverá ser feito utilizando os seguintes sinais de comunicação entre o módulo sqrt e o testbench:

- Ready - Avisa ao monitor (testbench) que o sinal do resultado da operação sqrt() está disponível
- reset(rst) - reseta a operação sqrt()
- start - sinal enviado pelo testbench avisando ao módulo sqrt que há um sinal de entrada válido para cálculo da raiz quadrada.

Iremos, também, implementar dois modos de cálculo do sqrt(). Um que leva em conta os ciclos internos do algoritmo, e outro que considera que o algoritmo calcula a raiz em um ciclo de clock. A mudança é realizada no arquivo sqrt.cpp ao alterar o valor da variável "temporizacao".

2 Realização e verificação do sistema

A figura 1 apresenta o diagrama lógico projetado para realizar o sistema desejado.

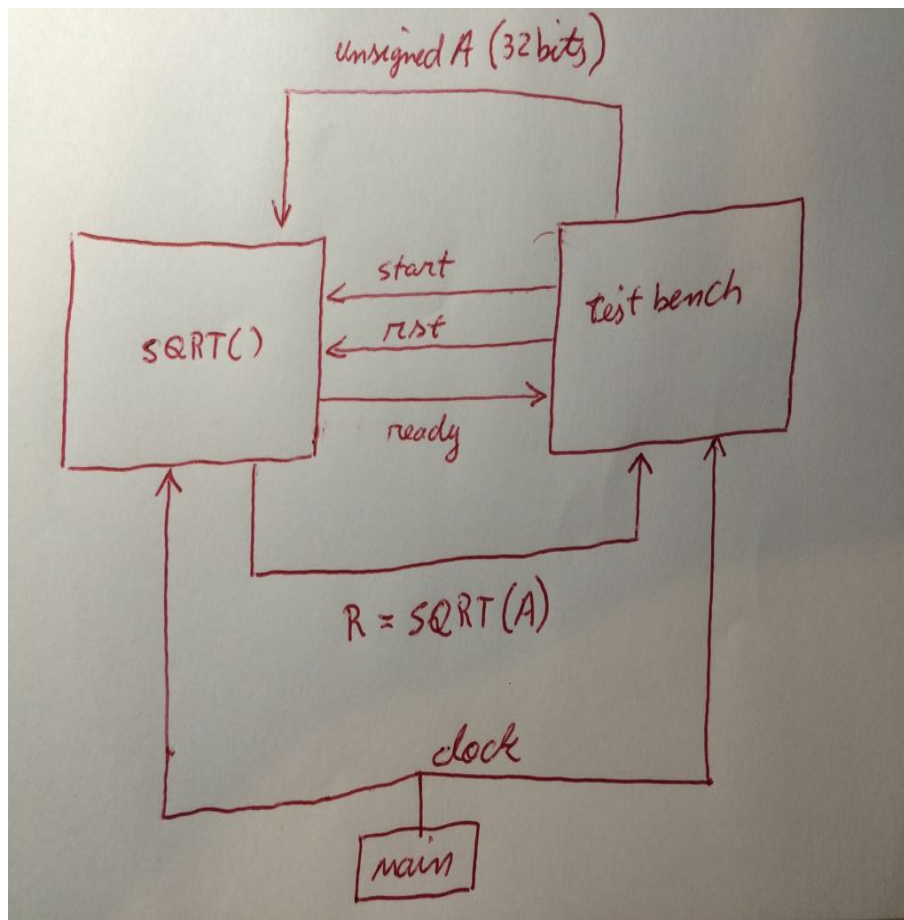
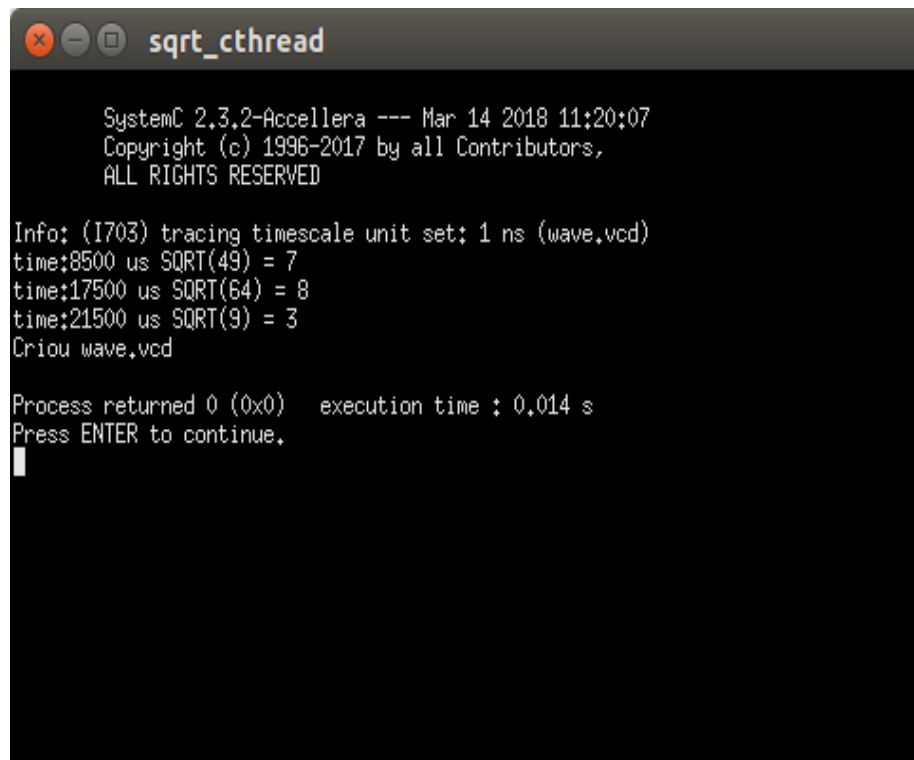


Figure 1: Diagrama lógico da implementação escolhida

A figura 2 apresenta o resultado do sistema para 3 valores distintos de entrada no módulo `sqrt()`. Sendo eles: 49, 64 e 9, respectivamente.



```
SystemC 2.3.2-Accellera --- Mar 14 2018 11:20:07
Copyright (c) 1996-2017 by all Contributors,
ALL RIGHTS RESERVED

Info: (I703) tracing timescale unit set: 1 ns (wave,vcd)
time:8500 us Sqrt(49) = 7
time:17500 us Sqrt(64) = 8
time:21500 us Sqrt(9) = 3
Criou wave,vcd

Process returned 0 (0x0)   execution time : 0.014 s
Press ENTER to continue.
```

Figure 2: Verificação do funcionamento do sistema projetado