

# 8Mbit SPI 직렬 플래시

## SST25VF080B



데이터 시트

### 특징:

- 단일 전압 읽기 및 쓰기 작업
  - 2.7~3.6V
- 직렬 인터페이스 아키텍처
  - SPI 호환: 모드 0 및 모드 3
- 고속 클럭 주파수
  - 50MHz
- 우수한 신뢰성
  - 내구성: 100,000 사이클(일반)
  - 100년 이상의 데이터 보존
- 저전력 소비:
  - 활성 읽기 전류: 10mA(일반)
  - 대기 전류: 5 $\mu$ A(일반)
- 유연한 삭제 기능
  - 균일한 4KByte 섹터
  - 균일한 32KByte 오버레이 블록
  - 균일한 64KByte 오버레이 블록
- 빠른 지우기 및 바이트 프로그래밍:
  - 칩 삭제 시간: 35ms(일반)
  - 섹터/블록 삭제 시간: 18ms(일반)
  - 바이트 프로그래밍 시간: 7 $\mu$ s(일반)
- 자동 주소 증가(AAI) 프로그래밍
  - 바이트 프로그램 작업에 비해 총 칩 프로그래밍 시간 감소
- 쓰기 종료 감지
  - 상태 레지스터에서 BUSY 비트를 폴링하는 소프트웨어
  - AAI 모드에서 SO 핀의 사용 중 상태 판독
- 홀드 핀(HOLD#)
  - 장치를 선택 취소하지 않고 메모리에 대한 직렬 시퀀스를 일시 중지합니다.
- 쓰기 방지(WP#)
  - 상태 레지스터의 잠금 기능을 활성화/비활성화합니다.
- 소프트웨어 쓰기 방지
  - 상태 레지스터의 블록 보호 비트를 통한 쓰기 보호
- 온도 범위
  - 상용용: 0°C ~ +70°C
  - 산업용: -40°C ~ +85°C
- 이용 가능한 패키지
  - 8리드 SOIC(200mils)
  - 8접점 WSON(6mm x 5mm)
- 모든 무연(무연) 장치는 RoHS를 준수합니다.

### 제품 설명

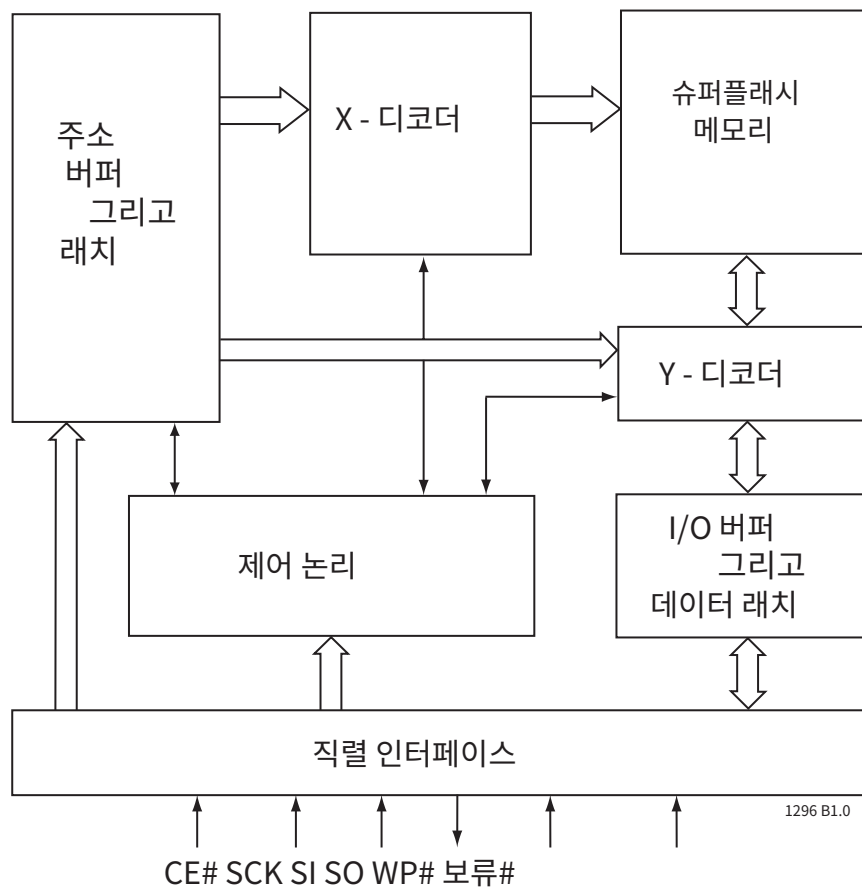
SST의 25 계열 직렬 플래시 제품군은 보드 공간을 덜 차지하고 궁극적으로 전체 시스템 비용을 낮추는 적은 핀 수의 패키지를 허용하는 4선식 SPI 호환 인터페이스를 특징으로 합니다. SST25VF080B 장치는 원래 SST25VFxxxA 장치보다 향상된 작동 주파수와 훨씬 낮은 전력 소비로 향상되었습니다. SST25VF080B SPI 직렬 플래시 메모리는 SST의 독점적인 고성능 CMOS SuperFlash 기술로 제조됩니다. 스플릿 게이트 셀 설계 및 두꺼운 산화물 터널링 인젝터는 다른 접근 방식에 비해 더 나은 신뢰성과 제조 가능성을 얻습니다.

SST25VF080B 장치는 전력 소비를 줄이면서 성능과 신뢰성을 크게 향상시킵니다. 이 장치는 SST25VF080B의 경우 2.7~3.6V의 단일 전원 공급 장치로 쓰기(프로그램 또는 삭제)합니다. 소비된 총 에너지는 적용된 전압, 전류 및 적용 시간의 함수입니다. 주어진 전압 범위에서 SuperFlash 기술은 프로그래밍에 더 적은 전류를 사용하고 삭제 시간이 더 짧기 때문에 지우기 또는 프로그래밍 작업 중에 소비되는 총 에너지는 대체 플래시 메모리 기술보다 적습니다.

SST25VF080B 장치는 8리드 SOIC(200mils) 및 8접점 WSON(6mm x 5mm) 패키지로 제공됩니다. 핀 할당은 그림 1을 참조하십시오.



에프UNCTIONAL비자물쇠디아그램



## 핀 설명

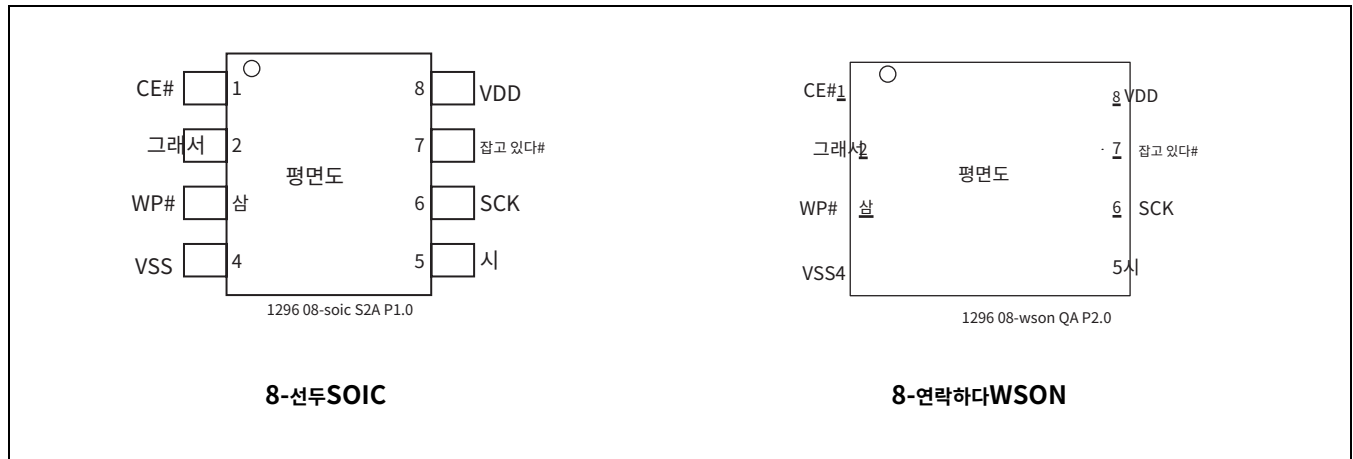


그림 1: 핀 배치

표 1: 핀 설명

상징	핀 이름	기능
SCK	시리얼 클럭	직렬 인터페이스의 타이밍을 제공합니다. 명령, 주소 또는 입력 데이터는 클럭 입력의 상승 에지에서 래치되는 반면 출력 데이터는 클럭 입력의 하강 에지에서 이동됩니다.
SI	직렬 데이터 입력	명령, 주소 또는 데이터를 장치에 직렬로 전송합니다. 입력은 직렬 클럭의 상승 에지에서 래치됩니다.
CS#	직렬 데이터 출력	장치에서 데이터를 직렬로 전송합니다. 데이터는 직렬 클럭의 하강 에지에서 이동됩니다.
CE#	칩 인에이블	장치에서 데이터를 직렬로 전송합니다. 데이터는 직렬 클럭의 하강 에지에서 이동됩니다. RY/BY# 핀으로 재구성될 때 AAI 프로그래밍 중에 플래시 사용 중 상태를 출력합니다. 자세한 내용은 12페이지의 "하드웨어 쓰기 끝 감지"를 참조하십시오.
WP#	쓰기 방지	장치는 CE#에서 높음에서 낮음으로의 전환에 의해 활성화됩니다. CE#은 모든 명령 시퀀스 기간 동안 낮게 유지되어야 합니다.
CS#	쓰기 방지	쓰기 방지(WP#) 핀은 상태 레지스터에서 BPL 비트를 활성화/비활성화하는 데 사용됩니다.
VDD	전원 공급 장치	장치를 재설정하지 않고 SPI 플래시 메모리와의 직렬 통신을 일시적으로 중지합니다.
VSS	지면	전원 공급 장치 전압 제공: SST25VF080B의 경우 2.7-3.6V

T1.0 1296



## 데이터 시트

### 메모리 구성

SST25VF080B SuperFlash 메모리 어레이는 32KByte 오버레이 블록과 64KByte 오버레이 삭제 가능 블록이 있는 균일한 4KByte 삭제 가능 섹터로 구성됩니다.

### 장치 작동

SST25VF080B는 SPI(Serial Peripheral Interface) 버스 호환 프로토콜을 통해 액세스됩니다. SPI 버스는 4개의 제어 라인으로 구성됩니다. Chip Enable(CE#)은 다음에 사용됩니다.

장치를 선택하고 SI(Serial Data Input), SO(Serial Data Output) 및 SCK(Serial Clock)를 통해 데이터에 액세스합니다.

SST25VF080B는 SPI 버스 작동의 모드 0(0,0)과 모드 3(1,1)을 모두 지원합니다. 그림 2와 같이 두 모드의 차이점은 버스 마스터가 대기 모드에 있고 데이터가 전송되지 않을 때 SCK 신호의 상태입니다. SCK 신호는 모드 0에 대해 낮고 SCK 신호는 모드 3에 대해 높습니다. 두 모드 모두 직렬 데이터 입력(SI)은 SCK 클록 신호의 상승 에지에서 샘플링되고 직렬 데이터 출력(SO)은 이후에 구동됩니다. SCK 클록 신호의 하강 에지.

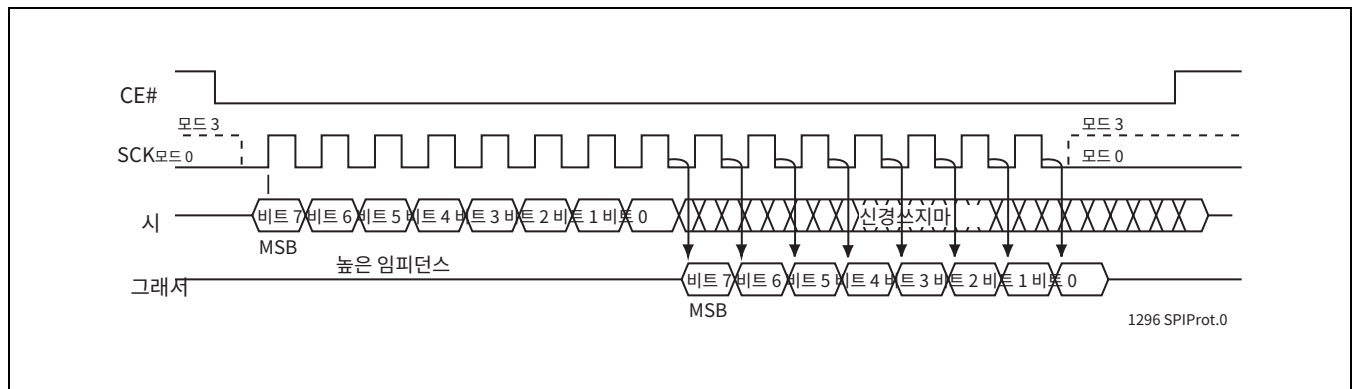


그림 2: SPI P로토콜

## 보류 작업

HOLD# 핀은 클럭 시퀀스를 재설정하지 않고 SPI 플래시 메모리로 진행 중인 직렬 시퀀스를 일시 중지하는 데 사용됩니다. HOLD# 모드를 활성화하려면 CE#가 활성 로우 상태여야 합니다. HOLD# 모드는 SCK 활성 로우 상태가 HOLD# 신호의 하강 에지와 일치할 때 시작됩니다. HOLD 모드는 HOLD# 신호의 상승 에지가 SCK 활성 로우 상태와 일치할 때 종료됩니다.

HOLD# 신호의 하강 에지가 SCK 활성 로우 상태와 일치하지 않는 경우 다음에 SCK가 활성 로우 상태에 도달하면 장치는 홀드 모드로 들어갑니다. 마찬가지로 HOLD# 신호의 상승 에지가

SCK 활성 로우 상태와 일치하면 SCK가 다음에 활성 로우 상태에 도달하면 장치가 홀드 모드에서 종료됩니다. 홀드 조건 파형은 그림 3을 참조하십시오.

장치가 홀드 모드에 진입하면 SO는 하이임피던스 상태가 되고 SI 및 SCK는 V가 될 수 있습니다. 알리노이 또는 브이IH.

홀드 상태에서 CE#이 액티브 하이로 구동되면 장치의 내부 논리를 재설정합니다. HOLD# 신호가 낮으면 메모리는 홀드 상태를 유지합니다. 장치와의 통신을 재개하려면 HOLD#를 액티브 하이로 구동하고 CE#을 액티브 로우로 구동해야 합니다. 홀드 타이밍은 그림 23을 참조하십시오.

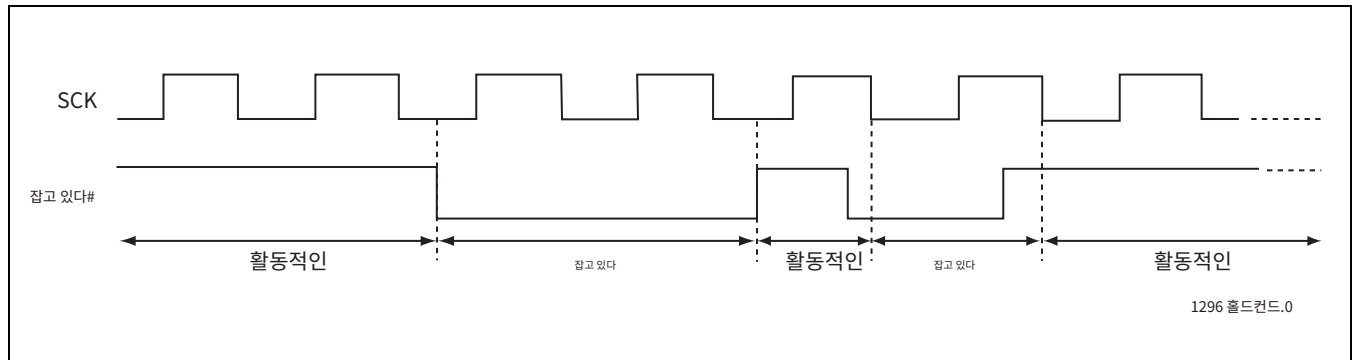


그림 3: H잡고있고는AVEFORM

## 쓰기 방지

SST25VF080B는 소프트웨어 쓰기 보호 기능을 제공합니다. 쓰기 방지 핀(WP#)은 상태 레지스터의 잠금 기능을 활성화하거나 비활성화합니다. 상태 레지스터의 블록 보호 비트(BP3, BP2, BP1, BP0 및 BPL)는 메모리 어레이 및 상태 레지스터에 대한 쓰기 보호를 제공합니다. 블록 보호 설명은 표 4를 참조하십시오.

### 쓰기 방지 핀(WP#)

쓰기 방지(WP#) 핀은 상태 레지스터에서 BPL 비트(비트 7)의 잠금 기능을 활성화합니다. WP#이 로우로 구동되면 WRSR(Write-Status-Register) 명령의 실행은 BPL 비트의 값에 따라 결정됩니다(표 2 참조). WP#이 높으면 BPL 비트의 잠금 기능이 비활성화됩니다.

표 2: C실행 조건승의식-에스타투-

아르 자형등록자(WRSR) 나교육

WP#	BPL	WRSR 명령어 실행
엘	1	허용되지 않음
엘	0	허용된
시간	엑스	허용된

T2.0 1296



## 데이터 시트

### 상태 레지스터

소프트웨어 상태 레지스터는 플래시 메모리 어레이가 읽기 또는 쓰기 작업에 사용 가능한지 여부, 장치가 쓰기 가능한지 여부 및 메모리 쓰기 보호 상태에 대한 상태를 제공합니다. 내부 지우기 또는

프로그램 동작, 상태 레지스터는 진행 중인 동작의 완료를 결정하기 위해 읽기만 할 수 있습니다. 표 3은 소프트웨어 상태 레지스터의 각 비트 기능을 설명합니다.

표 3: SOFTWARE에스타투아르 자형등록자

조금	이름	기능	기본값 파워업	읽기/쓰기
0	바쁘다	1 = 내부 쓰기 작업이 진행 중입니다. 0 = 내부 쓰기 작업이 진행 중이 아닙니다.	0	아르 자형
1	웰	1 = 장치가 메모리 쓰기 가능 0 = 장치가 메모리가 아님 쓰기 가능	0	아르 자형
2	BP0	블록 쓰기 방지의 현재 수준을 나타냅니다(표 4 참조).	1	R/W
삼	BP1	블록 쓰기 방지의 현재 수준을 나타냅니다(표 4 참조).	1	R/W
4	BP2	블록 쓰기 방지의 현재 수준을 나타냅니다(표 4 참조).	1	R/W
5	BP3	블록 쓰기 방지의 현재 수준을 나타냅니다(표 4 참조).	0	R/W
6	AAI	자동 주소 증가 프로그래밍 상태 1 = AAI 프로그래밍 모드 0 = 바이트 프로그램 모드	0	아르 자형
7	BPL	1 = BP3, BP2, BP1, BP0은 읽기 전용 비트입니다. 0 = BP3, BP2, BP1, BP0은 읽기/쓰기 가능합니다.	0	R/W

T3.0 1296

### 바쁘다

Busy 비트는 진행 중인 내부 지우기 또는 프로그램 작업이 있는지 여부를 결정합니다. Busy 비트의 "1"은 장치가 진행 중인 작업으로 사용 중임을 나타냅니다. "0"은 장치가 다음 유효한 작업을 위해 준비되었음을 나타냅니다.

### 자동 주소 증가(AAI)

자동 주소 증분 프로그래밍 상태 비트는 장치가 AAI 프로그래밍 모드인지 아니면 바이트 프로그램 모드인지에 대한 상태를 제공합니다. 전원을 켤 때 기본값은 바이트 프로그램 모드입니다.

### 쓰기 가능 래치(WEL)

쓰기 활성화 래치 비트는 내부 메모리 쓰기 활성화 래치의 상태를 나타냅니다. Write-Enable-Latch 비트가 "1"로 설정되면 장치가 쓰기 가능함을 나타냅니다. 비트가 "0"(재설정)으로 설정되면 장치가 쓰기 가능하지 않고 메모리 쓰기(프로그램/지우기) 명령을 수락하지 않음을 나타냅니다. Write-Enable-Latch 비트는 다음 조건에서 자동으로 재설정됩니다.

- 파워업
- 쓰기 금지(WRDI) 명령어 완료
- 바이트 프로그램 명령 완료
- AAI(Auto Address Increment) 프로그래밍이 완료되었거나 보호되지 않은 최대 메모리 주소에 도달했습니다.
- 섹터 삭제 명령 완료
- 블록 지우기 명령 완료
- 칩 삭제 명령 완료
- 쓰기 상태 등록 지침



## 8Mbit SPI 직렬 플래시 SST25VF080B

데이터 시트

### 블록 보호(BP3, BP2, BP1, BP0)

블록 보호(BP3, BP2, BP1, BP0) 비트는 표 4에 정의된 대로 모든 메모리 쓰기(프로그램 또는 지우기) 작업에 대해 소프트웨어로 보호되는 메모리 영역의 크기를 정의합니다. WRSR(Write-Status-Register) 명령은 WP#이 높거나 BPL(Block-Protect-Lock) 비트가 0인 동안 BP3, BP2, BP1 및 BP0 비트를 프로그래밍하는 데 사용됩니다. 블록 보호 비트가 모두 0이면 실행됩니다. 전원이 켜진 후 BP3, BP2, BP1 및 BP0이 1로 설정됩니다.

### BPL(블록 보호 잠금)

WP# 핀 구동 로우(V<sub>일리노이</sub>), BPL(Block-Protection-Lock-Down) 비트를 활성화합니다. BPL이 1로 설정되면 BPL, BP3, BP2, BP1 및 BP0 비트의 추가 변경을 방지합니다. WP# 핀이 높게 구동될 때(V<sub>IH</sub>), BPL 비트는 효과가 없으며 해당 값은 "Don't Care"입니다. 전원을 켜 후 BPL 비트는 0으로 재설정됩니다.

표 4: SOFTWARE에스타투아르 자형등록자비자물쇠피보호SST25VF080B1

보호 수준	상태 레지스터 비트 <sup>2</sup>				보호된 메모리 주소
	BP3	BP2	BP1	BP0	8Mbit
없음	엑스	0	0	0	없음
상단 1/16	엑스	0	0	1	F0000H-FFFFFH
상단 1/8	엑스	0	1	0	E0000H-FFFFFH
상단 1/4	엑스	0	1	1	C0000H-FFFFFH
상단 1/2	엑스	1	0	0	80000H-FFFFFH
모든 블록	엑스	1	0	1	00000H-FFFFFH
모든 블록	엑스	1	1	0	00000H-FFFFFH
모든 블록	엑스	1	1	1	00000H-FFFFFH

T4.0 1296

1. X = 상관없음(예약됨) 기본값은 "0"
2. BP2, BP1 및 BP0에 대한 전원 공급 시 기본값은 '111'입니다. (모든 블록 보호)



## 데이터 시트

### 지침

명령어는 SST25VF080B를 읽고, 쓰고(삭제 및 프로그래밍), 구성하는 데 사용됩니다. 명령 버스 주기는 명령(Op 코드), 데이터 및 주소에 대해 각각 8비트입니다. Byte-Program, Auto Address Increment (AAI) 프로그래밍, Sector-Erase, Block-Erase, Write-Status-Register 또는 Chip-Erase 명령을 실행하기 전에 WREN(Write-Enable) 명령을 먼저 실행해야 합니다. 명령어의 전체 목록은 표 5에 나와 있습니다. 모든 명령어는 CE#의 높음에서 낮음으로 전환할 때 동기화됩니다. 상승 에지에서 입력이 허용됩니다.

SCK의 최상위 비트부터 시작합니다. CE#은 명령어가 입력되기 전에 로우로 구동되어야 하며 명령어의 마지막 비트가 시프트 인된 후에 하이로 구동되어야 합니다(읽기, 쓰기 ID 및 쓰기 상태 레지스터 명령어 제외). 명령어 버스 주기의 마지막 비트를 수신하기 전에 CE#에서 로우에서 하이로의 전환은 진행 중인 명령어를 종료하고 장치를 대기 모드로 되돌립니다. 명령 명령(Op 코드), 주소 및 데이터는 모두 최상위 비트(MSB)에서 먼저 입력됩니다.

표 5: 디VICE영형작동지침

지침	설명	연산 코드 주기 <sup>1</sup>	주소 주기 <sup>2</sup>	가짜의 주기	데이터 주기	최고 빈도
읽다	25MHz에서 메모리 읽기	0000 0011b (03H)	삼	0	1 ~ ∞	25MHz
고속 읽기	50MHz에서 메모리 읽기	0000 1011b (0BH)	삼	1	1 ~ ∞	50MHz
4KByte 섹터 삭제 <sup>3</sup>	메모리 배열의 4KByte 지우기	0010 0000b (20시간)	삼	0	0	50MHz
32KB 블록 삭제 <sup>4</sup>	메모리 배열의 32KByte 블록 지우기	0101 0010b (52시간)	삼	0	0	50MHz
64KB 블록 삭제 <sup>5</sup>	메모리 배열의 64KB 블록 지우기	1101 1000b (D8H)	삼	0	0	50MHz
칩 지우기	전체 메모리 어레이 지우기	0110 0000b(60H) 또는 1100 0111b(C7H)	0	0	0	50MHz
바이트 프로그램	하나의 데이터 바이트를 프로그래밍하려면	0000 0010b (02H)	삼	0	1	50MHz
AAI-워드-프로그램 <sup>6</sup>	자동 주소 증가 프로그램 작성	1010 1101b(ADH)	삼	0	2 ~ ∞	50MHz
RDSR <sup>7</sup>	읽기-상태-등록	0000 0101b (05H)	0	0	1 ~ ∞	50MHz
EWSR	활성화-쓰기-상태-등록	0101b 0000b (50H)	0	0	0	50MHz
WRSR	쓰기 상태 레지스터	0000 0001b (01H)	0	0	1	50MHz
렌	쓰기 가능	0000 0110b (06H)	0	0	0	50MHz
WRDI	쓰기 금지	0000 0100b (04H)	0	0	0	50MHz
RDID <sup>8</sup>	읽기-ID	1001 0000b(90H) 또는 1010 1011b(ABH)	삼	0	1 ~ ∞	50MHz
JEDEC-ID	JEDEC ID 읽기	1001 1111b (9FH)	0	0	3 ~ ∞	50MHz
EBSY	AAI 프로그래밍 중에 SO를 활성화 하여 RY/BY# 상태 출력	0111 0000b (70H)	0	0	0	50MHz
DBSY	AAI 프로그래밍 중에 SO를 비활성화하여 RY/BY# 상태 출력	1000 0000b (80H)	0	0	0	50MHz

T5.0 1296

- 하나의 버스 사이클은 8개의 클록 주기입니다.
- 각 밀도의 최상위 비트 위의 주소 비트는 V가 될 수 있습니다.일리노이또는 브이IH.
- 4KByte 섹터 지우기 주소: A 사용석사- 12, 나머지 주소는 신경쓰지 않지만 V로 설정해야 합니다.일리노이또는 브이IH.
- 32KByte 블록 지우기 주소: A 사용석사- 15, 나머지 주소는 신경쓰지 않지만 V로 설정해야 합니다.일리노이또는 브이IH.
- 64KByte 블록 지우기 주소: A 사용석사- 16, 나머지 주소는 신경쓰지 않지만 V로 설정해야 합니다.일리노이또는 브이IH.
- 다음 순차 주소 위치로 프로그래밍을 계속하려면 8비트 명령 ADH를 입력한 다음 프로그래밍할 2바이트 데이터를 입력합니다. 데이터 바이트 0은 초기 주소 [A23- 1] A와 함께0=0, 데이터 바이트 1은 초기 주소 [A23- 1] A와 함께0=1.
- Read-Status-Register는 CE#에서 로우에서 하이로의 전환에 의해 종료될 때까지 진행 중인 클록 주기로 연속됩니다.
- 제조업체 ID는 A로 읽습니다.0=0이고 장치 ID는 A로 읽습니다.0=1. 다른 모든 주소 비트는 00H입니다. 제조업체 ID 및 장치 ID 출력 스트림은 CE#에서 로우에서 하이로의 전환으로 종료될 때까지 계속됩니다.



---

1/06



## 데이터 시트

### 고속 읽기(50MHz)

최대 50MHz 읽기를 지원하는 고속 읽기 명령은 8비트 명령 0BH를 실행한 다음 주소 비트 [A<sub>23</sub>-A<sub>0</sub>] 및 더미 바이트. CE#은 고속 읽기 주기 동안 활성 상태를 유지해야 합니다. 고속 읽기 시퀀스는 그림 5를 참조하십시오.

CE#에서 로우에서 하이로의 전환에 의해 종료될 때까지 주소. 내부 주소 포인터는 가장 높은 메모리 주소에 도달할 때까지 자동으로 증가합니다. 가장 높은 메모리 주소에 도달하면 주소 포인터가 자동으로 주소 공간의 시작 부분(돌려싸기)으로 증가합니다. 주소 위치 FFFFFFFH에서 데이터를 읽으면 다음 출력은 주소 위치 00000H에서 나옵니다.

더미 사이클에 이어 고속 읽기 명령은 지정된 주소 위치에서 시작하는 데이터를 출력합니다. 데이터 출력 스트림은 모든 것을 통해 연속적입니다.

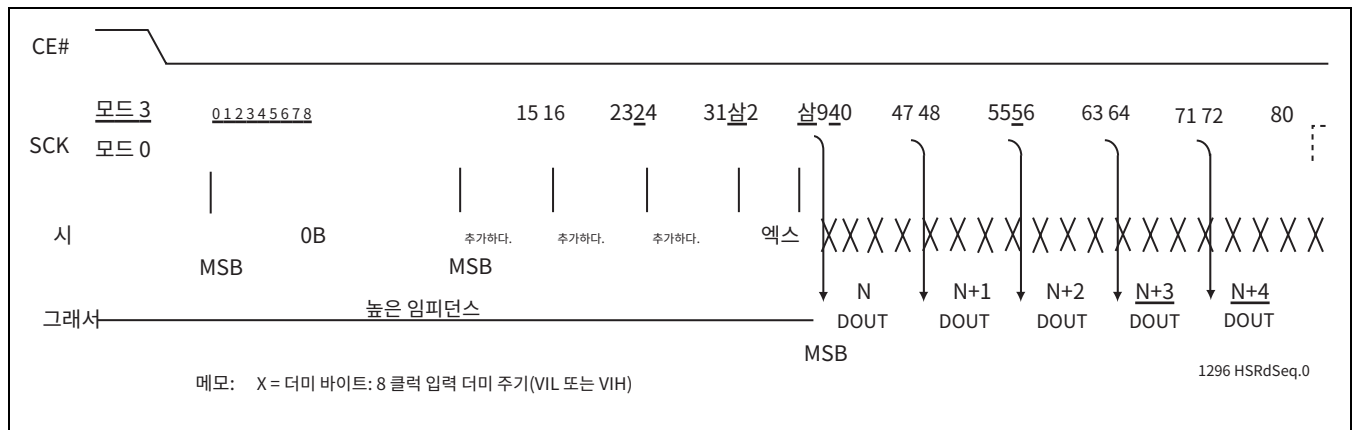


그림 5: HIGH-에스소변-아르 자형EAD에스등가



## 8Mbit SPI 직렬 플래시 SST25VF080B

데이터 시트

### 바이트 프로그램

바이트 프로그램 명령은 선택한 바이트의 비트를 원하는 데이터로 프로그래밍합니다. 선택한 바이트는 프로그램 작업을 시작할 때 지워진 상태(FFH)에 있어야 합니다. 보호된 메모리 영역에 적용된 바이트 프로그램 명령은 무시됩니다.

쓰기 작업 전에 쓰기 활성화(WREN) 명령을 실행해야 합니다. CE#은 Byte-Program 명령이 실행되는 동안 활성 상태를 유지해야 합니다. 바이트-

프로그램 명령은 8비트 명령 02H를 실행한 다음 주소 비트 [A<sub>23-10</sub>]. 주소에 이어 MSB(비트 7)부터 LSB(비트 0)까지 순서대로 데이터가 입력됩니다. 명령이 실행되기 전에 CE#을 높게 구동해야 합니다. 사용자는 소프트웨어 상태 레지스터에서 Busy 비트를 폴링하거나 T를 기다릴 수 있습니다. BP 내부 자체 시간 바이트 프로그램 작업의 완료를 위해, 바이트-프로그램 시퀀스는 그림 6을 참조하십시오.

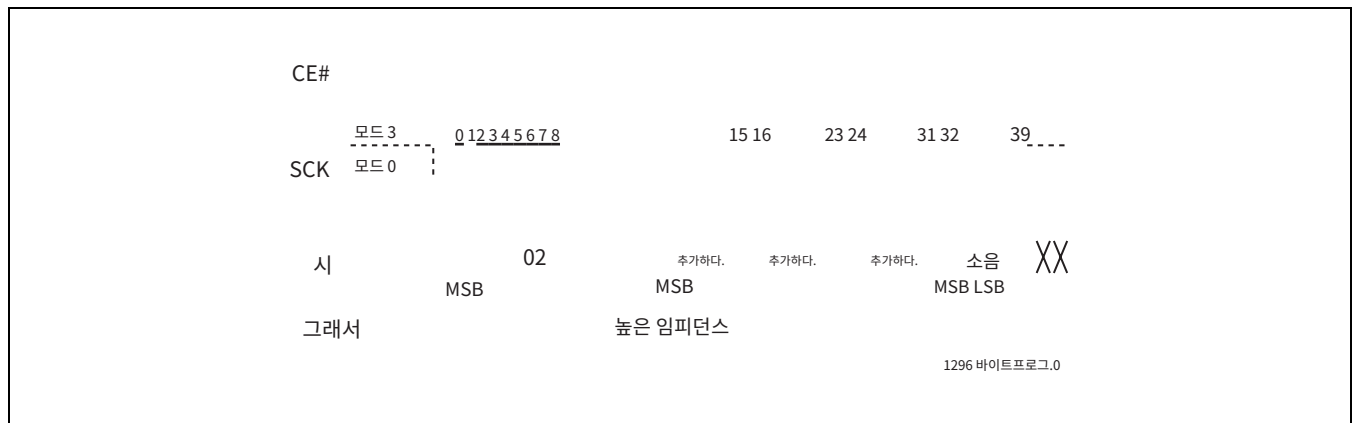


그림 6: BYTE-프로그램에스등가



## 데이터 시트

### 자동 주소 증가(AAI) 워드 프로그램

AAI 프로그램 명령을 사용하면 다음 순차 주소 위치를 다시 발행하지 않고 여러 바이트의 데이터를 프로그래밍할 수 있습니다. 이 기능은 여러 바이트 또는 전체 메모리 어레이를 프로그래밍할 때 총 프로그래밍 시간을 줄입니다. 보호된 메모리 영역을 가리키는 AAI Word 프로그램 명령은 무시됩니다. 선택한 주소 범위는 AAI 워드 프로그램 작업을 시작할 때 지워진 상태(FFH)에 있어야 합니다. AAI 워드 프로그래밍 시퀀스 내에서 유일한 유효한 명령은 AAI 워드(ADH), RDSR(05H) 또는 WRDI(04H)입니다. 사용자는 각 AAI Word 프로그램 주기의 완료 여부를 결정하는 세 가지 옵션이 있습니다. 직렬 출력을 읽음으로써 하드웨어 감지, 소프트웨어 상태 레지스터 또는 대기 T에서 BUSY 비트를 풀링하여 소프트웨어 감지BP. 자세한 내용은 쓰기 종료 감지 섹션을 참조하십시오.

쓰기 작업 전에 쓰기 활성화(WREN) 명령을 실행해야 합니다. AAI 워드 프로그램 명령은 8비트 명령 ADH를 실행한 다음 주소 비트 [A23-10]. 주소 다음에 MSB(Bit 7)에서 LSB(Bit 0)까지 각각 2바이트의 데이터가 순차적으로 입력됩니다. 데이터의 첫 번째 바이트(D0)는 초기 주소 [A23-11] A와 함께 0이면 데이터(D1)의 두 번째 바이트가 초기 주소 [A23-11] A와 함께 1. AAI 워드 프로그램 명령이 실행되기 전에 CE#을 높게 구동해야 합니다. 사용자는 다음 유효한 명령을 입력하기 전에 BUSY 상태를 확인해야 합니다. 장치가 더 이상 사용 중이 아님을 나타내면 다음 두 개의 순차 주소에 대한 데이터가 프로그래밍될 수 있습니다. 마지막으로 원하는 바이트가 입력되면 하드웨어 방식이나 RDSR 명령을 사용하여 사용 중 상태를 확인하고 WRDI(Write-Disable) 명령 04H를 실행하여 AAI를 종료합니다. 사용자는 장치가 명령에 대해 준비가 되었는지 확인하기 위해 WRDI 후에 사용 중 상태를 확인해야 합니다. AAI Word 프로그래밍 순서는 그림 9 및 10을 참조하십시오.

AAI 프로그래밍 중에는 랩 모드가 없습니다. 가장 높은 비보호 메모리 주소에 도달하면 장치는 AAI 작업을 종료하고 Write-Enable-Latch 비트(WEL = 0) 및 AAI 비트(AAI=0)를 재설정합니다.

### 쓰기 끝 감지

AAI 워드 프로그래밍 중에 프로그램 주기의 완료 여부를 결정하는 세 가지 방법이 있습니다. 직렬 출력을 읽어 하드웨어 감지, 소프트웨어 상태 레지스터에서 BUSY 비트를 풀링하여 소프트웨어 감지 또는 대기 TBP. 하드웨어 쓰기 종료 감지 방법은 아래 섹션에 설명되어 있습니다.

### 하드웨어 쓰기 끝 감지

하드웨어 쓰기 종료 감지 방법은 AAI Word 프로그램 작동 중에 소프트웨어 상태 레지스터에서 Busy 비트를 풀링하는 오버헤드를 제거합니다. 8비트 명령 70H는 직렬 출력(SO) 핀을 구성하여 AAI Word 프로그래밍 중에 플래시 사용 중 상태를 나타냅니다. (그림 7 참조) AAI 워드 프로그램 명령을 실행하기 전에 8비트 명령 70H를 실행해야 합니다. 내부 프로그래밍 작업이 시작되면 CE#을 어설션하면 SO 핀에서 내부 플래시 상태의 상태가 즉시 구동됩니다. "0"은 장치가 사용 중임을 나타내고 "1"은 장치가 다음 명령에 대해 준비되었음을 나타냅니다. CE#을 해제하면 SO 핀이 3상태로 돌아갑니다.

8비트 명령 80H는 직렬 출력(SO) 핀을 비활성화하여 AAI-Word 프로그램 작동 중에 사용 중 상태를 출력하고 AAI Word 프로그래밍 중에 소프트웨어 상태 레지스터 데이터를 출력하도록 SO 핀을 반환합니다. (그림 8 참조)

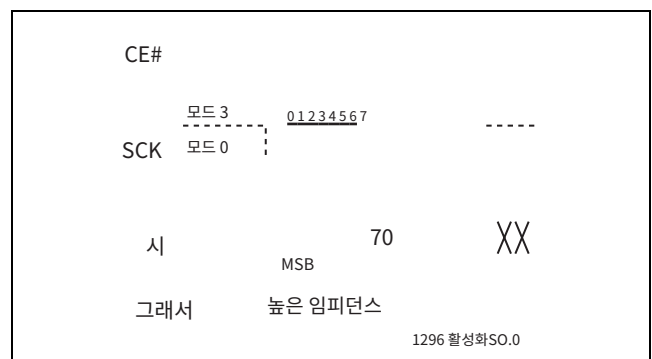


그림 7: E네이블그래서처럼시간하드웨어RY/BY# 동안AAI 피프로그래밍

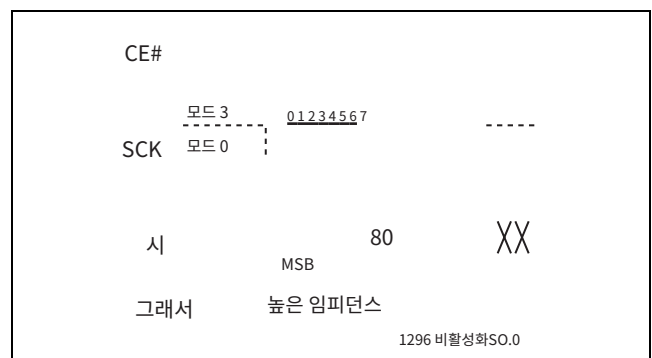


그림 8: D가능그래서처럼시간하드웨어RY/BY# 동안AAI 피프로그래밍

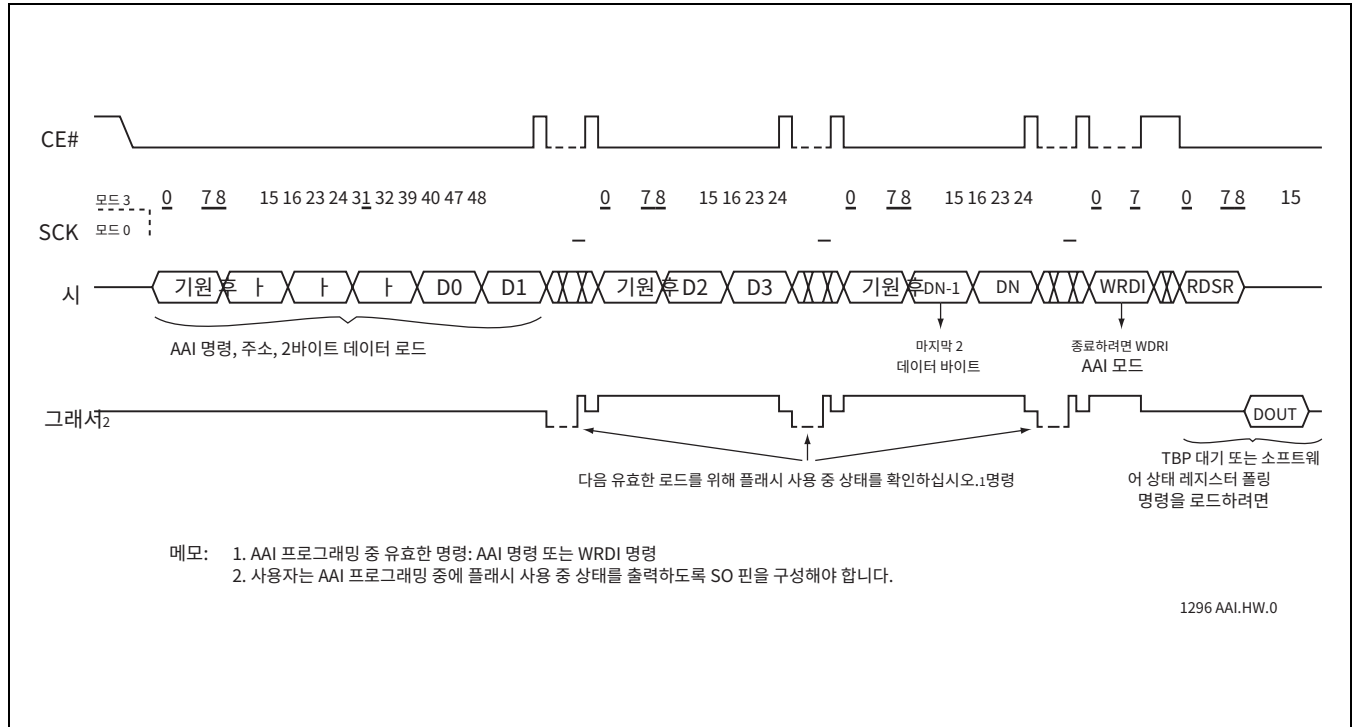


그림 9: AAI 명령, 주소, 2바이트 데이터 로드 (AAI) 명령과 WRDI 명령과 동등하다  
시간하드웨어이자형ND-의-W의식디에텍션

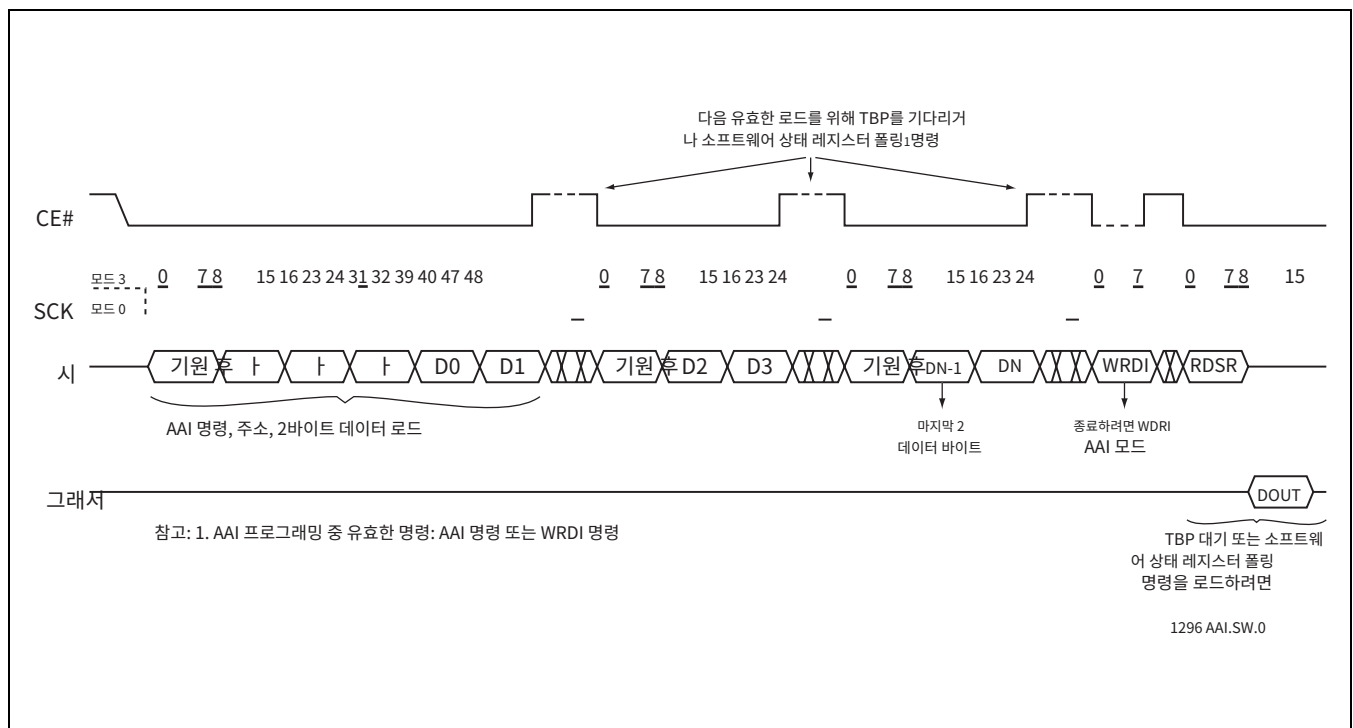


그림 10: AAI 명령, 주소, 2바이트 데이터 로드 (AAI) 명령과 WRDI 명령과 동등하다  
소프트웨어이자형ND-의-W의식디에텍션



## 데이터 시트

### 4KByte 섹터 삭제

Sector-Erase 명령은 선택한 4KByte 섹터의 모든 비트를 FFH로 지웁니다. 보호된 메모리 영역에 적용된 Sector-Erase 명령은 무시됩니다. 쓰기 작업 전에 쓰기 활성화(WREN) 명령을 실행해야 합니다. CE#은 모든 명령 시퀀스 기간 동안 활성 상태를 유지해야 합니다. Sector-Erase 명령은 8비트 명령 20H를 실행한 다음 주소 비트 [A23-10]. 주소 비트[A23-12] (12비트) 대부분

Significant address)는 섹터 주소(SA)를 결정하는 데 사용됩니다. 나머지 주소 비트는 V<sub>리노이</sub> 또는 브이<sub>리노이</sub>. 명령이 실행되기 전에 CE#을 높게 구동해야 합니다. 사용자는 소프트웨어 상태 레지스터에서 Busy 비트를 폴링하거나 T를 기다릴 수 있습니다. 내부 자체 시간 Sector-Erase 주기의 완료. Sector-Erase 시퀀스는 그림 11을 참조하십시오.

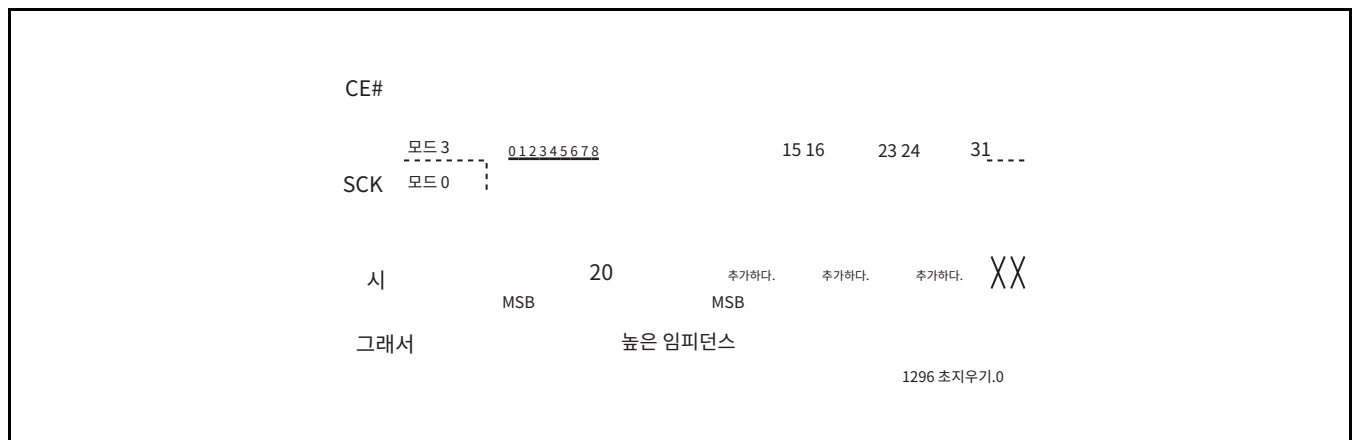


그림 11: SECTOR-이자형새기다에스등가

## 32KByte 및 64KByte 블록 삭제

32KByte 블록 지우기 명령은 선택한 32KByte 블록의 모든 비트를 FFH로 지웁니다. 보호된 메모리 영역에 적용된 블록 지우기 명령은 무시됩니다. 64KByte 블록 지우기 명령은 선택한 64KByte 블록의 모든 비트를 FFH로 지웁니다. 보호된 메모리 영역에 적용된 블록 지우기 명령은 무시됩니다. 쓰기 작업 전에 쓰기 활성화(WREN) 명령을 실행해야 합니다. CE#은 모든 명령 시퀀스 기간 동안 활성 상태를 유지해야 합니다. 32Kbyte Block-Erase 명령은 8비트 명령 52H를 실행한 다음 주소 비트 [A23-10]. 주소 비트[A15-10] (15번= Most Significant Address)가 사용됩니다.

블록 주소 결정(BA엑스), 나머지 주소 비트는 V<sub>알리노이또는 브이</sub> 명령이 실행되기 전에 CE#을 높게 구동해야 합니다. 64KB 블록 지우기 명령은 8비트 명령 D8H를 실행한 다음 주소 비트 [A23-10]. 주소 비트[A15-10]는 블록 주소를 결정하는 데 사용됩니다(BA엑스), 나머지 주소 비트는 V<sub>알리노이또는 브이</sub> 명령이 실행되기 전에 CE#을 높게 구동해야 합니다. 사용자는 소프트웨어 상태 레지스터에서 Busy 비트를 폴링하거나 T를 기다릴 수 있습니다. BE 내부 자체 시간 32KByte 블록 지우기 또는 64KByte 블록 지우기 주기 완료 후. 32KB 블록 삭제 및 64KB 블록 삭제 시퀀스는 그림 12 및 13을 참조하십시오.

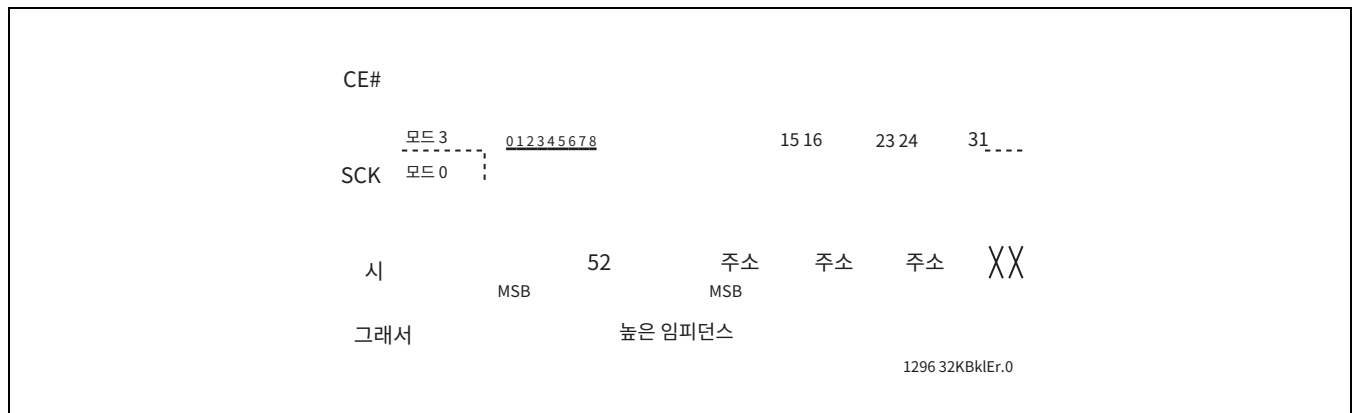


그림 12: 32KBYTE비자물쇠-이자형새기다에스등가

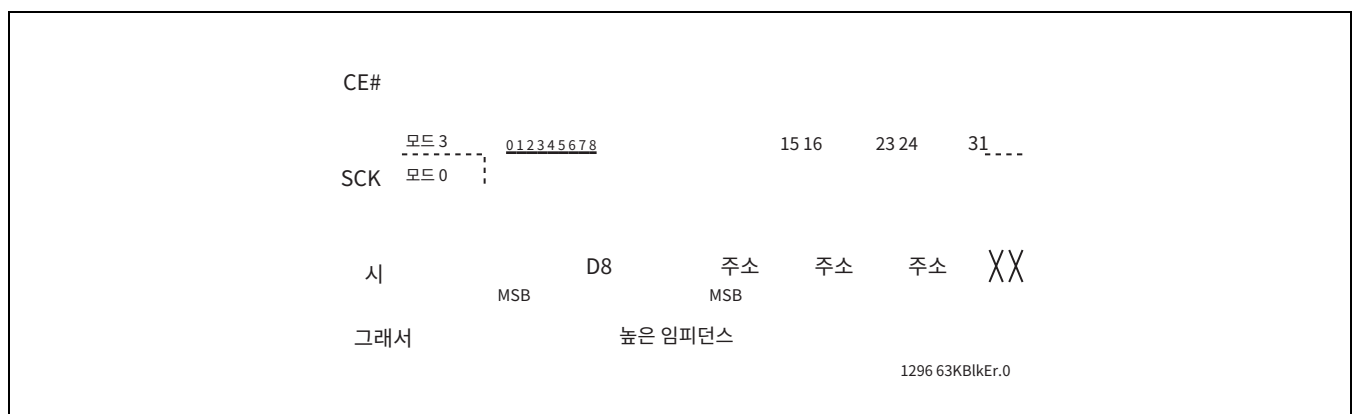


그림 13: 64KBYTE비자물쇠-이자형새기다에스등가

## 데이터 시트

### 칩 지우기

Chip-Erase 명령은 장치의 모든 비트를 FFH로 지웁니다. 메모리 영역이 보호되는 경우 Chip-Erase 명령은 무시됩니다. 쓰기 작업 전에 쓰기 활성화(WREN) 명령을 실행해야 합니다. CE#은 Chip-Erase 명령 시퀀스가 진행되는 동안 활성 상태를 낮게 유지해야 합니다. Chip-Erase 명령이 시작됩니다.

8비트 명령, 60H 또는 C7H를 실행하여. 명령이 실행되기 전에 CE#을 높게 구동해야 합니다. 사용자는 소프트웨어 상태 레지스터에서 Busy 비트를 폴링하거나 T를 기다릴 수 있습니다. CE 내부 자체 타이밍 칩 삭제 주기의 완료를 위해. Chip-Erase 시퀀스는 그림 14를 참조하십시오.

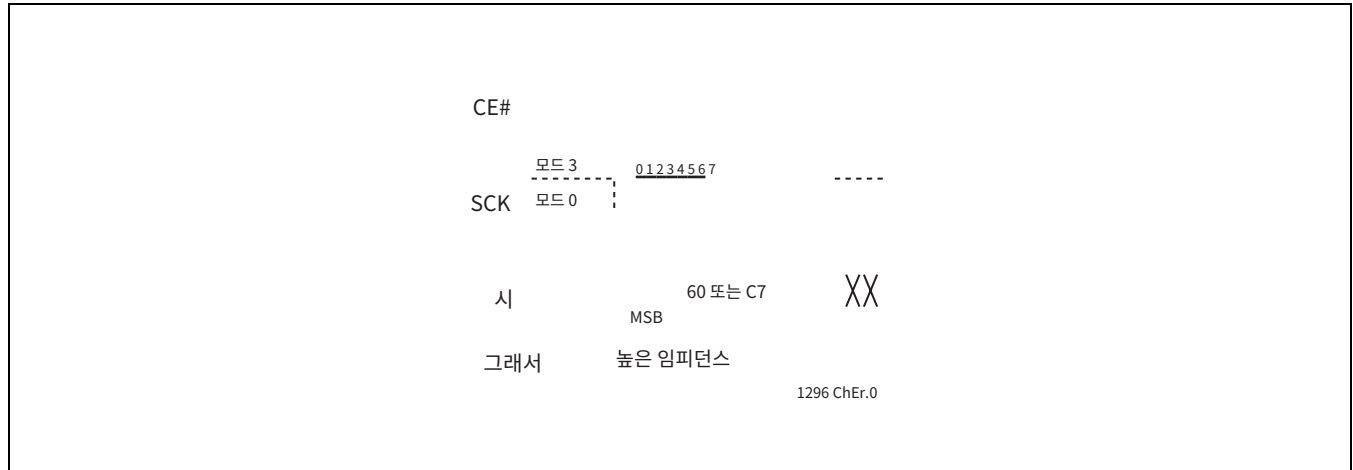


그림 14: C잘 알고 있기-이자형새기다에스등가

### RDSR(읽기 상태 레지스터)

RDSR(Read-Status-Register) 명령어를 사용하면 상태 레지스터를 읽을 수 있습니다. 상태 레지스터는 쓰기(프로그램/지우기) 작업 중에도 언제든지 읽을 수 있습니다. 쓰기 작업이 진행 중인 경우 장치에서 새 명령을 제대로 수신했는지 확인하기 위해 새 명령을 보내기 전에 Busy 비트를 확인할 수 있습니다.

CE#은 RDSR 명령이 입력되기 전에 로우로 구동되어야 하며 상태 데이터를 읽을 때까지 로우로 유지되어야 합니다. Read-Status-Register는 CE#의 로우에서 하이로의 전환에 의해 종료될 때까지 진행 중인 클록 주기와 함께 계속됩니다. RDSR 명령어 시퀀스는 그림 15를 참조하십시오.

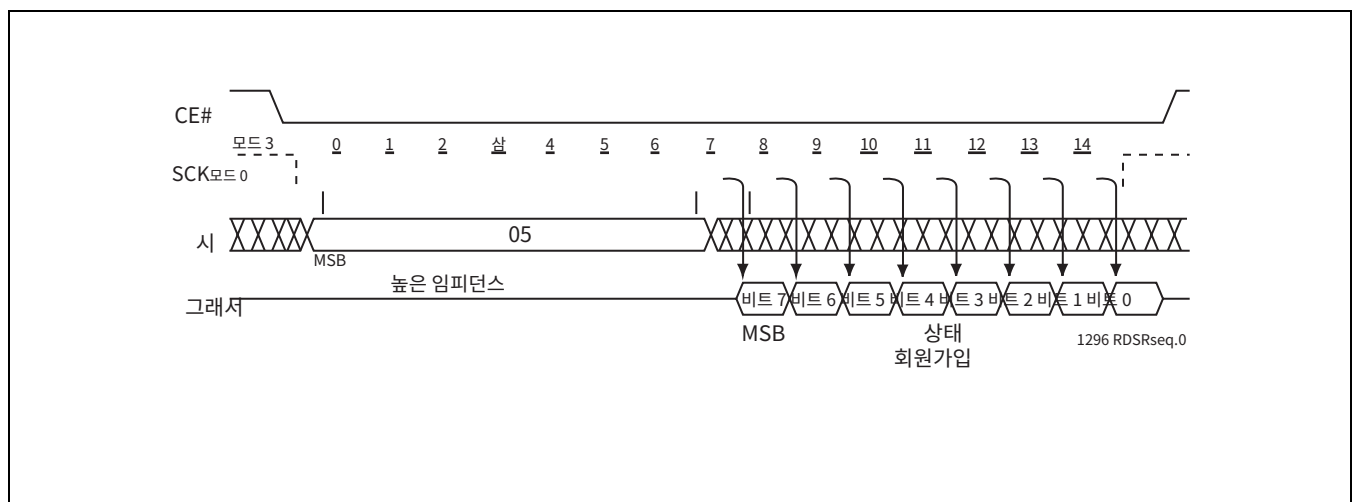


그림 15: READ-에스타투-아르 자형등록자(RDSR) 에스등가



## 쓰기 가능(WREN)

WREN(쓰기 활성화) 명령은 상태 레지스터의 쓰기 활성화 래치 비트를 1로 설정하여 쓰기 작업이 발생할 수 있도록 합니다. WREN 명령은 쓰기(프로그램/지우기) 작업 전에 실행해야 합니다. WREN 명령을 사용하여 다음을 실행할 수도 있습니다.

WRSR(Write-Status-Register) 명령어; 그러나 상태 레지스터의 쓰기 활성화 래치 비트는 WRSR 명령어의 상승 에지 CE#에서 지워집니다. WREN 명령이 실행되기 전에 CE#을 높게 구동해야 합니다.

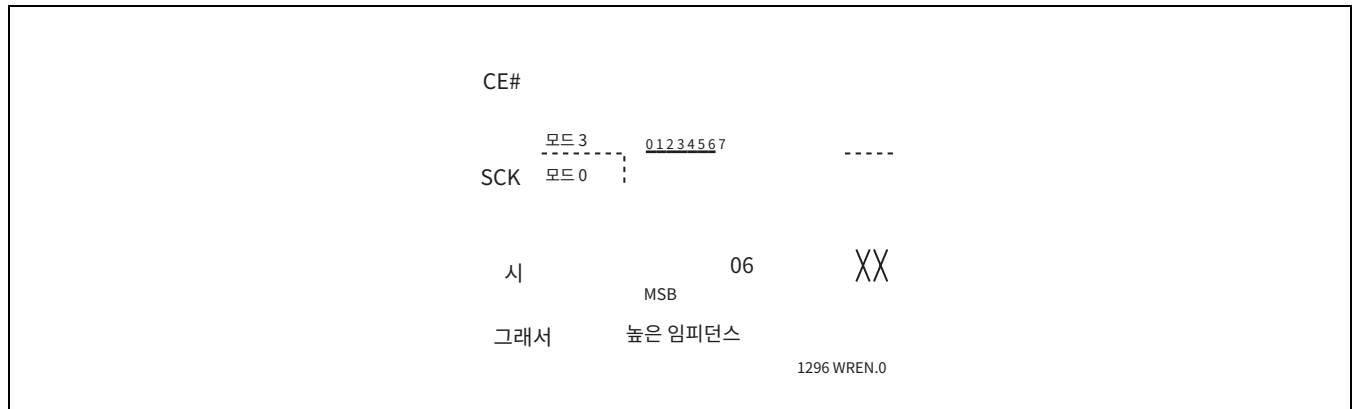


그림 16: W의식이자형네이블(렌)에스등가

## 쓰기 금지(WRDI)

쓰기 비활성화(WRDI) 명령은 쓰기 활성화 래치 비트와 AAI 비트를 0으로 재설정하여 새로운 쓰기 작업이 발생하지 않도록 합니다. WRDI 명령어는

진행 중인 프로그래밍 작업을 종료합니다. 진행 중인 모든 프로그램 작업은 T까지 계속될 수 있습니다. BPWRDI 명령어 실행 후 WRDI 명령이 실행되기 전에 CE#을 높게 구동해야 합니다.

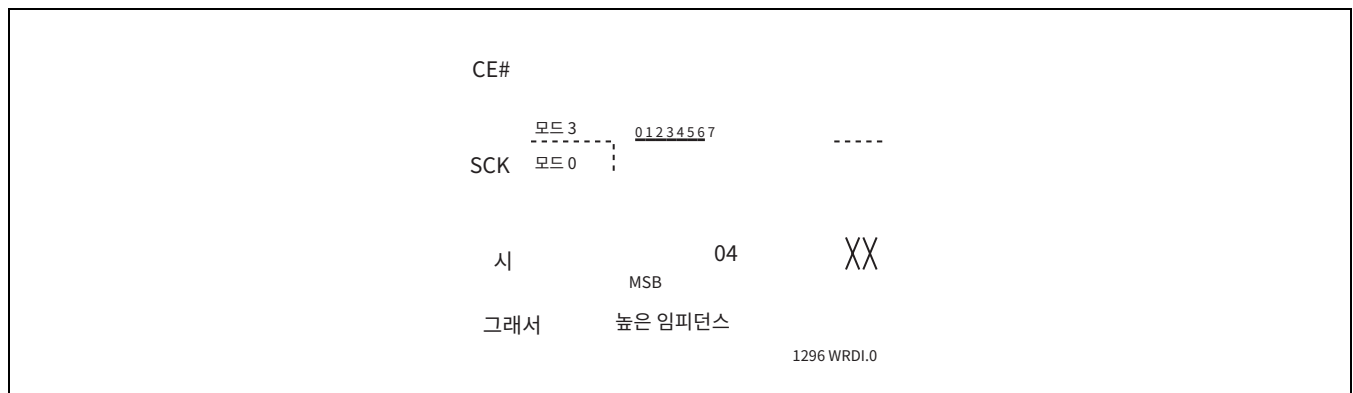


그림 17: W의식디가능(WRDI) 에스등가

## 활성화-쓰기-상태-등록(EWSR)

EWSR(Enable-Write-Status-Register) 명령어는 WRSR(쓰기 상태 레지스터) 명령어를 준비하고 변경을 위해 상태 레지스터를 엽니다. Write-Status-Register 명령어는 Enable-Write-Status-Register 명령어 실행 직후에 실행되어야 합니다. EWSR 명령의 이 2단계 명령 시퀀스는

WRSR 명령이 뒤따르는 명령은 상태 레지스터 값의 우발적인 변경을 방지하는 SDP(소프트웨어 데이터 보호) 명령 구조처럼 작동합니다. CE#은 EWSR 명령이 입력되기 전에 로우로 구동되어야 하며 EWSR 명령이 실행되기 전에 하이로 구동되어야 합니다.



## 데이터 시트

### 쓰기 상태 레지스터(WRSR)

Write-Status-Register 명령은 상태 레지스터의 BP3, BP2, BP1, BP0 및 BPL 비트에 새 값을 씁니다. CE#은 WRSR 명령의 명령 시퀀스가 입력되기 전에 로우로 구동되고 WRSR 명령이 실행되기 전에 하이로 구동되어야 합니다. EWSR 또는 WREN 및 WRSR 명령 시퀀스는 그림 18을 참조하십시오.

Write-Status-Register 명령어 실행은 WP#이 낮고 BPL 비트가 "1"로 설정된 경우 무시됩니다. WP#이 낮을 때 BPL 비트는 상태 레지스터를 잠그기 위해 "0"에서 "1"로만 설정할 수 있지만 "1"에서 재설정할 수는 없습니다.

"0"으로. WP#이 높으면 BPL 비트의 잠금 기능이 비활성화되고 상태 레지스터의 BPL, BP0, BP1 및 BP2 비트가 모두 변경될 수 있습니다. BPL 비트가 0으로 설정되거나 WP# 핀이 높게 구동되는 한( $V_{IH}$ ) WRSR 명령어 끝에서 CE# 핀이 로우에서 하이로 전환되기 전에 상태 레지스터의 비트는 모두 WRSR 명령어에 의해 변경될 수 있습니다. 이 경우 단일 WRSR 명령어는 BPL 비트를 "1"로 설정하여 상태 레지스터를 잠그고 동시에 BP0, BP1 및 BP2 비트를 변경할 수 있습니다. WP# 및 BPL 기능에 대한 요약 설명은 표 2를 참조하십시오.

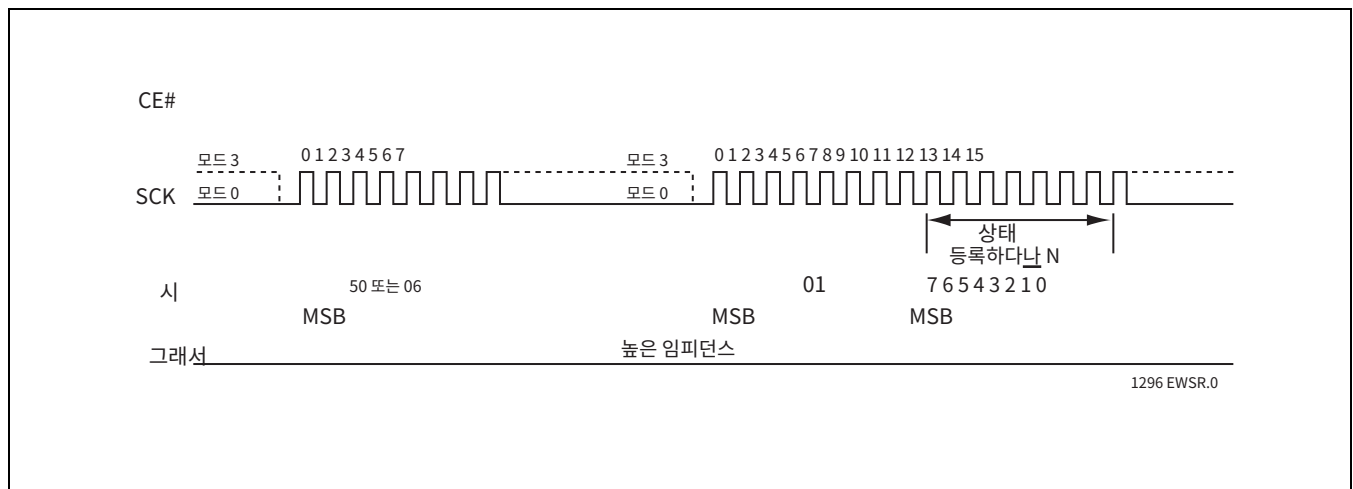


그림 18: E네이블-W의식-에스타투-아르 자형등록자(EWSR)또는  
승의식-이자형네이블(렌)그리고승의식-에스타투-아르 자형등록자(WRSR) 에스등가



# 8Mbit SPI 직렬 플래시 SST25VF080B

데이터 시트

## JEDEC 읽기-ID

JEDEC Read-ID 명령은 장치를 SST25VF080B로, 제조업체를 SST로 식별합니다. 디바이스 정보는 8비트 명령 9FH를 실행하여 읽을 수 있습니다. JEDEC Read-ID 명령에 따라 8비트 제조업체의 ID인 BFH가 장치에서 출력됩니다. 그 후 16비트 장치 ID가 SO 핀에서 이동됩니다. 바이트 1,

BFH는 제조업체를 SST로 식별합니다. 바이트 2, 25H는 메모리 유형을 SPI 직렬 플래시로 식별합니다. 바이트 3, 8EH는 장치를 SST25VF080B로 식별합니다. 명령어 시퀀스는 그림 19에 나와 있습니다. JEDEC ID 읽기 명령어는 데이터 출력 중 언제든지 CE#에서 로우에서 하이로의 전환에 의해 종료됩니다.

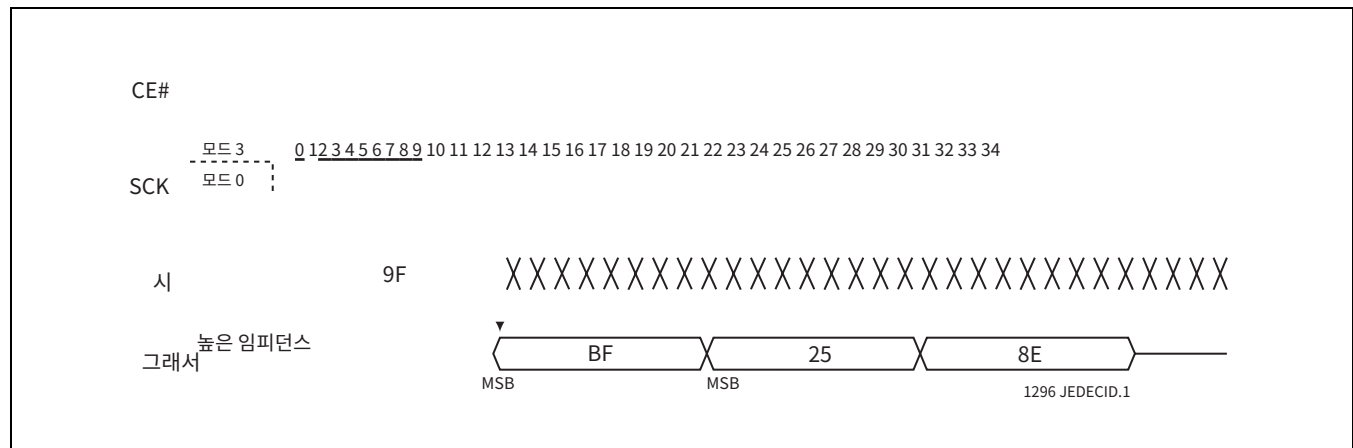


그림 19: JEDEC READ-ID S등가

표 6: JEDEC READ-ID DATA

제조업체 ID	장치 아이디	
	메모리 유형	기억 용량
바이트1	바이트 2	바이트 3
BFH	25시간	8EH

T6.0 1296



## 데이터 시트

### 읽기 ID(RDID)

Read-ID 명령어(RDID)는 장치를 SST25VF080B로, 제조업체를 SST로 식별합니다. 이 명령은 모든 SST25xFxxxA 장치와 역호환되며 여러 버전의 SPI 직렬 플래시 장치가 설계에 사용되는 경우 기본 장치 식별로 사용해야 합니다. 장치 정보는 8비트 명령(90H 또는 ABH)을 실행한 다음 주소 비트[A23-10].

Read-ID 명령에 따라 제조

터러의 ID는 주소 00000H에 있고 장치 ID는 주소 00001H에 있습니다. 장치가 ID 읽기 모드에 있으면 제조업체 및 장치 ID 출력 데이터는 CE#에서 로우에서 하이로의 전환에 의해 종료될 때까지 주소 00000H와 00001H 사이를 토글합니다.

장치 식별 데이터는 표 6 및 7을 참조하십시오.

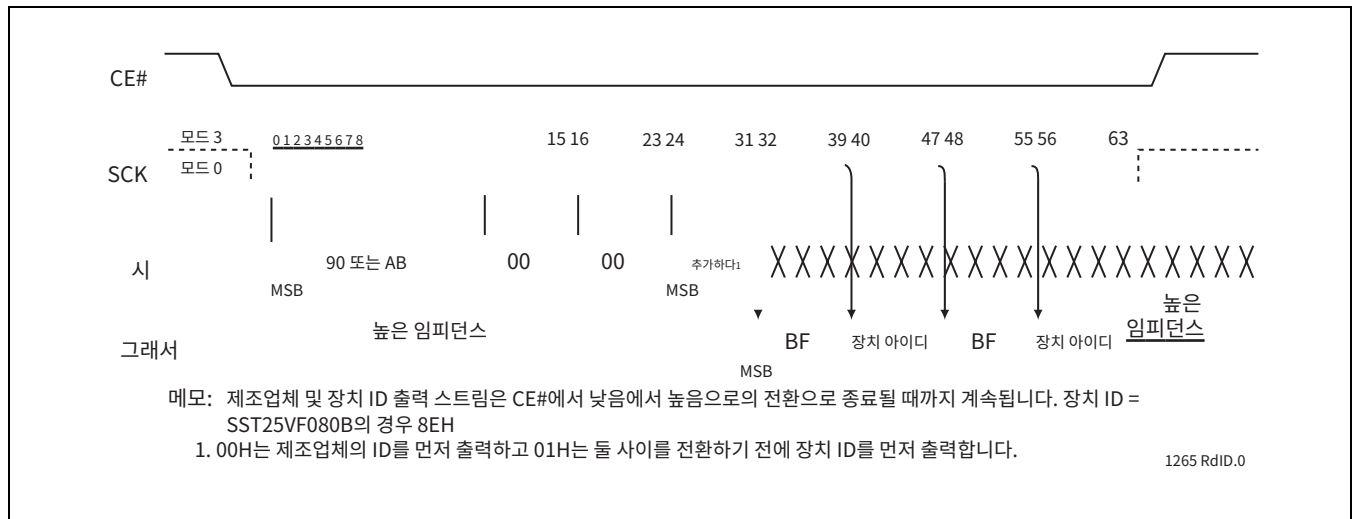


그림 20: READ-ID S등가

표 7: P제품나식별

	주소	데이터
제조업체 ID	00000시	BFH
장치 아이디 SST25VF080B	00001H	8EH

T7.0 1296



# 8Mbit SPI 직렬 플래시 SST25VF080B

데이터 시트

## 전기 사양

**절대 최대 응력 등급**("절대 최대 응력 등급"에 나열된 것보다 더 큰 조건을 적용하면 장치가 영구적으로 손상될 수 있습니다. 이것은 스트레스 등급일 뿐이며 이러한 조건 또는 이 데이터 시트의 작동 섹션에 정의된 것보다 더 큰 조건에서 장치의 기능적 작동은 암시되지 않습니다. 절대 최대 응력 등급 조건에 노출되면 장치 신뢰성에 영향을 줄 수 있습니다.)

바이어스 하의 온도 ..... -55°C ~ +125°C 보관 온도 ..... -65°C ~ +150°C 모든 핀의 DC 전압 대 접지 전위 ..... -0.5V ~  $V_{DD}$  접지 전위에 대한 모든 핀에서 +0.5V 과도 전압 (<20ns) ..... -2.0V ~  $V_{DD}+2.0V$  패키지 내전력( $T_T=25^\circ\text{C}$ ) ..... 1.0W 표면 실장 솔더 리플로 온도 ..... 10초 동안 260°C 출력 단락 전류<sup>1</sup> ..... 50mA

1. 출력이 1초 이상 단락되지 않습니다. 한 번에 하나 이상의 출력이 단락되지 않습니다.

### 영형작동 종아르 자형양주

범위	주변 온도	$V_{DD}$
광고	0°C ~ +70°C	2.7-3.6V
산업	-40°C ~ +85°C	2.7-3.6V

### AC 조건티동부 표준시

상승/하강 시간을 입력합니다.....
5ns 출력 부하 ..... 씨엘= 그림 30pF
25 및 26 참조

표 8: DC O작동 중씨특정

상징	모수	제한			시험 조건
		분	최대	단위	
$I_{DDR}$	전류 읽기		10	엄마	$CE\# = 0.1V_{DD}/0.9V_{DD}@25\text{MHz}$ , SO=개방
$I_{DDR2}$	전류 읽기		15	엄마	$CE\# = 0.1V_{DD}/0.9V_{DD}@50\text{MHz}$ , SO=개방
$I_{DDW}$	프로그램 및 지우기 전류		30	엄마	$CE\# = V_{DD}$
$I_{SB}$	대기 전류		20	$\mu\text{A}$	$CE\# = V_{DD}$ , $V_E = V_{DD}$ 또는 브이볼 여름 시즌
$I_{RI}$	입력 누설 전류		1	$\mu\text{A}$	$V_E = \text{GND}$ 에서 $V_{DD}$ , $V_{DD} = V_{DD}\text{맥스}$ $V_{\text{밖으}}$
$I_{BARR}$	출력 누설 전류		1	$\mu\text{A}$	$\text{로} = \text{GND}$ 에서 $V_{DD}$ , $V_{DD} = V_{DD}\text{최대}$
$V_{IL}$	입력 저전압		0.8	V	$V_{DD} = V_{DD}\text{분}$
$V_{IH}$	입력 고전압	0.7 $V_{DD}$		V	$V_{DD} = V_{DD}\text{최대}$
$V_{OL}$	출력 저전압		0.2	V	$I_{OL} = 100\mu\text{A}$ , $V_{DD} = V_{DD}\text{최소}$ 나
$V_{OL2}$	출력 저전압		0.4	V	$I_{OL} = 1.6\text{mA}$ , $V_{DD} = V_{DD}\text{최소}$ 나오
$V_O$	출력 고전압	$V_{DD}-0.2$		V	$I_{OL} = -100\mu\text{A}$ , $V_{DD} = V_{DD}\text{분}$

T8.0 1296

표 9: R추천에스시스템POWER-위로TIMINGS

상징	모수	최저한의	단위
$t_{PU-READ}$ <sup>1</sup>	$V_{DD}\text{최소}$ 판독 작업 $V_{DD}\text{최소}$ 쓰	10	$\mu\text{s}$
$t_{PU-쓰기}$ <sup>1</sup>	기 작업	10	$\mu\text{s}$

T9.0 1296

1. 이 매개변수는 초기 검증과 이 매개변수에 영향을 줄 수 있는 설계 또는 프로세스 변경 후에만 측정됩니다.



# 8Mbit SPI 직렬 플래시 SST25VF080B

## 데이터 시트

**표 10: C용량**( $T_A = 25^\circ\text{C}$ ,  $f = 1\text{MHz}$ , 다른 핀은 열림)

모수	설명	테스트 조건	최고
$C_{out}^1$	출력 핀 커패시턴스	$V_{out} = 0V$	12pF
$C_{in}^1$	입력 용량	$V_{in} = 0V$	6pF

T10.0 1296

1. 이 매개변수는 초기 검증과 이 매개변수에 영향을 줄 수 있는 설계 또는 프로세스 변경 후에만 측정됩니다.

**표 11: R자격씨특정**

상징	모수	최소사양	단위	시험 방법
$N_{prog}^1$	지구력	10,000	주기	JEDEC 표준 A117
$t_{BR}^1$	데이터 보존	100	연령	JEDEC 표준 A103
$N_{TH}^1$	래치 업	$100 + N_{DD}$	엄마	JEDEC 표준 78

T11.0 1296

1. 이 매개변수는 초기 검증과 이 매개변수에 영향을 줄 수 있는 설계 또는 프로세스 변경 후에만 측정됩니다.

**표 12: AC20작동 중씨특정**

상징	모수	25MHz		50MHz		단위
		분	최대	분	최대	
$f_{CLK}^1$	직렬 클럭 주파수		25		50	메가헤르츠
$t_{SCKH}$	직렬 클럭 높은 시간 직렬	18		9		NS
$t_{SCKL}$	클럭 낮은 시간	18		9		NS
$t_{SCKR}^2$	직렬 클럭 상승 시간(슬루율) 직렬 클럭	0.1		0.1		V/ns
$t_{SCKF}$	하강 시간(슬루율) CE# 활성 설정 시간	0.1		0.1		V/ns
$t_{CES}^3$		10		5		NS
$t_{CEH}^3$	CE# 활성 유지 시간 CE# 비활성	10		5		NS
$t_{CHS}^3$	설정 시간 CE# 비활성 유지 시간	10		5		NS
$t_{CHH}^3$	CE# 높은 시간	10		5		NS
$t_{CPH}$		100		50		NS
$t_{CHZ}$	CE# High-High-Z 출력 SCK		15		8	NS
$t_{CLZ}$	Low-Low-Z 출력 데이터 인 설	0		0		NS
$t_{DS}$	정 시간	5		2		NS
$t_{DH}$	Data In Hold Time HOLD# Low	5		5		NS
$t_{HLS}$	설정 시간 HOLD# High 설정 시간	10		5		NS
$t_{HHS}$	HOLD# Low Hold 시간 HOLD#	10		5		NS
$t_{HLH}$	High Hold 시간 HOLD# Low에서	10		5		NS
$t_{Hx}$	High-Z 출력 HOLD# High에서	10		5		NS
$t_{HEHx}$	Low-Z 출력 SCK에서 출력 Hold 변		20		8	NS
$t_{LZ}$	경 SCK에서 출력 유효		15		8	NS
$t_{IO}$		0		0		NS
$t_{V}$			15		8	NS
$t_{남동}$	섹터 삭제		25		25	ms
$t_{BE}$	블록 지우기		25		25	ms
$t_{SCE}$	칩 지우기		50		50	ms
$t_{BP}$	바이트 프로그램		10		10	μs

T12.0 1296

- 읽기 명령 03H의 최대 클럭 주파수는 25MHz입니다.
- 최대 상승 및 하강 시간은 T에 의해 제한될 수 있습니다.  $t_{SCKH}$  그리고  $t_{SCKL}$  요구 사항
- SCK 기준.

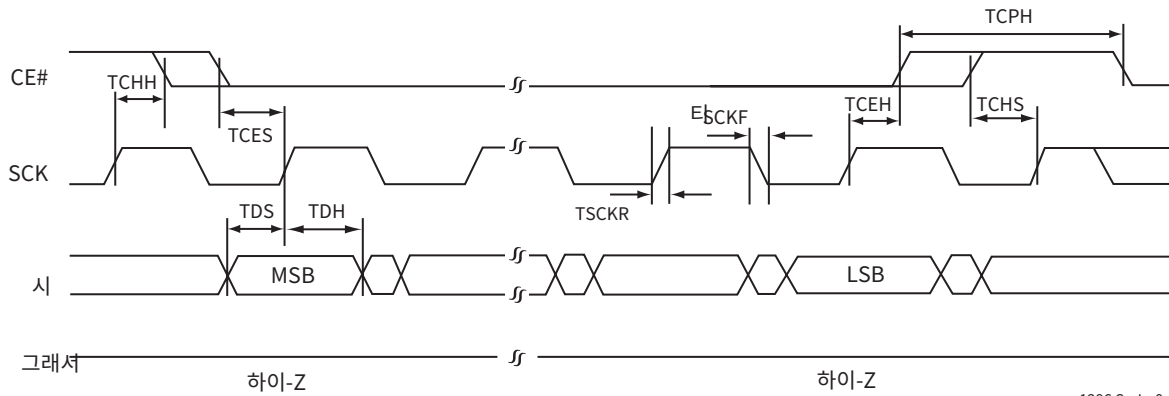


그림 21: S에리얼나PUT이미디어이그램

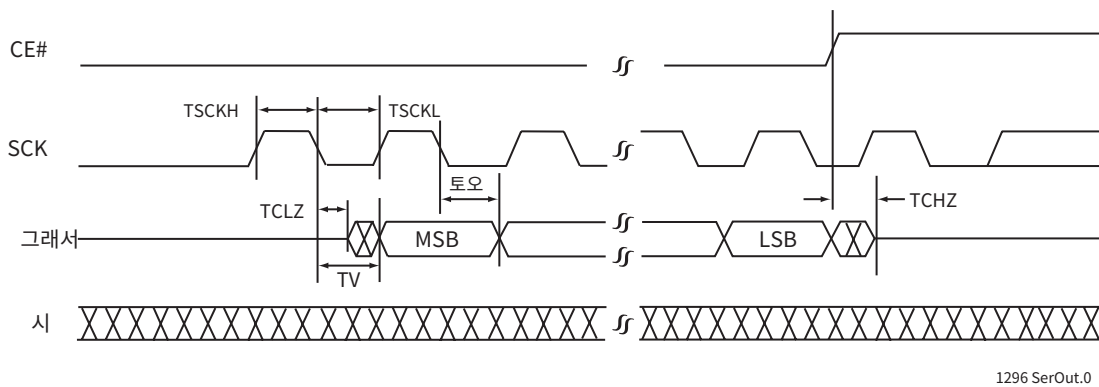


그림 22: S에리얼영형UTPUT이미디어이그램

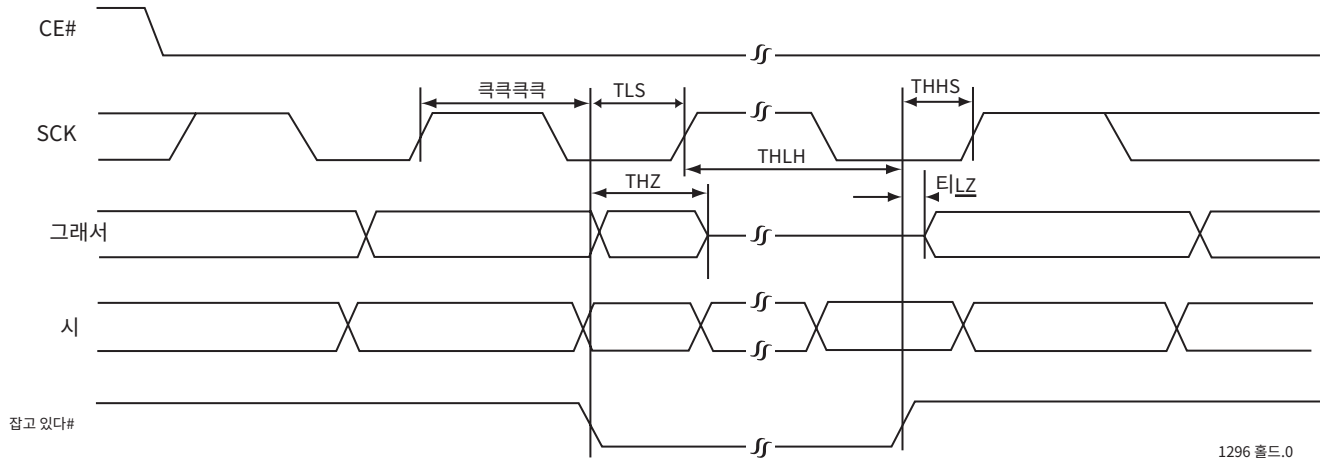


그림 23: H낮은티이미디아이그램

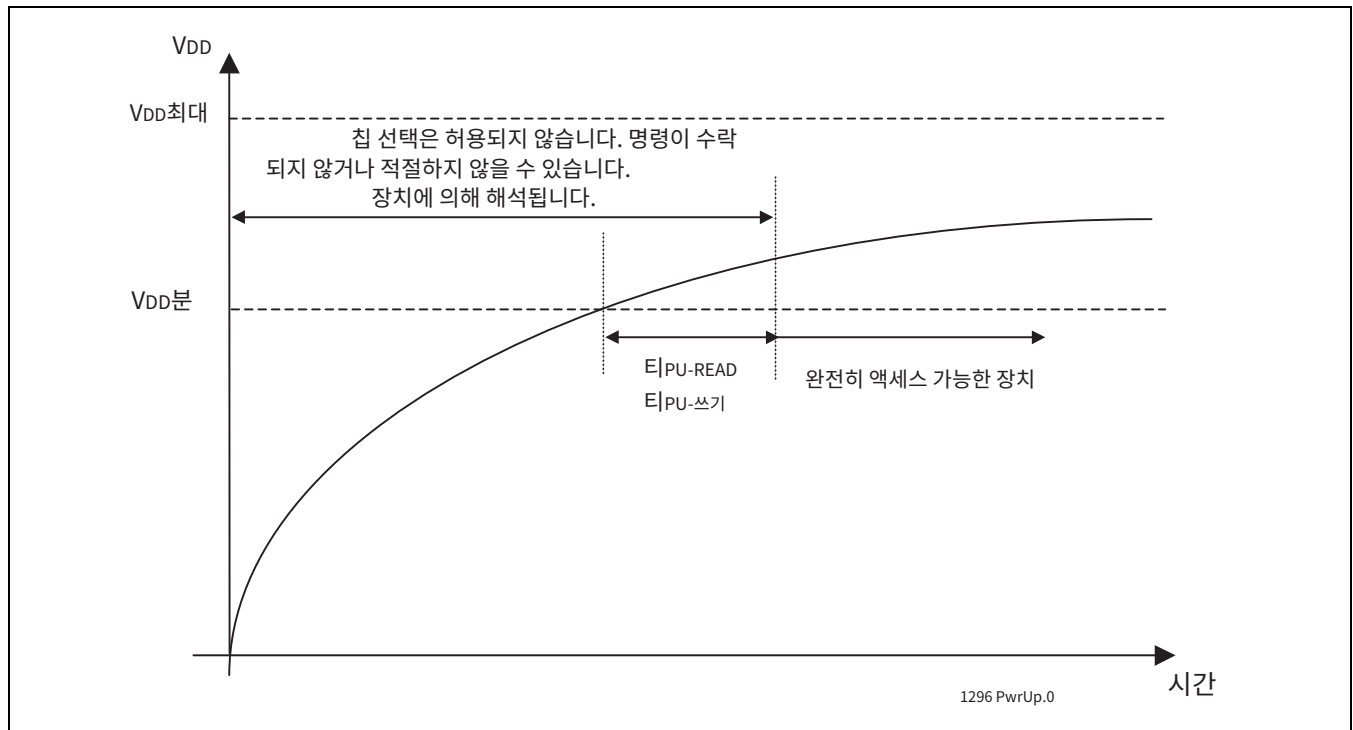
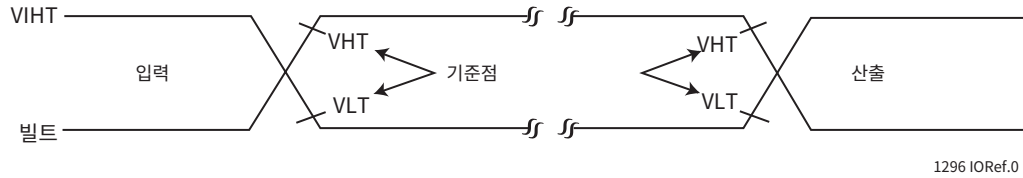


그림 24: POWER-위로티이미디아이그램





AC 테스트 입력은 V에서 구동됨  $V_{IHT}(0.9V_{DD})$  논리 "1" 및  $V_{ILT}(0.1V_{DD})$  논리 "0"의 경우. 입력 및 출력에 대한 측정 기준점은 V입니다.  $V_{IHT}(0.6V_{DD})$  및  $V_{ILT}(0.4V_{DD})$ . 입력 상승 및 하강 시간(10%↔90%)는 5ns 미만입니다.

메모:  $V_{HT}$  - V높은테스트  
 $V_{LT}$  - V낮은테스트  $V_{IHT}$  - V입력  
 높은 테스트  $V_{ILT}$  - V입력낮음  
 테스트

그림 25: AC INPUT/영형UTPUT아르 자형레퍼런스승AVEFORMS

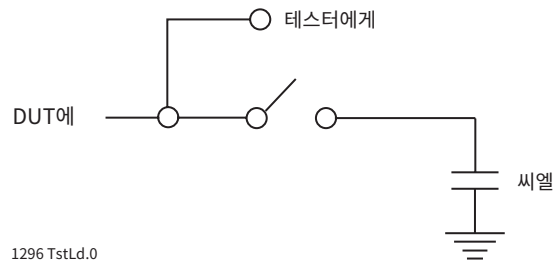
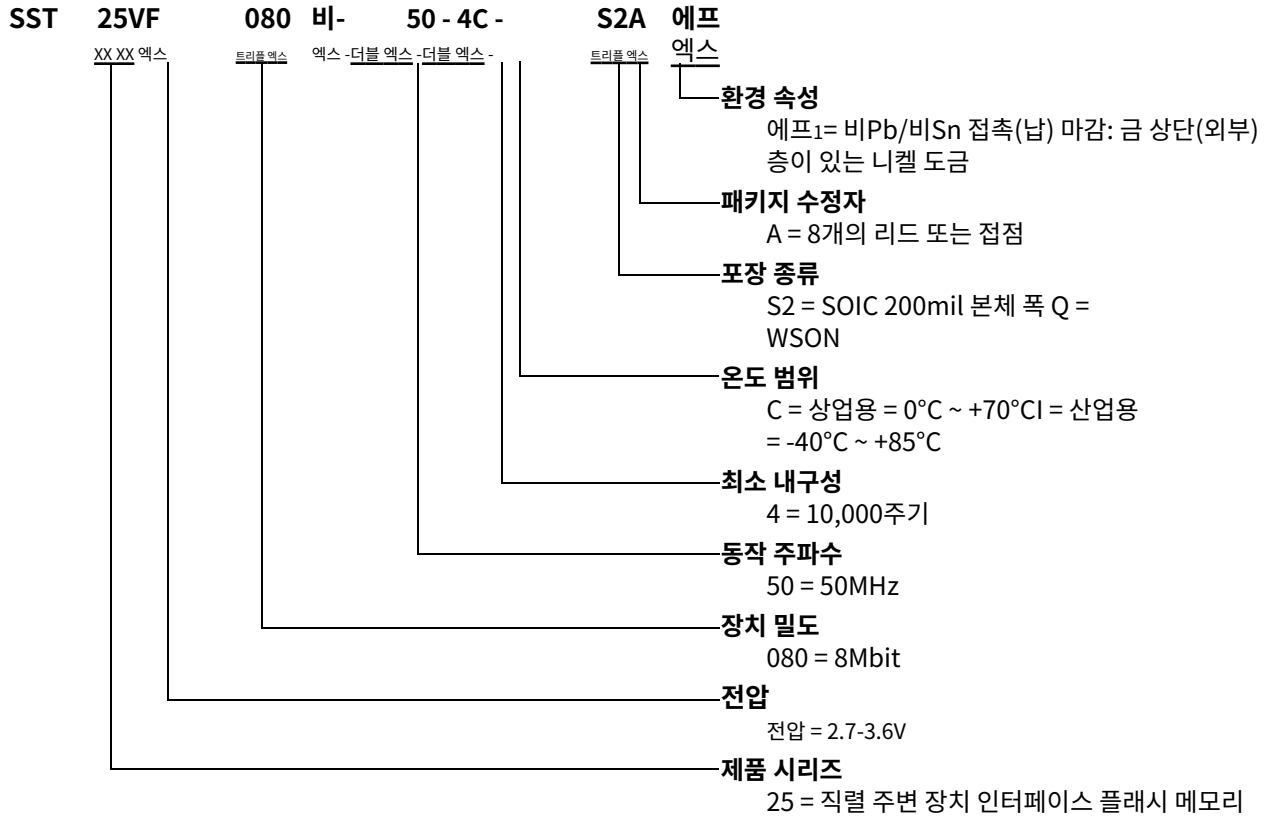


그림 26: AT동부 표준시엘오드이자형예시



데이터 시트

## 제품 주문 정보



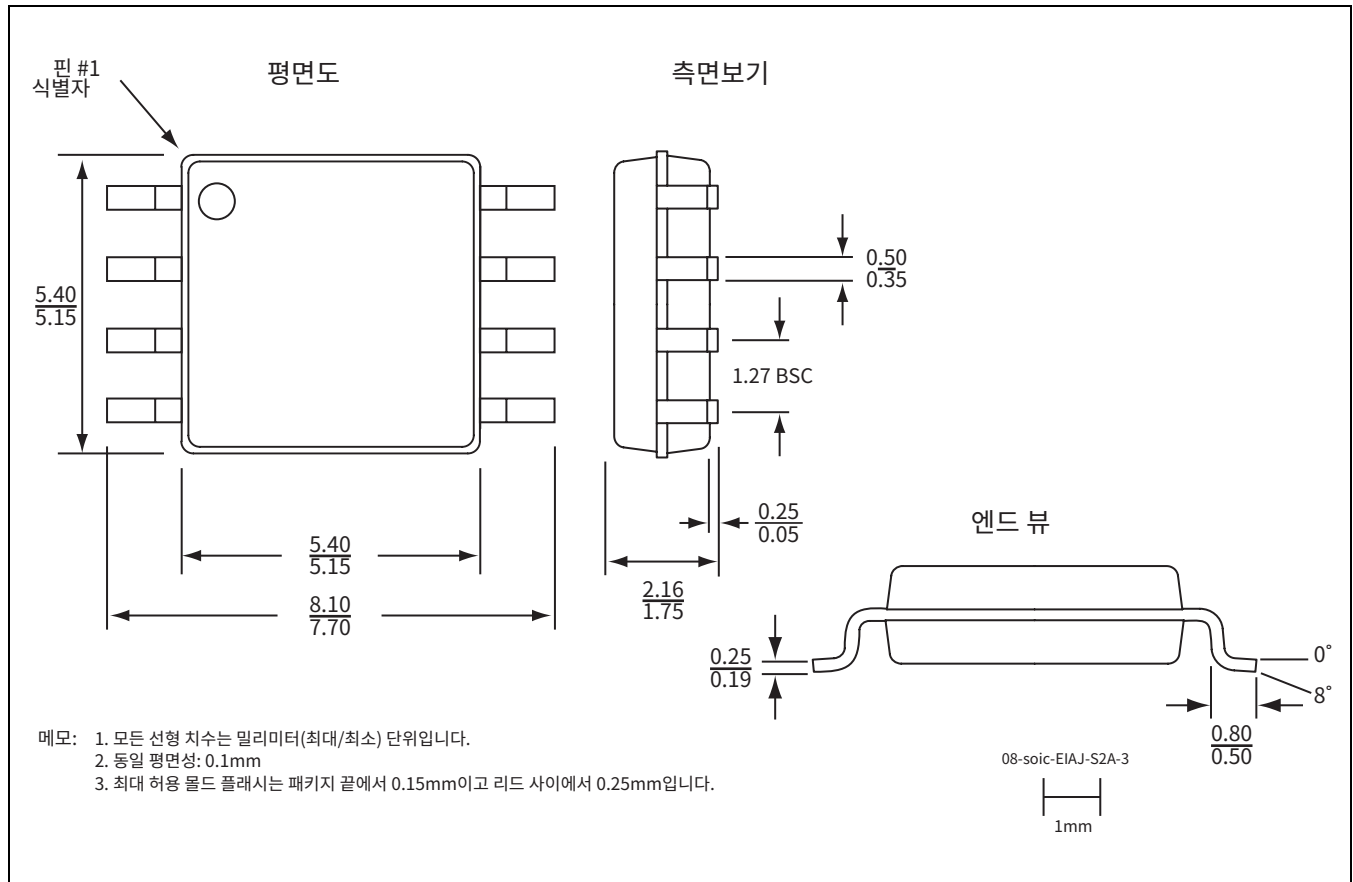
1. 환경 접미사 "F"는 비Pb/비Sn 솔더를 나타냅니다. SST 비Pb/비Sn 솔더 장치는 "RoHS 준수"입니다.

### SST25VF080B의 유효한 조합

SST25VF080B-50-4C-S2AF	SST25VF080B-50-4C-QAF
SST25VF080B-50-4I-S2AF	SST25VF080B-50-4I-QAF

**메모:** 유효한 조합은 대량 생산 중이거나 대량 생산될 제품입니다. SST 영업 상담 유효한 조합의 가용성을 확인하고 새로운 조합의 가용성을 결정하는 대리인.

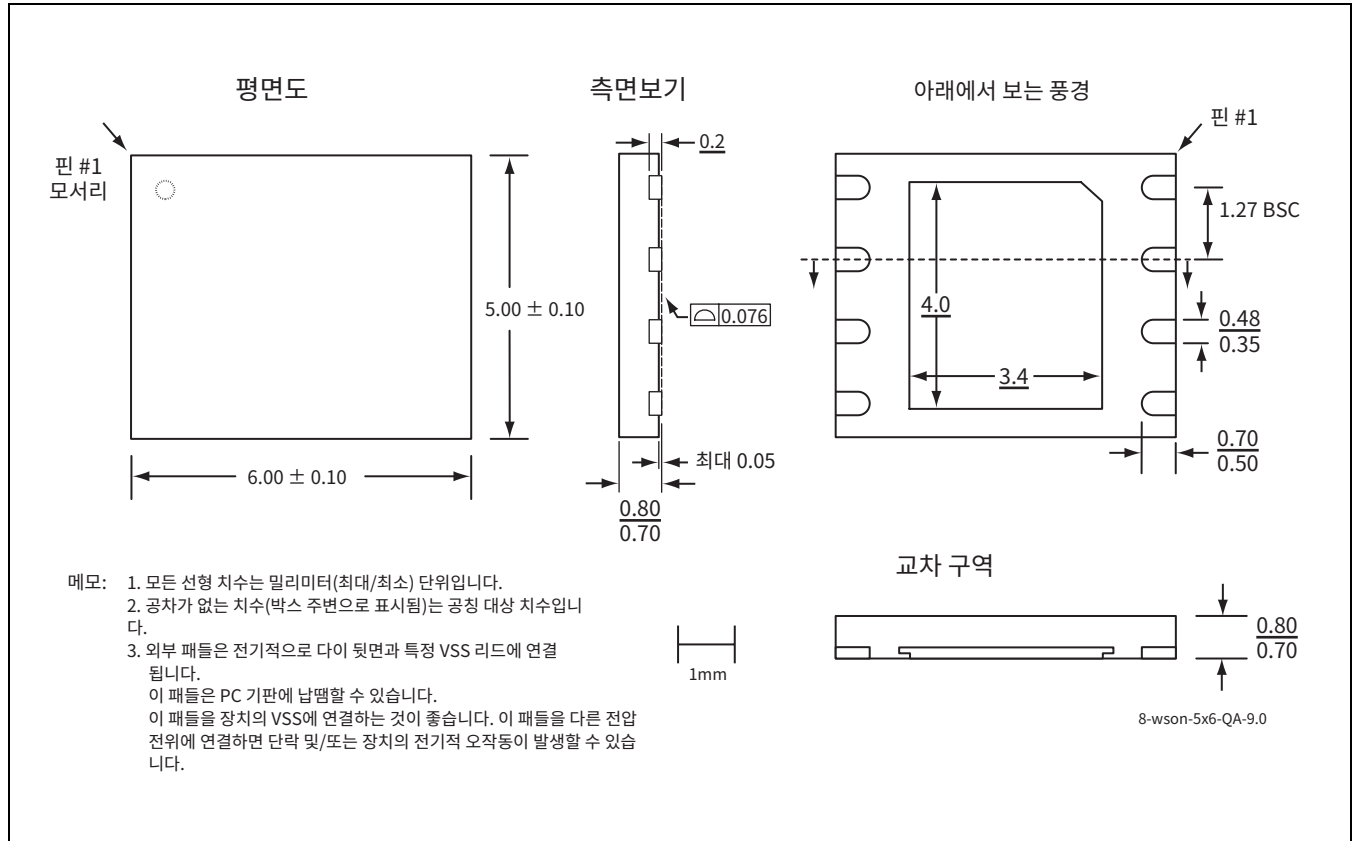
포장 다이어그램



8-선두에스소핑 센터영형개요나통합씨회로(SOIC) 200MIL 본체 폭(5.2MM X8MM) SST P패키지씨송사: S2A



데이터 시트



8-연락하다V에리-매우-얇은에스쇼핑 센터영형개요N영형-선두(WSON) SST 피  
패키지씨송시: 품질보증

표 13: R에비전시간이스토리

숫자	설명	날짜
00	• 데이터 시트의 최초 릴리스	2005년 9월
01	• 문서를 데이터 시트로 마이그레이션 • 업데이트된 표면 실장 솔더 리플로우 온도 정보	2006년 1월