

实 验 报 告

0607

班 组

实验名称 任意进制计数器设计

91610406737

姓名 许晓明 同组人

日期 年 月 日

一、实验名称：任意进制计数器设计

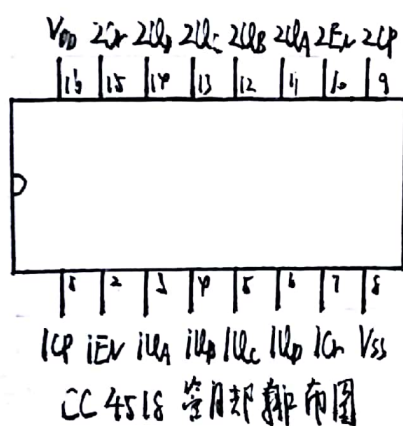
二、实验要求

(1) 绘制 CC4518 BCD 码计数器的工作波形。

(2) 用 74LS161 四位二进制计数器设计完成模 11 计数器，要求计数顺序为：0-5-6-11

三、实验设备

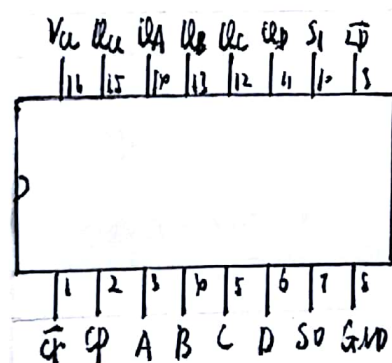
(1) CC4518 集成芯片及其管脚排列图，功能表。



功能	输入			输出			
	Cr	CP	EN	QD	QC	QB	QA
清零	1	X	X	0	0	0	0
计数	0	↑	1	BCD 码加法计数器			
保持	0	X	0	保持			
计数	0	0	↓	BCD 码加法计数器			
保持	0	1	X	保持			

CC4518 逻辑功能表

(2) 74LS161 集成芯片管脚排列图，功能表



功能	输入								输出				
	CP	CP	LD	S1	S0	D	C	B	A	QD	QC	QB	QA
清零	X	0	X	X	X	X	X	X	X	0	0	0	0
计数	↑	1	0	1	1	D	C	B	A	D	C	B	A
保持	X	1	1	0	1	X	X	X	X	不变			
保持	X	1	1	1	0	X	X	X	X	不变			

(3) 双踪示波器

(4) 74LS00 集成芯片管脚排列图及功能表

实 验 报 告

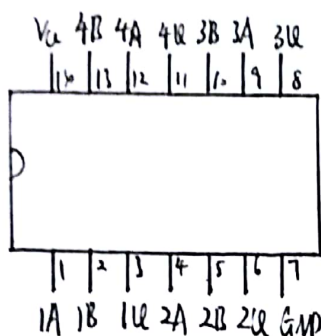
9161 04090732

0401 班 组

姓名 许朕明 同组人

实验名称

日期 年 月 日



74LS00 管脚排列图

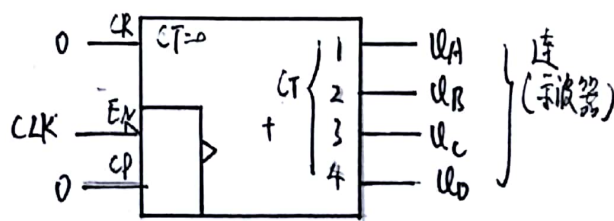
输入		输出
A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

74LS00 逻辑功能表

四. 实验步骤

(1). 绘制 74LS18 BCD 计数器工作波形

分析 74LS18 逻辑功能表, 以 EN 端为时钟脉冲输入端, 则 CP 端为低电平, 逻辑图如下, 连线示意图见实验结果。



(2). 用 74LS161 四位二进制计数器设计完成模十计数器, 计数顺序为 0-5 → 8-11:

1. 同步置数实现 5 → 8 的跳转:

置数端的置数为 8: $DCBA = 1000$

为实现 5 → 8, 当计数为 5: $Q_D Q_C Q_B Q_A = 1001$ 时, \overline{LD} 置数, 即

$$\overline{LD} = \overline{Q_D Q_A}$$

2. 异步清零实现 11 → 0 的跳转:

为实现 11 → 0, 当计数为 12 (11 需保留): $Q_D Q_C Q_B Q_A = 1100$ 时, \overline{CR} 置零, 即 $\overline{CR} = \overline{Q_D Q_C}$

实验报告

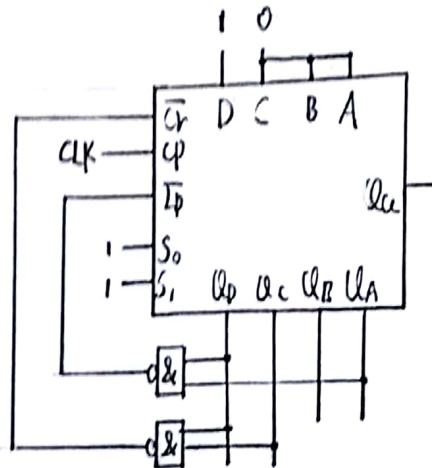
班 组

实验名称

916104060733
姓名 许晓明 同组人

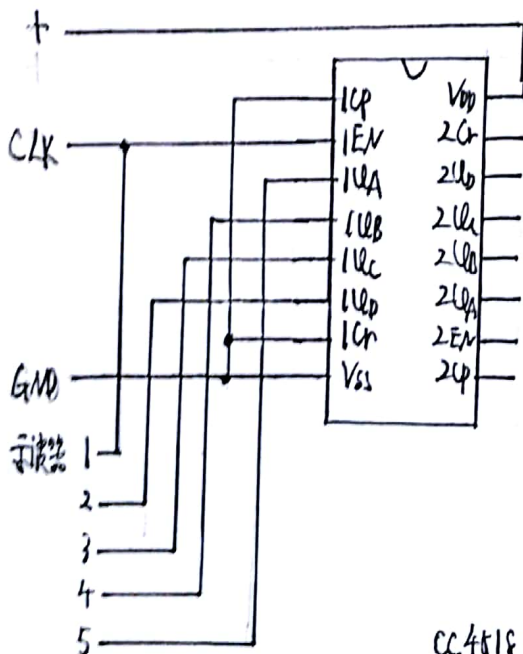
日期 年 月 日

3. 根据表达式, 确定逻辑图, 直线示意图见实验结果



五. 实验结果

1) 绘制 CC4518 BCD 码计数器工作波形连线图及波形



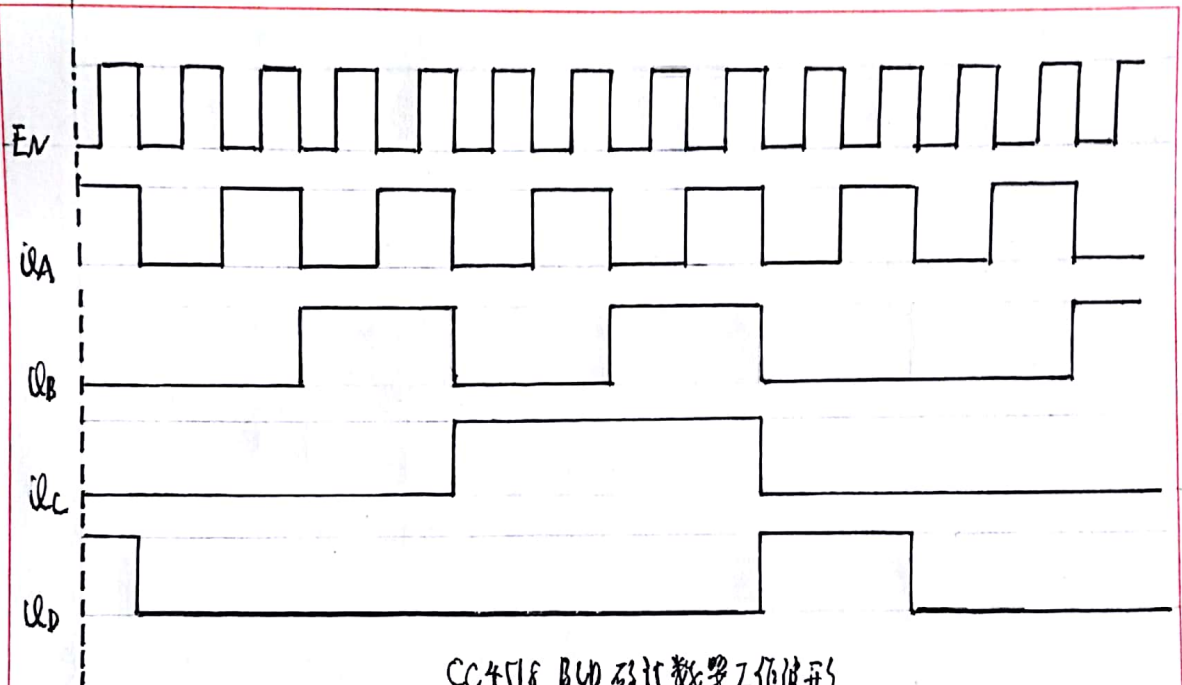
CC4518 BCD 码计数器工作连线图

实验报告

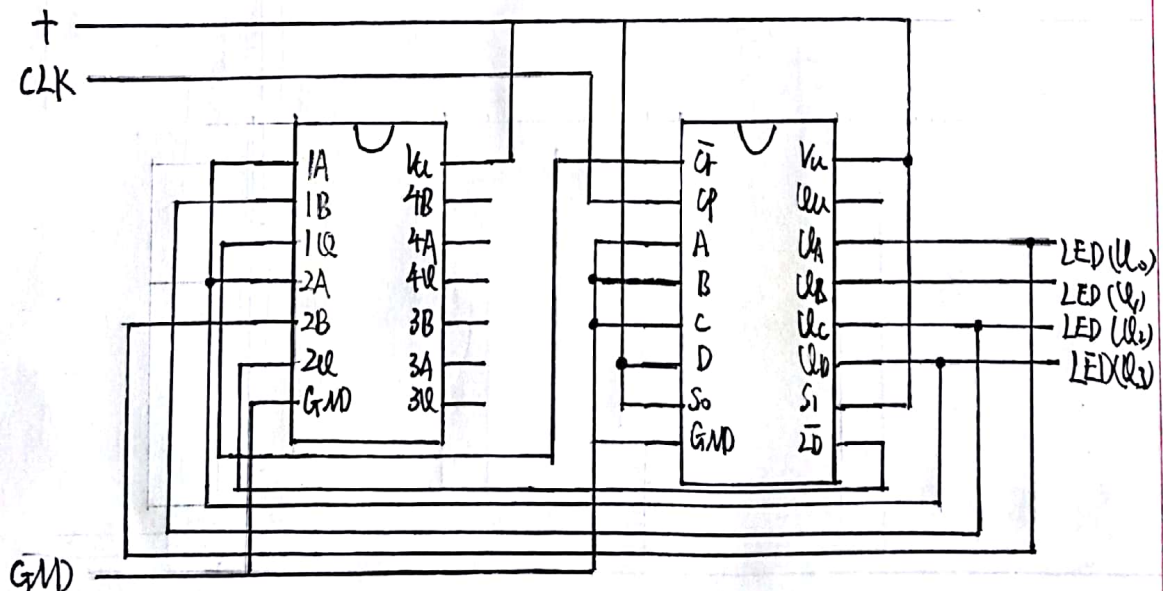
91610809738

班 组
实验名称

姓名 许晓朋 同组人
日期 年 月 日



(2) 用74LS161 设计完成模十计数器, 要求计数顺序为 0-9-0-9-11



实验报告

916104060733p

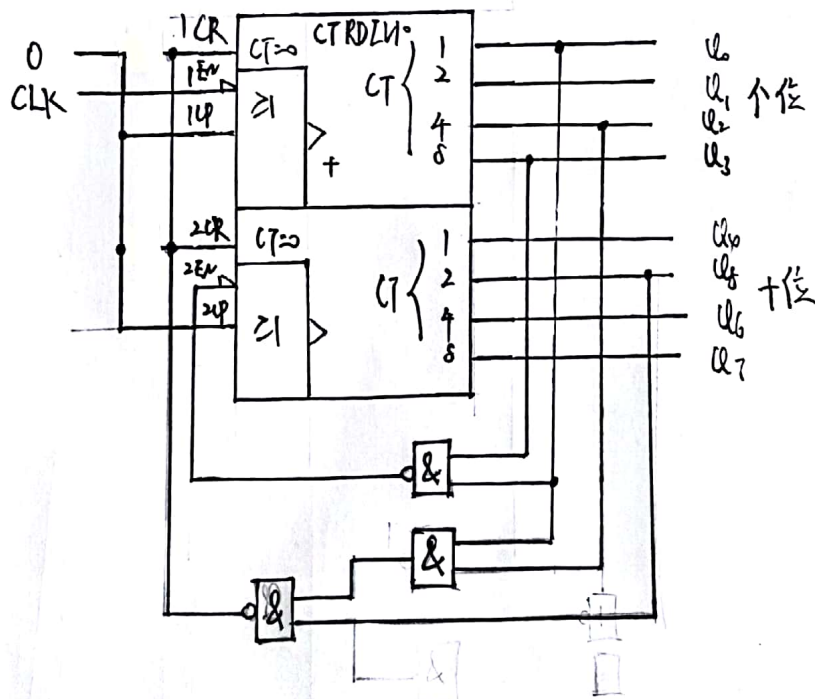
班 组
实验名称

姓名 许晓明 同组人
日期 年 月 日

六、思考题解答

用CL4518 BCD码计数器实现模24计数器,能用几种方法,试给出实现计数器的逻辑图。

答:要实现模24计数器,可以有 $2 \times 2 = 4$ 种方法,区别是本位的信号输入可以是EN端或CP端;进位信号的高位输入也可以是EN端或CP端,下面给出本位信号与进位高位信号均输入EN端的情况。



七、实验心得

1、对集成电路相关功能的了解是实验能否正常、快速地完成实验的重要原因,了解集成电路的功能,并尤其是不同接线情况下的不同功能,对于快速、正确地设计目标电路,掌握排查电路中出现的问题有极大的帮助。