



电子电路综合设计



直接数字频率合成器

Direct Digital Frequency Synthesizer



一、设计内容

二、设计原理

三、设计要求

四、设计报告要求

参考教材

EDA技术与实验（第2版），机械工业出版社，2013年。



一、设计内容

设计一个频率及相位均可控制的具有正弦和余弦输出的**直接数字频率合成器**（Direct Digital Frequency Synthesizer 简称DDFS或**DDS**）。

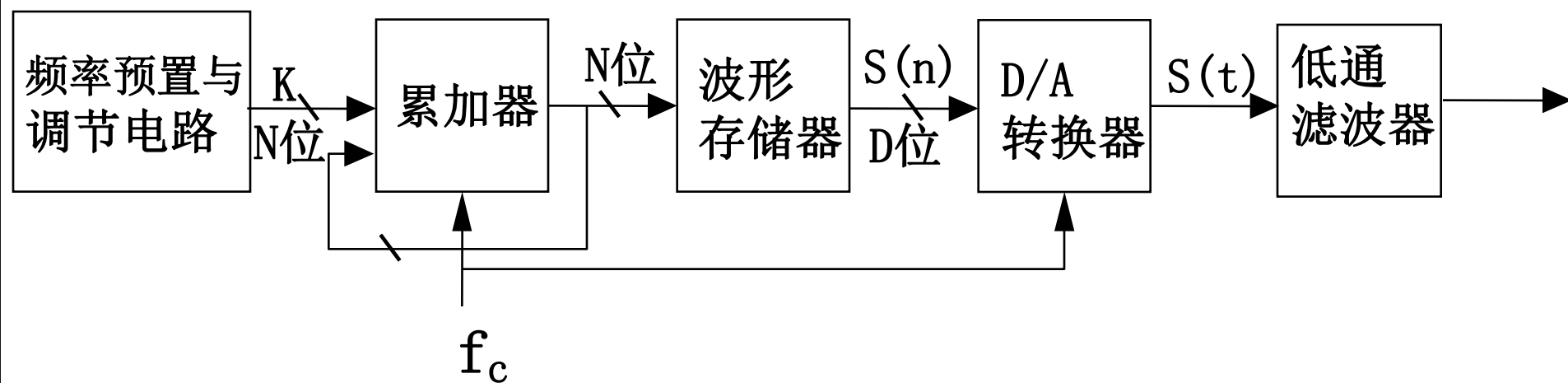


二、设计原理

1、概念

直接数字频率合成器 (Direct Digital Frequency Synthesizer) 是一种基于全数字技术, 从相位概念出发直接合成所需波形的一种频率合成技术。

2、DDS的组成及工作原理



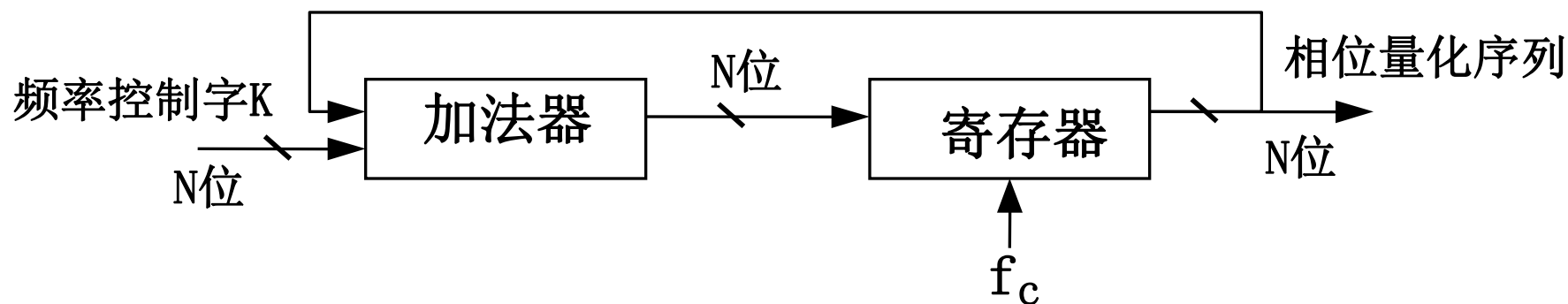


(1) 频率预置与调节电路

作用：实现频率控制量的输入；

不变量 K 被称为相位增量，也叫**频率控制字**。

(2) 累加器



相位累加器的组成= N位加法器+N位寄存器

相位累加器的作用：在时钟的作用下，进行相位累加

注意：当相位累加器累加满量时就会产生一次溢出，完成一个周期性的动作。



思考题:

1、产生的信号频率是多大？

DDS的输出频率为： $f_0 = f_c K / 2^N$ (f_c 为基准时钟频率， N 为累加器的位数)

2、产生的信号频率范围是多少？

DDS输出的最低频率 $K=1$ 时 $f_c / 2^N$

DDS输出的最高频率 Nyquist采样定理决定，即 $f_c / 2$ ，
 K 的最大值为 2^{N-1}

结论：只要 N 足够大，DDS可以得到很细的频率间隔。
要改变DDS的输出频率，只要改变频率控制字 K 即可。

(3) 波形存储器



作用：进行波形的相位—幅值转换。

原理：

ROM的N位地址

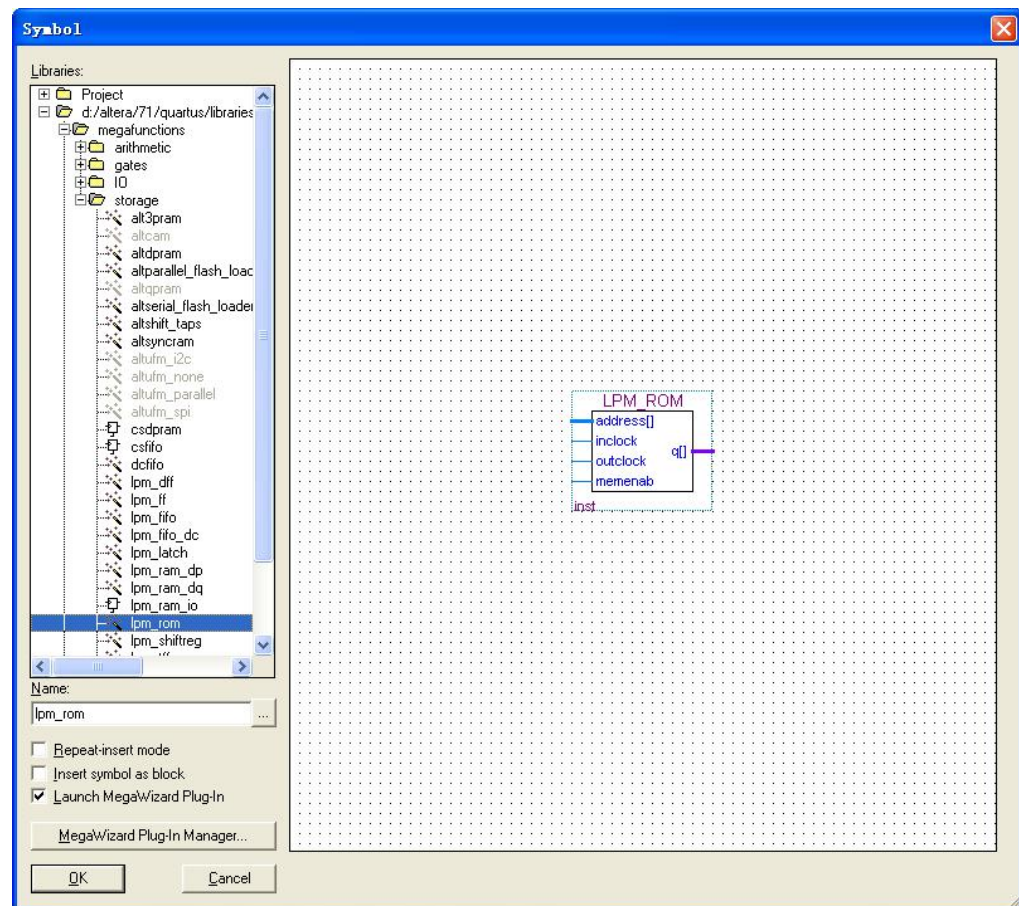
把 0° — 360° 的正弦角度离散成具有 2^N 个样值的序列

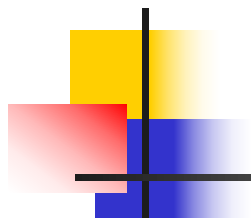
ROM的D位数据位

则 2^N 个样值的幅值量化为D位二进制数据

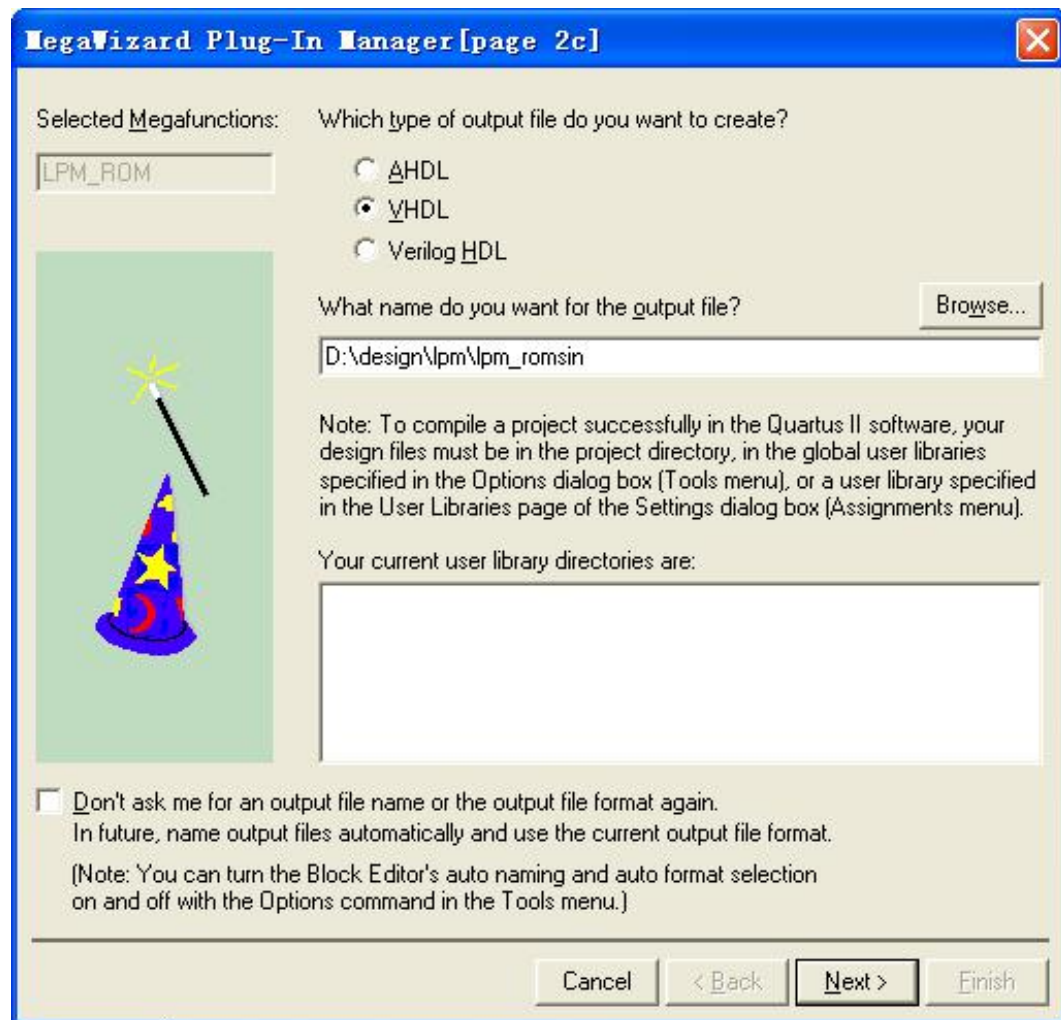
下面介绍波形存储器的配置：

在已打开的图形编辑器中，双击空白处，出现如图所示的对话框，在**Megafunctions**选择页，选择**storage**下的**lpm_rom**。



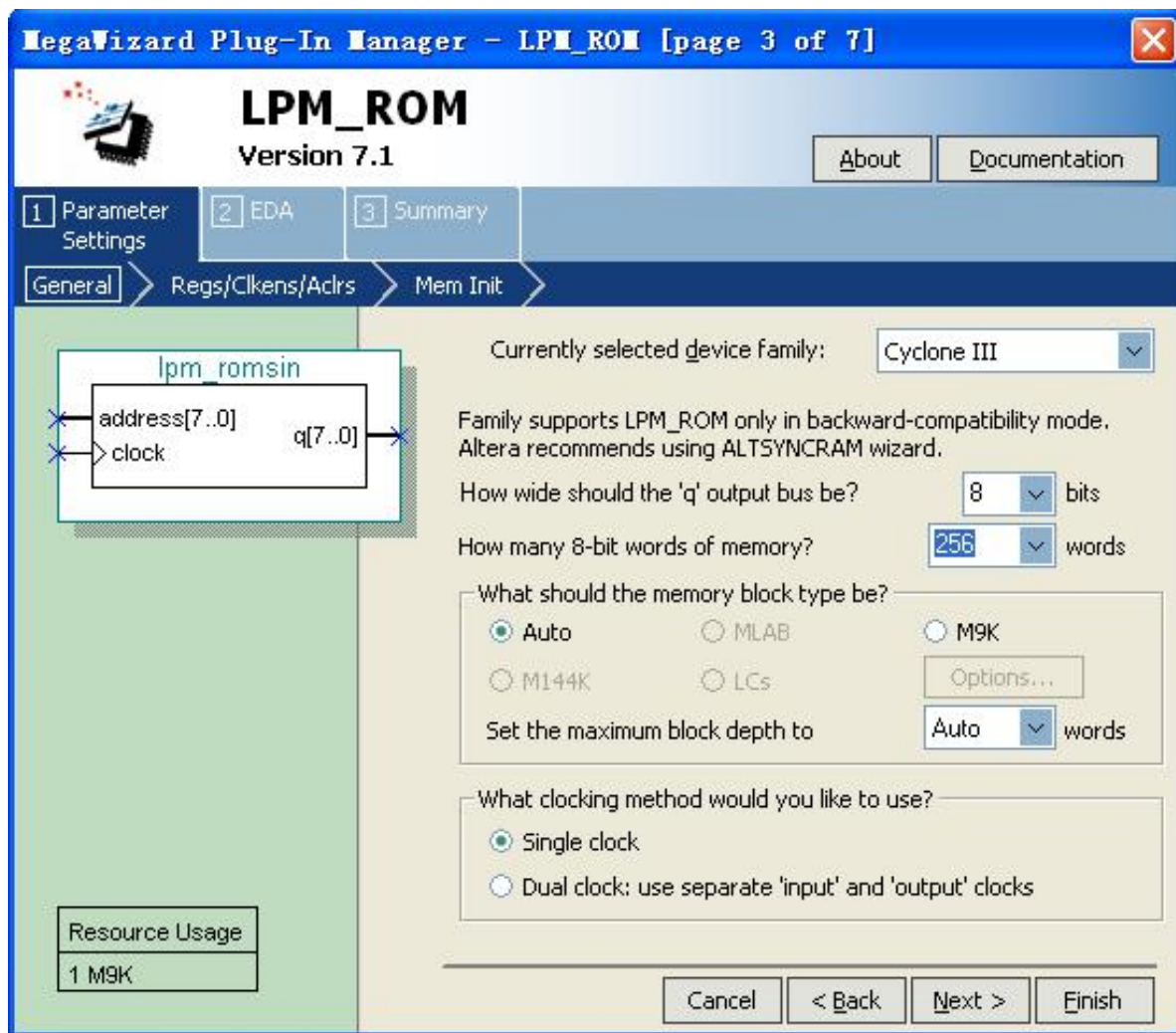


单击**OK**确定后，出现如图所示。选择**VHDL**语言方式，输入文件存放的路径和文件名。

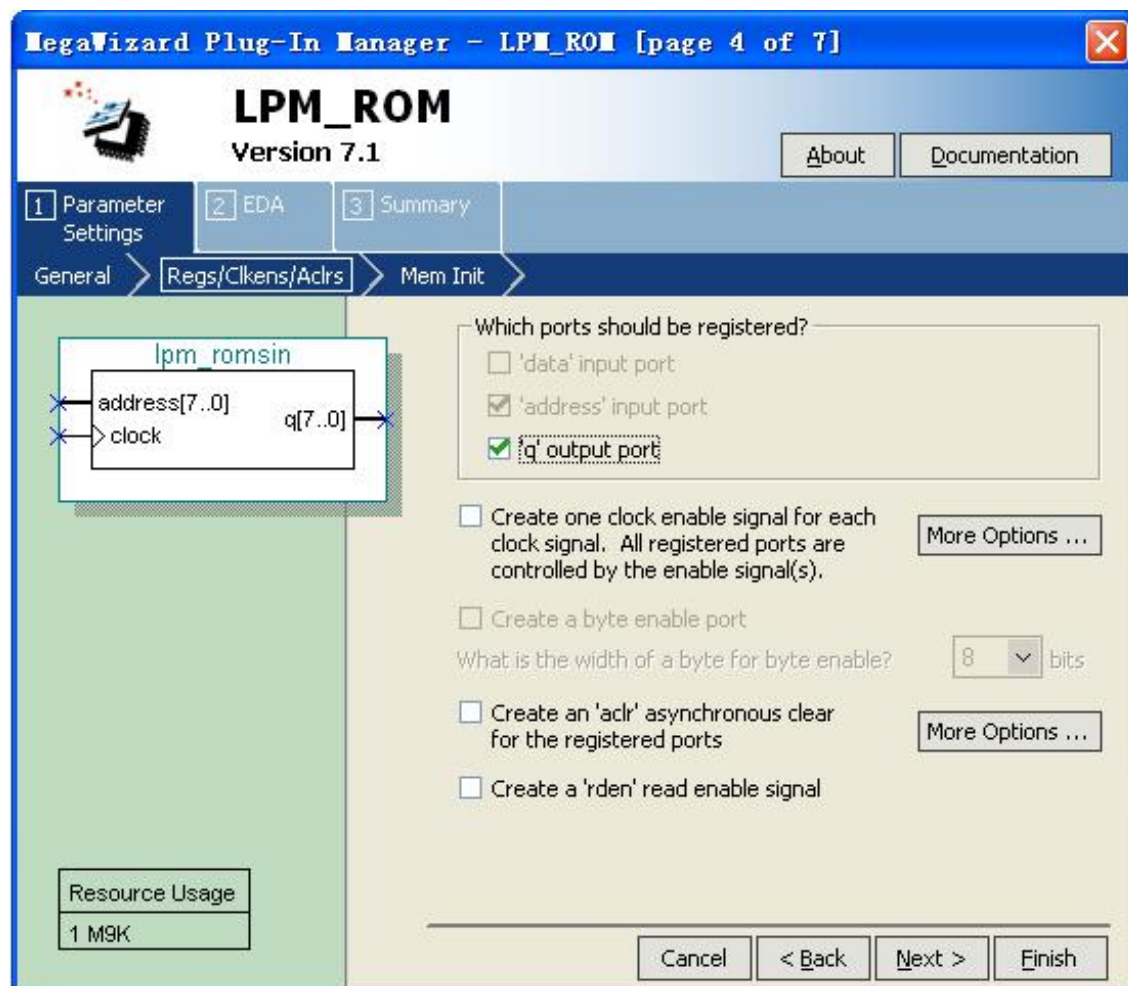


单击Next按钮，完成lpm_rom宏功能模块设定，
接下来主要完成lpm_rom的属性编辑。

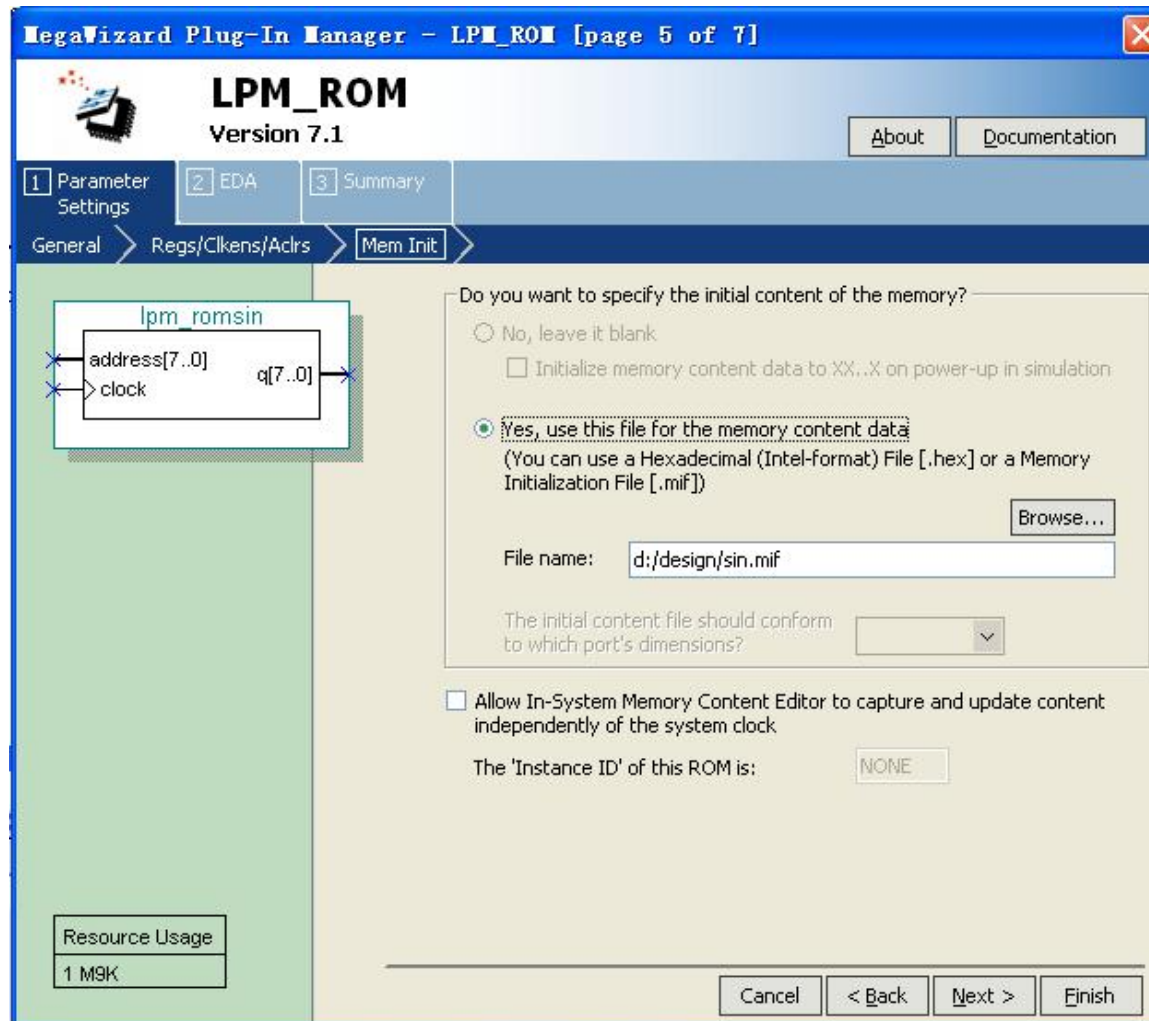
根据实际需要选择数据宽度和内存容量。



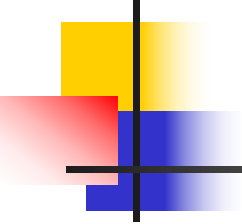
选择输出引脚属性



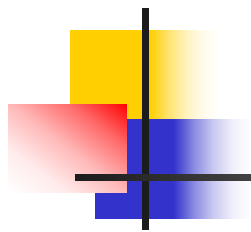
选择数据文件



其中**LPM_FILE**的值**sin.mif**是设计人员预先设计好的一个文件。
文件**.mif**必须符合一定的格式，如本例**sin.mif**文件的格式如下：



```
WIDTH=8;                --数据线宽度是8位
DEPTH=256;              --存储单元共有256个，即有8根地址线
ADDRESS_RADIX=DEC;      --以十进制显示
DATA_RADIX=DEC;
CONTENT BEGIN
0  :  127  ;             -- 地址： 数据；
1  :  130  ;
2  :  133  ;
3  :  136  ;
4  :  139  ;
5  :  143  ;
6  :  146  ;
7  :  149  ;
8  :  152  ;
```

9 : 155 ;

10 : 158 ;

11 : 161 ;

12 : 164 ;

13 : 167 ;

14 : 170 ;

15 : 173 ;

.

.

.

246 : 96 ;

247 : 99 ;

248 : 102 ;

249 : 105 ;

250 : 108 ;

251 : 111 ;

252 : 114 ;

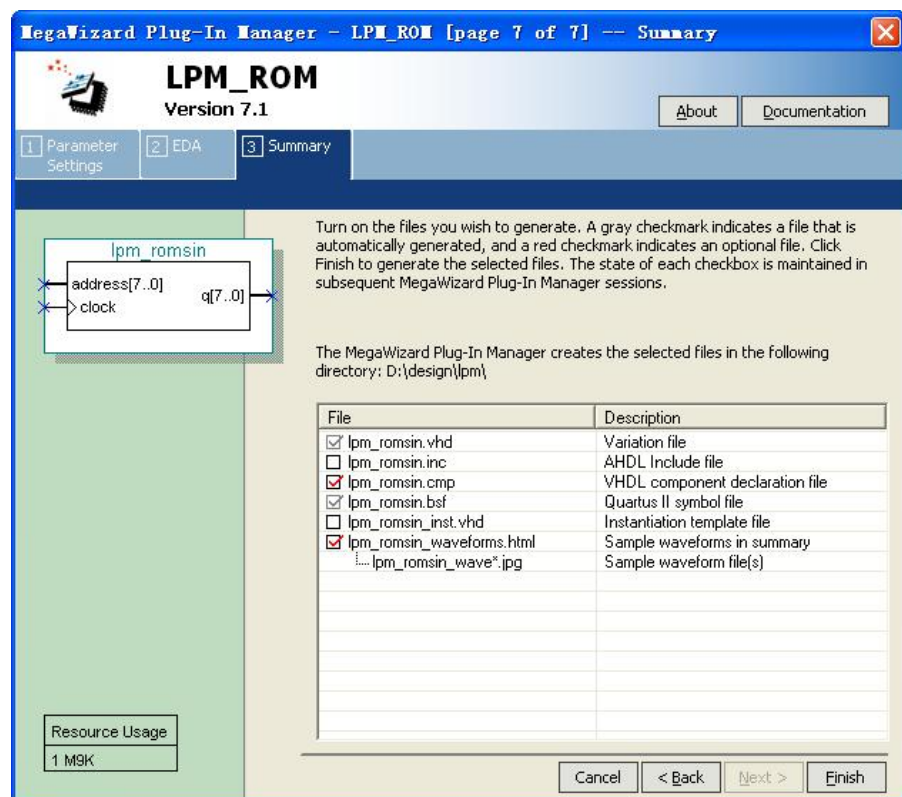
253 : 118 ;

254 : 121 ;

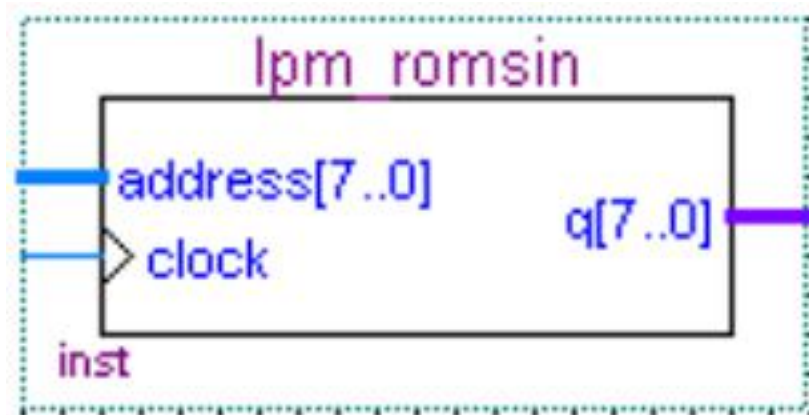
255 : 124 ;

END;

单击**Finish**按钮，完成该lpm_rom元件具体参数设置，并弹出如图所示的对话框。



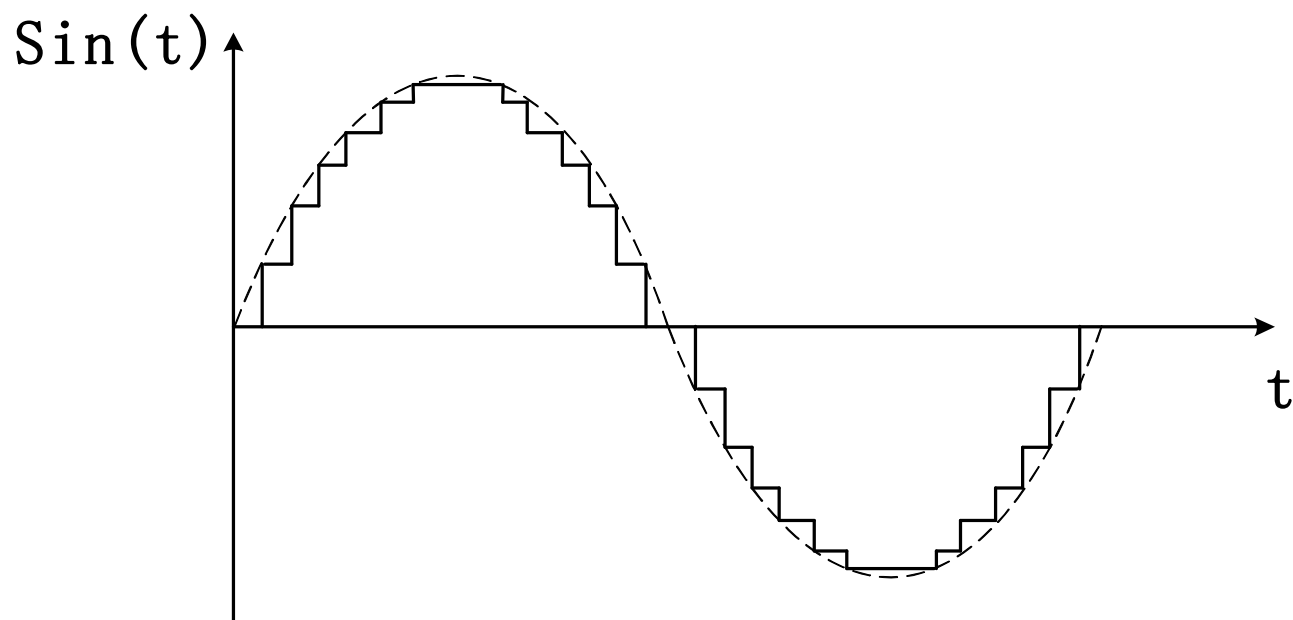
完成设置后，单击**Finish**确定，在图形编辑区出现下图所示的元件。



(4) D/A转换器

D/A转换器的作用

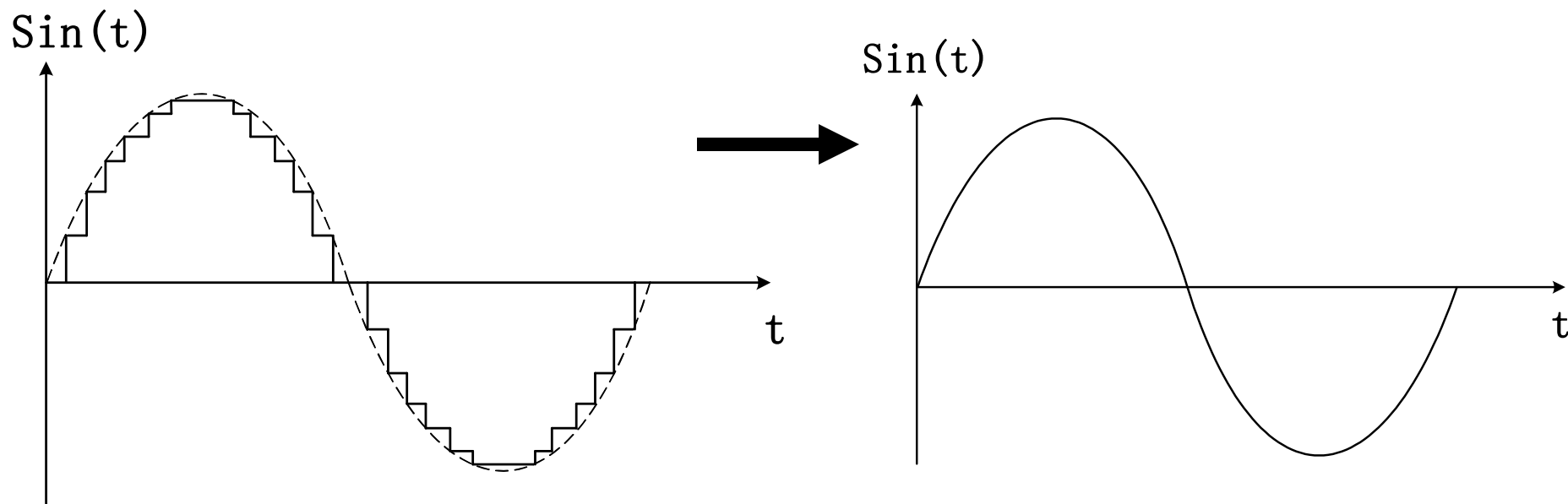
把已经合成的正弦波的数字量转换成模拟量。

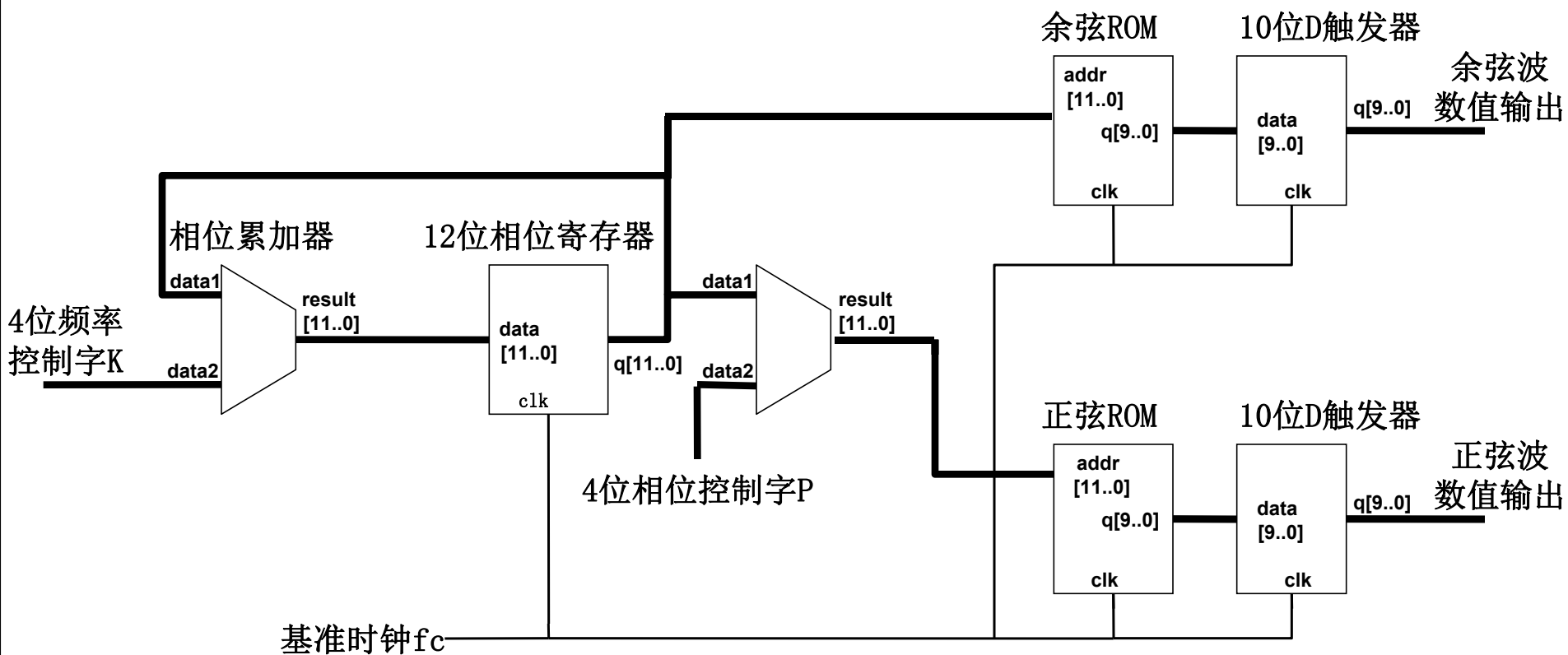


(5) 低通滤波器

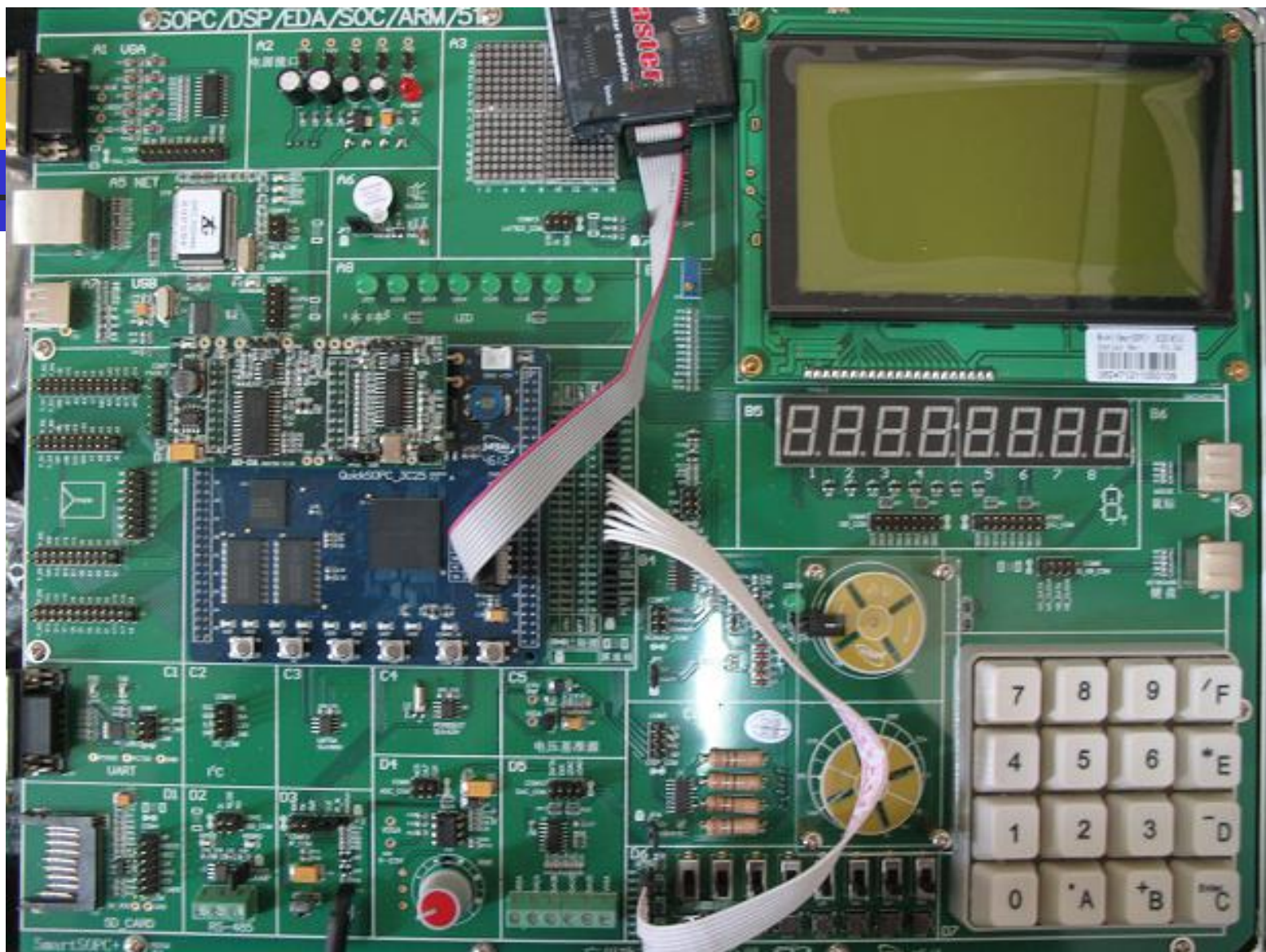
低通滤波器的作用

滤除生成的阶梯形正弦波中的高频成分，将其变成光滑的正弦波。





频率和相位均可控制的具有正弦和余弦输出的DDS
核心单元电路示意图





三、设计要求

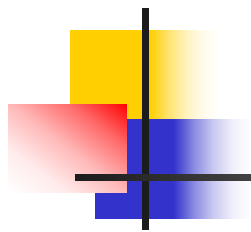
基本要求

提高要求



设计基本要求

- 1、利用QuartusII软件和SmartSOPC实验箱实现DDS的设计；
- 2、DDS中的波形存储器模块用Altera公司的CycloneIII系列FPGA芯片中的RAM实现，RAM结构配置成 $2^{12} \times 10$ 类型；
- 3、具体参数要求：频率控制字K取4位；基准频率 $f_c=1\text{MHz}$ ，由实验板上的系统时钟分频得到；
- 4、系统具有使能功能；



- 5、利用实验箱上的D/A转换器件将ROM输出的数字信号转换为模拟信号，能够通过示波器观察到正、余弦两路波形；
- 6、通过开关（实验箱上的Ki）输入DDS的频率和相位控制字，并能用示波器观察加以验证；



设计提高部分要求

- 1、通过按键（实验箱上的 S_i ）输入DDS的频率和相位控制字，以扩大频率控制和相位控制的范围；（注意：按键后有消颤电路）
- 2、在数码管上显示生成的波形频率；
- 3、设计能输出多种波形（三角波、锯齿波、方波等）的多功能波形发生器；
- 4、充分考虑ROM结构及正弦函数的特点，进行合理的配置，提高计算精度；
- 5、基于DDS的AM调制器的设计；
- 6、自己添加其他功能。



四、设计报告要求

- 1、设计文档
- 2、电路设计文件
- 3、设计感想



1、设计文档

- ★ 封面：包括名称，学号，姓名，设计时间等；
- ★ 摘要和关键词（中英文）；
- ★ 目录；
- ★ 正文：
 - *设计要求说明
 - *方案论证（整体电路的工作原理）
 - *各子模块设计原理
 - *调试
 - *仿真
 - *编程下载
- ★ 结论；
- ★ 参考文献。



2、电路设计文件

- * 原理图文件;
- * 波形仿真文件;
- * 语言程序及其生成的RAM文件 (.mif)。



3、设计感想

- * 设计过程中遇到的问题及解决问题的方法;
- * 设计的收获与感受;
- * 期望及要求。