Communication Architectureが固定的・例えば、ToR越しに直接NICで接続された2台のFPGAの環境で、同じPCIEドメインにいる場合のみリモートで利用が可能・ただし、帯域を含いつパオアとができず無駄になる

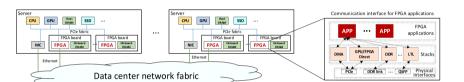
・しかし実際に利用を考えるとFPGAがリモートサーバのDRAM、SSD、GPUなどのリソースを利用するのは難しい。
・これはnamespaceがlocal serverであることに起因している。

リソースへのアクセス性とunfied naming

ス (computation/memory resource) は大規模である。

・unified naming schemeを定義し、リモートから特定のリソースに アクセス/利用できるようにしたい。

・DCリソースという面でいえば潜在的にFPGAから利用できるリソー



## Resource Multiplexerが貧弱

・スケーラビリティーにも難

- ・DCリソースをプールとして見るときにFPGAで考えるべきはマルチ ブレクサである。 ・ex. 同一リソースへの複数アクセス時のmux/demux
  - ・実装に354行程度HDLコードが追加で必要
- ・現時点で、一般的な物理インターフェスのmulxiprexing schemeは
- ・現時点で、一般的な物理インターフェスのmulxiprexing schemeは 存在しない。(先行研究はある)
- ・同じPCIeバスを利用する別リソースへの同時アクセスも難しい ・ローカルホストDRAMと、SSDへの通信など
- ・更に異なるインターフェース間、Stack間のmultiplexingは現在考えられていない。

## 通信インターフェースの実装が困難 ・アプリケーション開発者に高いプログラミングスキルが求められる。

Communication stack LoC

- ・特にベンダー依存、実装依存が強い場所でもある。
  ・基本的に既存のStackは利用できる。
  ・ただしベンダー同士で相互互換性がなかったりなどもする。
- ・ただしペンダー同士で相互互換性がなかったりなどもする。 ・異なる通信インターフェースにかかる実装コスト一覧

Resource

Host DRAM	DMA	294
Host CPU	FPGA host stack	205
Onboard DRAM	DDR	517
Remote FPGA	LTL	1356

## 非効率的なCommunication Stack

- ・コミュニケーションStackの実装・選択が効率に大きく影響を与える。 ・例えば、PCIeを通したFPGA-to-FPGAの通信メカニズムでは通信開始前の同期処理が入る。
  - ・例えば、「Cleeを通じたFFGA-10-FFGAの通信人ガースなどは通信開始前の同類処理が入る。 ・例えば、リモートホストのDRAMへアクセスする際は、LTLを利用しないとCPUを中継する必要が発生し性能が下がる。