

<h1>Sprawozdanie z układów logicznych</h1>	
	Ćwiczenie nr: 1
	Temat ćwiczenia: Ćwiczenie wprowadzające w problematykę laboratorium
1. Imię i nazwisko – student 1: Wojciech Krzos	
2. Imię i nazwisko – student 2: Natalia Marszałek	
Grupa laboratoryjna nr (u prowadzącego): 5	Dzień tygodnia: Czwartek
Płyta montażowa nr (z tyłu zadajnika): NA	Godziny zajęć (od-do): 13:15 – 15:00

WSTĘP

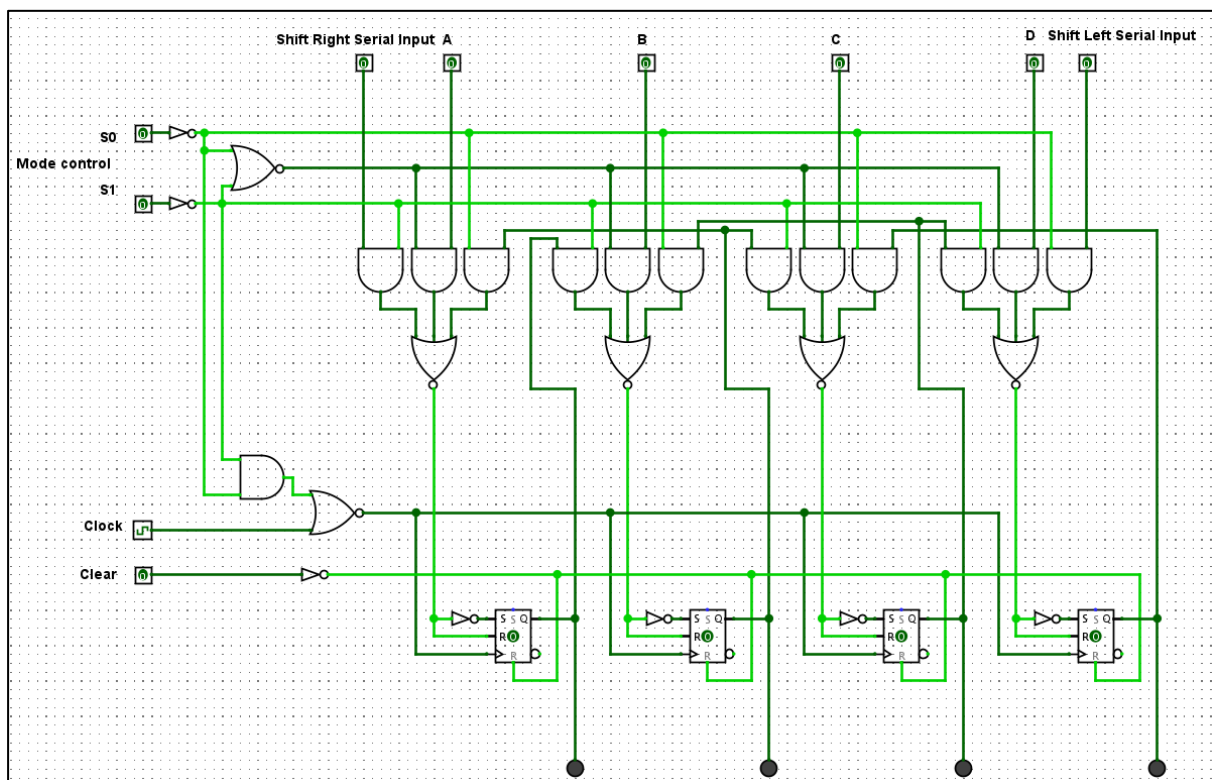
Wstęp do układu 74194

74194 to specyficzny typ układu scalonego, który jest powszechnie określany jako „rejestr przesuwny”. Jest przeznaczony do przechowywania i przesuwania 4 bitów danych w sposób szeregowy.

74194 jest powszechnie używany w różnych zastosowaniach elektroniki cyfrowej, takich jak przechowywanie danych, rejestry przesuwne i konwertery szeregowo-równoległe. Jest to wszechstronny i szeroko dostępny układ scalony, który jest używany od kilkudziesięciu lat (SYC Electronics, [Date unknown]).

TREŚĆ

Schemat układu 74194



Opis elementów wewnętrznych układu 74194

Układ 74194 to 4-bitowy uniwersalny rejestr przesuwny z możliwością zapisu równoczesnego i asynchronicznego kasowania.

Posiada on cztery wejścia danych (A, B, C, D), które są połączone szeregowo, tak że wyjście jednego przerzutnika jest połączone z wejściem następnego, wejściem sygnału zegara (CLK), sygnału kasowania (CLEAR), sygnał resetowania (RESET), wejścia RIN, LIN oraz wyjścia QA, QB, QC i QD.

FUNCTION TABLE													
INPUTS										OUTPUTS			
CLEAR	MODE		CLOCK	SERIAL		PARALLEL				Q _A	Q _B	Q _C	Q _D
	S ₁	S ₀		LEFT	RIGHT	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q _{An}	Q _{Bn}	Q _{Cn}
H	L	H	↑	X	L	X	X	X	X	L	Q _{An}	Q _{Bn}	Q _{Cn}
H	H	L	↑	H	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	H
H	H	L	↑	L	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	L
H	L	L	X	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

Układ scalony 74194 zawiera cztery przerzutniki typu S-R, które są połączone szeregowo, tak że wyjście jednego przerzutnika jest połączone z wejściem następnego. Urządzenie zawiera również wejścia przesuwne, zatraskowe i kasujące, które sterują działaniem rejestru przesuwne (SYC Electronics, [Date unknown]).

Gdy wejście przesuwne jest pulsowane, dane na wejściu są przesuwane do pierwszego przerzutnika, a następnie przesuwane przez każdy kolejny przerzutnik, przy czym wyjście każdego przerzutnika jest połączone z wejściem następnego. Dzięki temu 74194 może działać jako rejestr przesuwny „wejście szeregowe, wyjście szeregowe”.

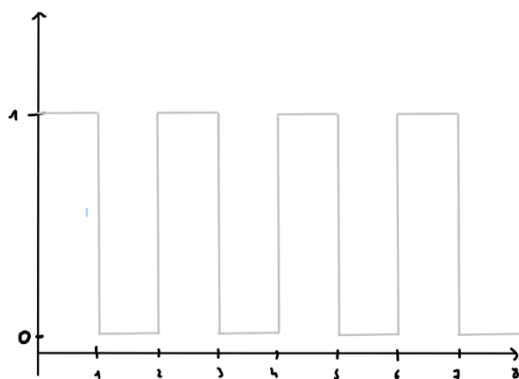
Wejście zatraskowe umożliwia „zatrzaśnięcie” danych w rejestrze przesuwным lub przechowywanie ich w przerzutnikach, skutecznie zamrażając wartości wyjściowe do momentu ponownego impulsu wejścia zatraskowego. CLR resetuje wszystkie przerzutniki do 0, skutecznie czyszcząc rejestr przesuwny.

Przebiegi całego cyklu pracy dla układów a), b) oraz c)

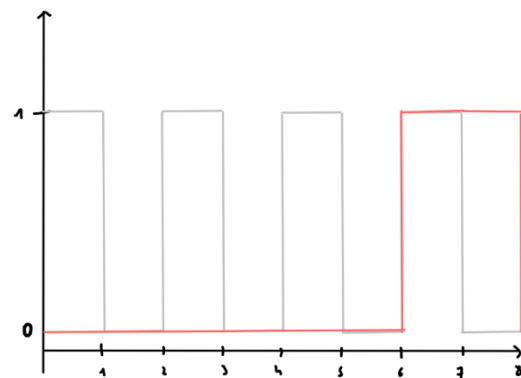
Przebieg cyklu układu a)

Otrzymujemy na wyjściu wartości pojedyncze na wyjściu - kolejno D, C, B i na końcu A. Zmieniają się po 2 cyklach. Cały proces zegarowy trwa 8 cykli, po czym się powtarza.

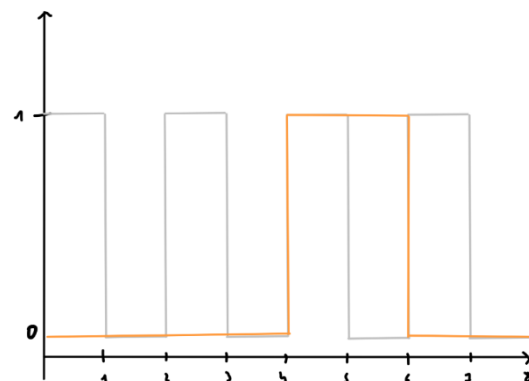
Zegar



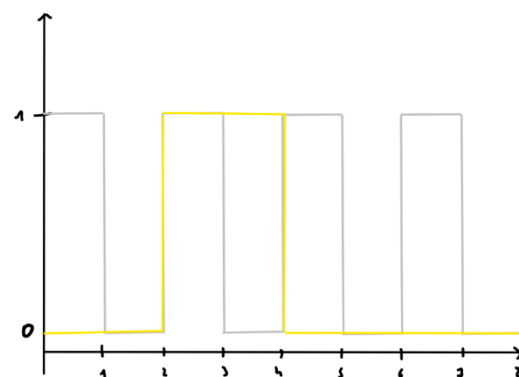
Wyjście A



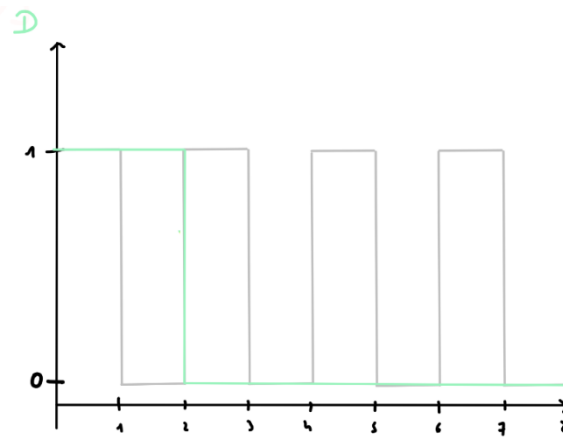
Wyjście B



Wyjście C



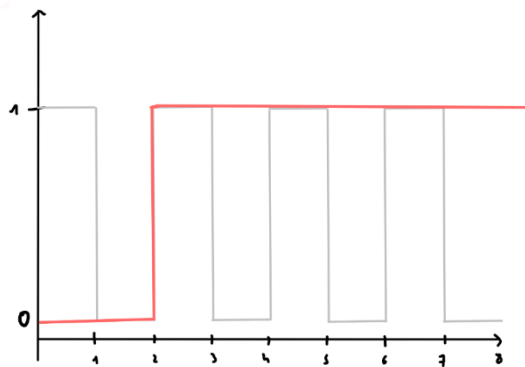
Wyjście D



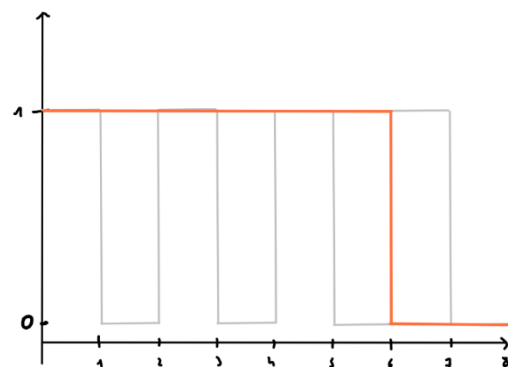
Przebieg cyklu układu b)

Cykl analogiczny, jak w A. Otrzymujemy wartości BCD, ABC, ABD, ACD, kolejno zmieniające się co dwa cykle zegarowe.

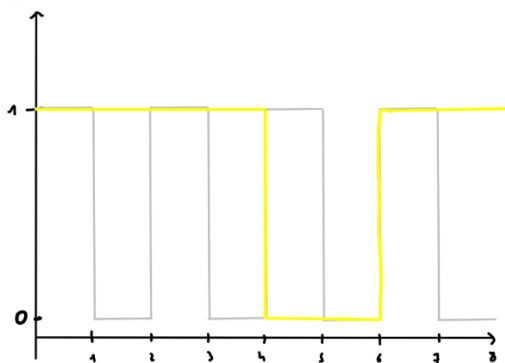
Wyjście A



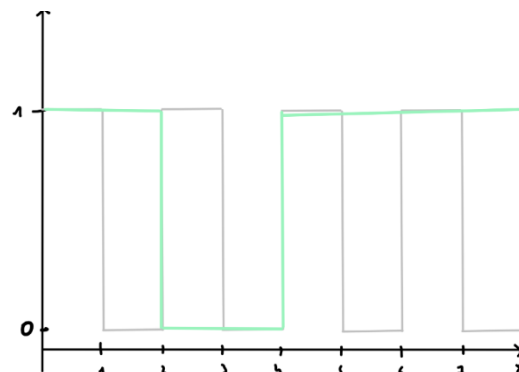
Wyjście B



Wyjście C

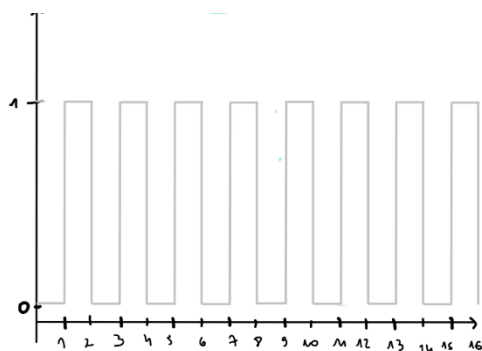


Wyjście D

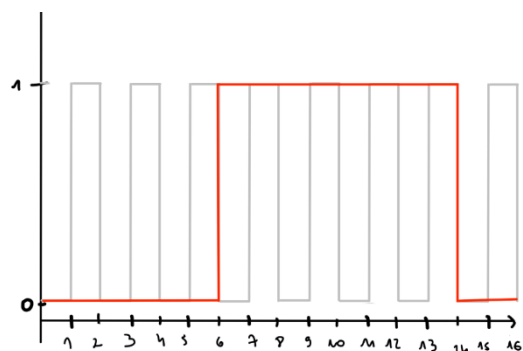


Przebieg cyklu układu c)

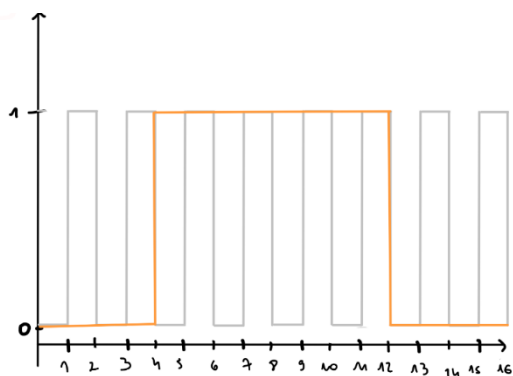
Zegar



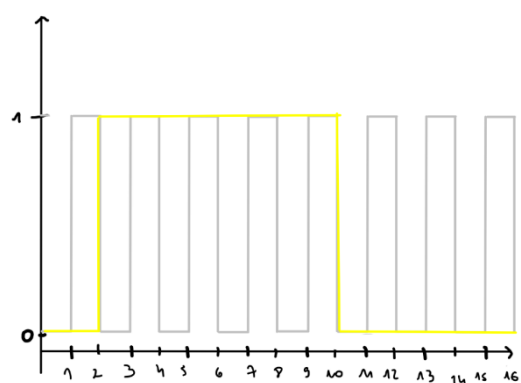
Wyjście A



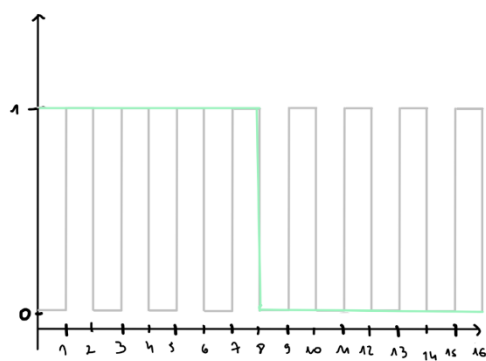
Wyjście B



Wyjście C



Wyjście D



Zegar wykonuje działania przez 16 cykli. Przez dwa pierwsze, na wyjściu otrzymujemy tylko wyjście D. Do tym, dodatkowo zwracany jest sygnał na wyjściu C. Po dwóch kolejnych cyklach, załącza się wyjście B, następnie po 2 cyklach A. Analogicznie co dwa ticki zegarowe, nie otrzymujemy sygnału kolejno od D, C i B. Ostatnie 2 ticki nie zwracają żadnych sygnałów na wyjściach.

KONKLUZJE

Konwersja danych szeregowych na równoległe: rejestr przesuwny może odbierać strumień danych szeregowych i konwertować go na dane równoległe, co może być przydatne do komunikacji z urządzeniami równoległymi.

Konwersja danych równoległych na szeregowe: rejestr przesuwny może również wziąć dane równoległe i przekonwertować je na strumień danych szeregowych, co może być przydatne do przesyłania danych przez interfejs szeregowy.

Przechowywanie danych: rejestr przesuwny może być używany do przechowywania do czterech bitów danych naraz, co może być przydatne do buforowania danych przed ich przetwarzaniem lub transmisją.

Sterowanie diodami LED: rejestr przesuwny może być używany do sterowania stanem do czterech diod LED, co może być przydatne do wskazywania stanu systemu lub dostarczania informacji zwrotnej dla użytkownika.

Multipleksowanie: rejestr przesuwny może być używany jako część układu multipleksującego do wyboru jednego z kilku sygnałów wejściowych i wyjścia na pojedynczą linię wyjściową.

Dzielenie częstotliwości: rejestr przesuwny może być używany do dzielenia częstotliwości sygnału wejściowego przez potęgę dwójki przez wielokrotne

przesuwanie sygnału wejściowego przez rejestr i pobieranie wyniku na określonym etapie.

Licznik: Rejestru przesuwneego można używać jako prostego licznika, przekazując z powrotem wyjście ostatniego stopnia do wejścia pierwszego stopnia i stosując impulsy zegarowe na wejściu.

BIBLIOGRAFIA

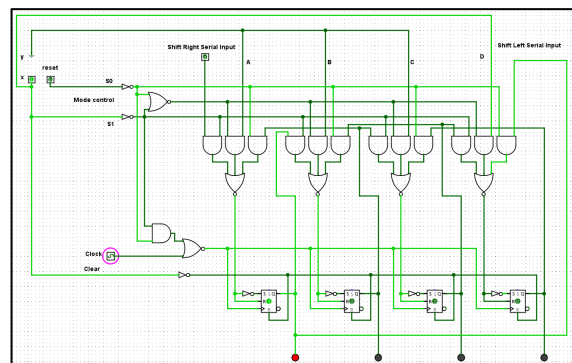
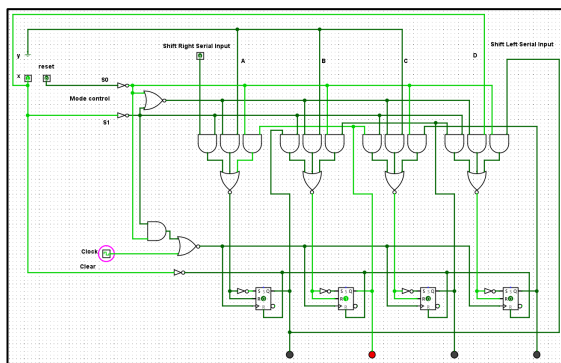
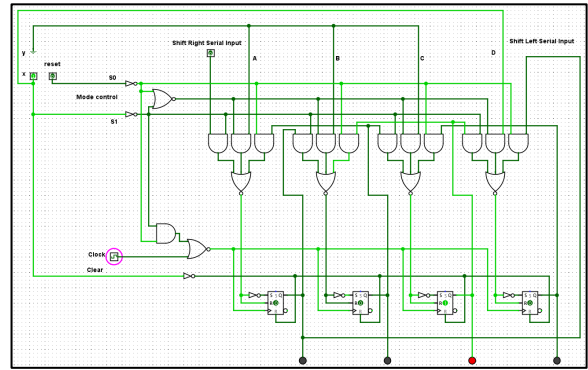
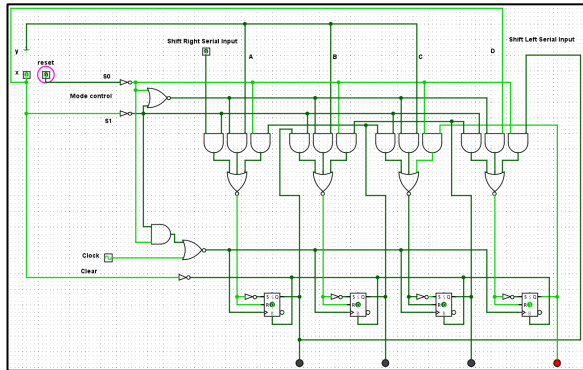
SYC Electronics. 4-Bit Bidirectional Universal Shift Register. Unknown [accessed 2023 Mar 12]. <http://www.sycelectronica.com.ar/semiconductores/74LS194.pdf>

SN74LS194A data sheet, product information and support | TI.com. [accessed 2023 Mar 15]. <https://www.ti.com/product/SN74LS194A>

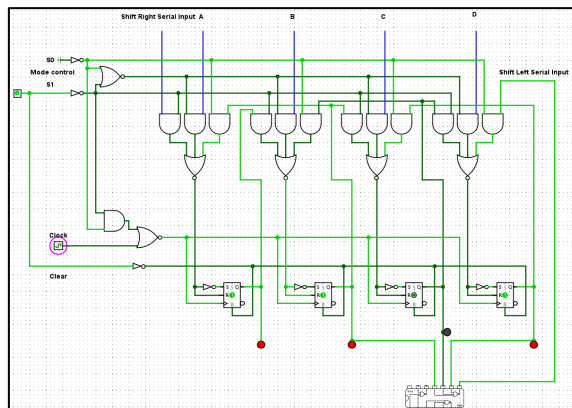
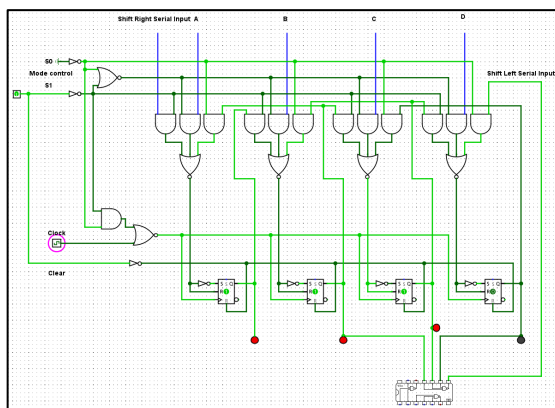
- Designing With Logic.
- Designing with the SN54/74LS123. Escusa A, Wright L. Semiconductor Packing Material Electrostatic Discharge (ESD) Protection.
- Haque M. TI IBIS File Creation, Validation, and Distribution Processes.
- Input and output characteristics of digital integrated circuits.
- Nolan SM, Soltero JM, Rao S. Understanding and Interpreting Standard-Logic Data Sheets. 2002.

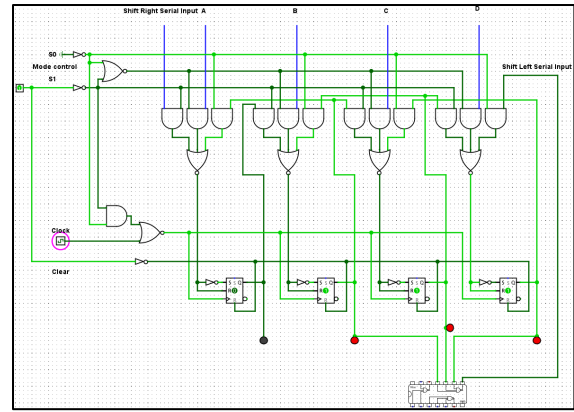
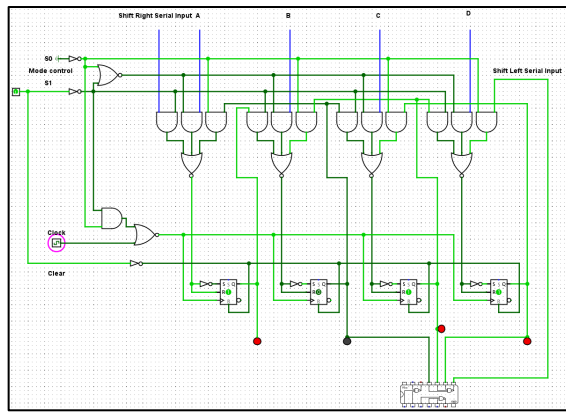
APPENDIX

Cykl układu a)



Cykl układu b)





Cykl układu c)

