UKŁADY CYFROWE I SYSTEMY WBUDOWANE

Zadanie projektowe: Gra wykorzystująca potencjometr

**Autorzy:**

Wojciech Ormaniec, 226181

Bartosz Rodziewicz, 226105

**Prowadzący:** dr inż. Jarosław Sugier

**Grupa:** Czwartek, TN, 8:00

# Wprowadzenie

## Temat

Tematem naszego projektu było zrealizowanie gry wykorzystującej potencjometr jako input od gracza.

Zrealizowaliśmy go w formie prostej gry zręcznościowej polegającej na ruszaniu platformy gracza w lewo i w prawo, celem uniknięcia spadających obiektów. Zderzenie ze spadającym obiektem kończy grę.

## Sprzęt

Gra została napisana w języku VHDL na układ logiczny typu FPGA z rodziny Xilinx Spartan 3E FPGA Starter Kit Board, model XC3S500E.

Do gry wykorzystujemy input od gracza za pomocą potencjometru podłączonego do portu ADC płytki. Do obsługi ADC wykorzystujemy moduł *ADC\_Ctrl* przygotowany przez dr inż. Jarosława Sugiera.

Wyjście z gry wykorzystuje oczywiście obraz puszczany przez port VGA na monitor. Obsługę VGA napisaliśmy od zera. Obraz wyjściowy jest w rozdzielczości 800x600px, 72Hz.

## Teoria

### Potencjometr – ADC

Dokładny opis działania portu ADC znajduje się w User Guidzie, wypisanym w spisie literatury.

Port ADC na płytce, na której pracowaliśmy działa pod zegarem 50MHz. Posiada dwa kanały umożliwiając pracę potencjometru (jeden kanał) lub joysticka (dwa kanały). Nasz projekt wykorzystuje potencjometr, czyli jeden kanał – kanał A.

Są dwa moduły odpowiedzialne za jego pracę – „LTC 6912-1 AMP” i „LTC 1407A-1 ADC”.

Cała obsługa tego portu w naszym projekcie odbywa się za pomocą modułu czarnej skrzynki *ADC\_Ctrl*.

Aby wystartować port ADC należy skrzynce *ADC\_Ctrl* podać sygnał *AMP\_WE* i 8 bitowy sygnał *AMP\_DI* odpowiedzialny za czułość portu ADC na kanale A i B (jest on wykorzystywany przez moduł „LTC 6912-1 AMP”).

Mimo wykorzystania tylko jednego kanału nasz sygnał *AMP\_DI* to 00010001, czyli maksymalna czułość dla obu kanałów (dokładny opis innych wartości w User Guidzie).

Teoretycznie sygnał *AMP\_WE* można podać tylko raz na działanie programu jednak korzystając z rady dr Sugiera podajemy ten sygnał co klatkę obrazu, gdy przetwarzany jest piksel (0,0), ponieważ zapewnia to stabilniejszą pracę.

Aby odczytać aktualną wartość kanałów ADC należy skrzynce *ADC\_Ctrl* podać sygnał *ADC\_Start*. Skrzynka *ADC\_*Ctrl podaje wtedy sygnał *CONV*. Jest on wykorzystywany przez moduł „LTC 1407A-1 ADC” i powoduje on odczyt wartości i zwrócenie jej na sygnały *ADC\_DOA* i *ADC\_DOB* skrzynki *ADC\_Ctrl*.

Sygnał podawany na wyjściach *ADC\_DOA* i *ADC\_DOB* jest podawany w formie 14 bitowej wartości typu signed w przedziale [0x2000, 0x1FFF], czyli w dziesiętnym [-8192, 8191].

Sygnał *ADC\_Start* podajemy pod koniec klatki, w trakcie tzw. „retrace time”, w moemncie gdy rysowany byłby piksel (801, 801) (taki piksel nie istnieje w naszej rozdzielczości).

### VGA

Obraz VGA podawany jest liniami, od lewej do prawej, z góry na dół.

Jednak poza podawaniem danych poszczególnych pikseli w każdej linii i pomiędzy końcem jednej klatki obrazu, a początkiem drugiej jest tzw. „retrace time”, połączony z sygnałami *HorizontalSync* i *VerticalSync*, który zapewnia odpowiednią synchronizacje obrazu na monitorze.

Dokładny opis jak to działa, na przykładzie poziomej linii i rozdzielczości 640x480px, 60Hz podany jest w User Guidzie do naszej płytki. Wartości dla naszej rozdzielczości 800x600px, 72Hz znaleźliśmy na stronie VGA Signal Timings, załączonej w spisie literatury.

# Projekt

## Hierarchia źródeł

## Moduły

# Implementacja

## Rozmiar

## Prędkość

## Podręcznik użytkownika

# Podsumowanie

## Uwagi krytyczne

## Możliwości dalszego rozwoju

# Spis literatury

* Strona producenta - <https://www.xilinx.com/>
* Podręcznik użytkownika (Spartan-3E FPGA Starter Kit Board User Guide, User Guide, ug230.pdf) - <https://www.xilinx.com/support/documentation/boards_and_kits/ug230.pdf>
* Strona z modułami dr Sugiera - <http://www.zsk.ict.pwr.wroc.pl/zsk_ftp/fpga/>
* VGA Signal Timings - <http://tinyvga.com/vga-timing/800x600@72Hz>