

## گزارش کار تمرین کامپیوتری میان‌ترم CAD

بابک حسینی محتشم

810101408

1403/8

### توضیح مسیر داده:

در این پروژه هدف پیاده سازی مازول محاسبه  $\ln(1+x)$  با استفاده از سری مکلورن بود که توانایی انتخاب درجه سری تا حداکثر ۸ را به ما می‌دهد. پیاده‌سازی آن به صورت پایپ‌لاین چهار مرحله‌ای صورت گرفت. قطعات مورد استفاده در این مدار عبارت‌اند از: ۴ ست رجیستر که برای جدا سازی چهار مرحله، ۹ مولتی‌پلکسر که از ۴ تا برای انتخاب ضریب جمله، از ۴ تا برای انتخاب مقدار از ورودی یا از مرحله آخر و از یکی برای تعیین اینکه آیا باید تا مرحله آخر ضرایب حساب شوند یا تا یکی از مراحل میانی محاسبه جملات ادامه داشته باشد استفاده کردم. همچنین از یک شمارنده دو بیتی برای کنترلر نیز استفاده شد که به کمک آن تعیین می‌شود که آیا یک بار چهار داده به انتها رسیدند یا خیر. از یک شمارنده جانسون هم برای تعیین اینکه کدام ضریب استفاده بشود استفاده کردم. یک مقایسه کننده هم برای مقایسه اینکه  $N$  کوچکتر از ۴ هست یا نه استفاده شد. در نهایت هم چهار سری قطعات محاسباتی که شامل دو ضرب‌کننده و یک جمع‌کننده به همراه تشخیص دهنده سرریز و البته یک گیت  $or$  برای هر مرحله استفاده کردم.

## توضیح کنترلر:

Idle: منتظر فعال شدن سیگنال Start هستیم.

Wait: منتظر غیرفعال شدن سیگنال Start برای شروع کار مدار می‌مانیم.

ldN: N را از ورودی می‌خوانیم در رجیستر می‌نویسیم.

ldX: چهار X اول را خوانده و ماژول شروع به کار می‌کند و تا رسیدن اولین X به مرحله آخر در این استیت می‌مانیم سپس بررسی می‌کنیم اگر N کوچکتر از چهار بود به Nl4 وگرنه به Ng4 می‌رویم.

Nl4: در این استیت همین طور وروی می‌گیریم و ماژول به کار خود ادامه می‌دهد.

Ng4: در این استیت چهار ورودی از مرحله آخر دریافت می‌شوند و تا رسیدن اولین آن‌ها به مرحله آخر در این استیت می‌مانیم و سپس به Loop می‌رویم.

Loop این استیت مشابه استیت Ng4 است و پس از چهار مرحله به استیت Ng4 برمی‌گردیم و تفاوت این استیت با Ng4 در این است که برعکس استیت پیش در این استیت ورودی از بیرون می‌آید. همچنین در این استیت sel\_decode غیرفعال است که یعنی تمام ماژول‌های محاسباتی، جمله خود را حساب می‌کنند.

## تغییرات در مسیر داده:

در طرح اولیه اشتباه محاسباتی انجام داده بودم که باعث شده بود عبارت حاصل ضربدر X شود و با X جمع شود که اشتباه می‌شد پس در پیاده سازی wire جدایی برای ارسال توان فعلی X به مرحله بعدی ایجاد کردم که به نام powerX در شکل مشخص است. همچنین موقع پیاده سازی مشکلی در گرفتن اولین ورودی پیش می‌آمد که برای رفع این مشکل رجیستر چهارمی را در ابتدا ایجاد کردم. همچنین روی تمام ورودی‌های استیج اول یک مولتی‌پلکسر قرار دادم که سیگنال selX تعیین می‌کند کی ورودی جدید خوانده شود و کی ورودی استیج آخر. اشتباهی هم در محاسبه ضرایب ثابت وجود داشت که در طرح اولیه توان‌هایی از ۲ را نوشته بودم.

## تغییرات در کنترلر:

در طرح اولیه دو استیت Nl4 و ldX بسیار مشابه می‌کردند پس استیت result را به Nl4 تغییر نام دادم و Nl4 قدیمی را با ldX ترکیب کردم. همچنین برای اضافه نکردن استیت بیشتر و کار کردن ماژول تعدادی از سیگنال‌ها را به صورت mealy پیاده کردم و تغییراتی در سیگنال‌ها بوجود آوردم.

طرح اولیه:



