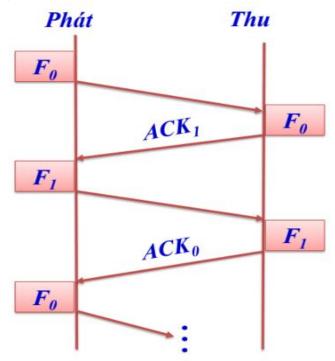
Contents

| Câu 1: Trình bày kỹ thuật điều khiến luồng dừng và đợi (Stop and Wait)2 |
|---|
| Câu 2: Trình bày kỹ thuật điều khiển luồng cửa sổ trượt (Sliding Window)3 |
| Câu 3: Trình bày nguyên tắc truyền nối tiếp đồng bộ |
| Câu 4: Trình bày nguyên tắc truyền nối tiếp đồng bộ theo đồng bộ hướng bit6 |
| Câu 5: Trình bày kỹ thuật truyền nối tiếp đồng bộ theo đồng bộ hướng ký tự7 |
| Câu 6: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ |
| Câu 7: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ theo đồng bộ bit10 |
| Câu 8: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ theo đồng bộ ký tự12 |
| Câu 9: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ theo đồng bộ khung12 |
| Câu 10: Trình bày nguyên lý hoạt động của 2 giao thức: FDMA, TDMA và so sánh |
| thông lượng và độ trễ của 2 giao thức |
| Câu 11: Trình bày kỹ thuật điều chế M-FSK15 |
| Câu 12: Trình bày kỹ thuật điều chế Coherent M-FSK16 |
| Câu 13: Trình bày kỹ thuật điều chế Non-Coherent M-FSK |
| Câu 14: Trình bày kỹ thuật điều chế M-PSK19 |
| Câu 15: Trình bày kỹ thuật điều chế BPSK22 |
| Câu 16: Trình bày kỹ thuật điều chế BFSK25 |
| Câu 17: Trình bày kỹ thuật điều chế CoHerent BFSK26 |
| Câu 18: Trình bày kỹ thuật điều chế Non CoHerent BFSK |
| Câu 19: Trình bày kỹ thuật ARQ trở lại (Go back N- Automatic Repeat reQuest) 29 |

Câu 1: Trình bày kỹ thuật điều khiển luồng dừng và đợi (Stop and Wait).

1. Hoạt động:

- Phía phát, phát 1 khung tin sau đó dừng lại, và đợi báo nhận
- Khi phía thu nhận được 1 khung tin sẽ gửi lại cho phía phát 1 báo nhận ACK
- Khi phía phát nhận ACK, sẽ phát khung tin tiếp theo sau đó dừng lại và đợi báo nhận từ phía thu.
- Quá trình truyền được diễn ra tương tự cho đến khi phía phát hết khung tin.



2. Hiệu suất: η_{saw}

Gọi T_f là thời gian phát một khung tin.

T_d là thời gian trễ truyền dẫn.

T_p là thời gian xử lý một khung tin

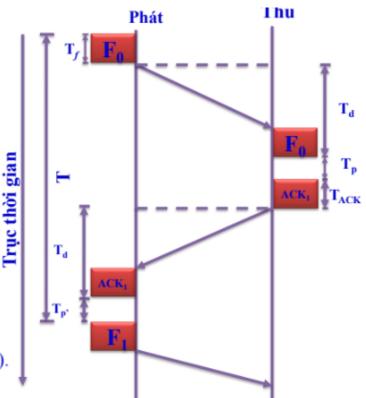
T_{ACK} là thời gian phát một ACK

T_p, là thời gian xử lý một ACK

T là thời gian tính từ khi bên phát phát một khng tin cho đến khi bên phát phát khung tin tiếp theo

$$\begin{split} &\eta_{saw} = \frac{T_f}{T} = \frac{T_f}{T_f + 2T_d + T_p + T_{ACK} + T_p}, \\ &\eta_{saw} = \frac{T_f}{T_f + 2T_d} = \frac{1}{1 + 2a} \\ &a = \frac{T_d}{T_f} \text{ V\'oi: } T_f = \frac{l}{R}; \quad T_d = \frac{d}{v} \Rightarrow a = \frac{dR}{vl} \end{split}$$

- 1 là độ dài khung tin (bít)
- R tốc độ truyền tin qua kênh (bps)
- d là cự ly truyền giữa 2 trạm (m)
- v là vận tốc truyền sóng điện từ (m/s).



Câu 2: Trình bày kỹ thuật điều khiển luồng cửa sổ trượt (Sliding Window)

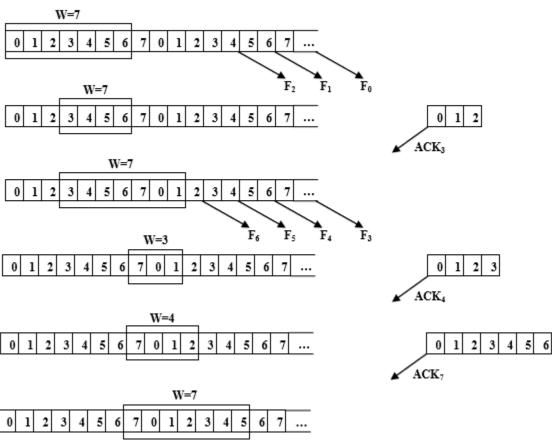
1. Hoạt động:

Bên phát phát liên tiếp W khung tin trước khi được nhận báo nhận.

- Phát xong 1 khung tin, kích thước cửa sổ giảm 1 (W-1)
- Nhận được báo nhận ACK kích thước cửa sổ tăng lên 1 (W+1)
- W > 0: tiếp tục phát tin. W = 0: dùng phát tin.
- Do phía phát được phép phát nhiều hơn 1 khung tin nên cần có cơ chế đánh số thứ tự cho các khung tin. Dùng k bít để đánh số thứ tự cho các khung tin thì: $0 \le W \le 2^k-1$

Ví dụ: dùng k = 3 bít để đánh số thứ tự khung tin, lấy W = 7.

Thu



2. Hiệu suất:

Theo kỹ thuật điều khiển luồng theo kiểu dừng và đợi: $a=\frac{T_d}{T_F}$

- Nếu W < 2a + 1: Bên phát đã phát hết W khung tin nhưng ACK₁ vẫn chưa nhận được. Lúc này : $\eta_{SW} = \frac{W}{2a+1}$.
- Nếu W ≥ 2a+1: Bên phát chưa phát hết W khung tin nhưng đã nhận được ACK₁. Bên phát vẫn tiếp tục phát tin mà không dừng. Chu trình chỉ hoàn thành khi W=0. Trường hợp này ta có: η_{SW} = 1.

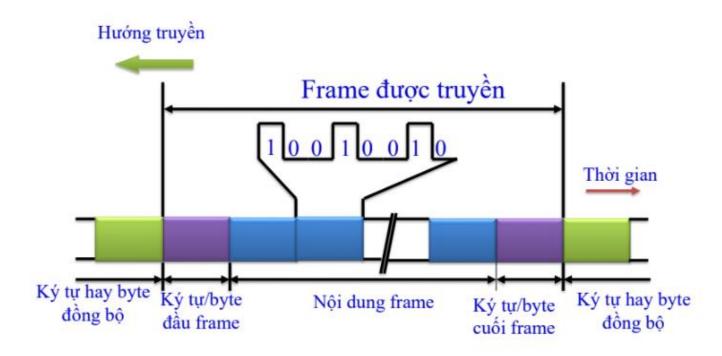
Vậy:
$$\eta_{SW} = \begin{cases} \frac{w}{2a+1} & \text{n\'e}u : W < 2a+1 \\ 1 & \text{n\'e}u & W \ge 2a+1 \end{cases}$$

Câu 3: Trình bày nguyên tắc truyền nối tiếp đồng bộ.

- Khoảng thời gian từ bit cuối ký tự này đến bit đầu của ký tự kế tiếp bằng không hoặc bằng bội số tổng thời gian cần thiết truyền hoàn chỉnh một ký tự
- Máy phát và máy thu sử dụng đồng hồ chung, nhờ đó máy thu có thể đồng bộ được với máy phát trong hoạt động dịch bit để thu dữ liệu.
- Việc đồng bộ được thực hiện theo từng khối dữ liệu.
- Khối dữ liệu hoàn chỉnh được truyền như một luồng bit liên tục không có trì hoãn giữa mỗi phần tử 8 bit.

Để cho phép thiết bị thu hoạt động được các mức đồng bộ khác nhau

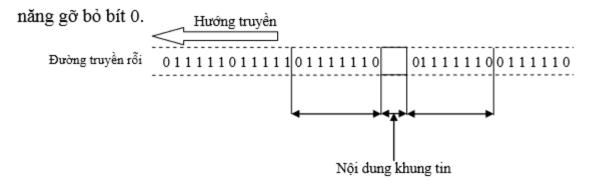
- Luồng bit truyền được mã hoá một cách thích hợp.
- Tất cả các frame được dẫn đầu bởi một hay nhiều byte điều khiển.
- Nội dung của mỗi frame được đóng gói giữa một cặp ký tự điều khiển để đồng bộ frame.



Câu 4: Trình bày nguyên tắc truyền nối tiếp đồng bộ theo đồng bộ hướng bit. Bắt đầu và kết thúc bằng một cờ "0111 1110". Nội dung của khung tin nhất thiết phải là bội số của 8.

Để máy thu tiếp cận và duy trì cơ cấu đồng bộ bít, máy phát phải gửi một chuỗi các byte rỗi "0111 1111" đứng trước cờ bắt đầu khung.

Khi nhận được cờ khởi đầu khung tin, nội dung của khung tin được đọc và dịch theo các khoảng 8 bít cho đến khi gặp cờ kết thúc khung tin.

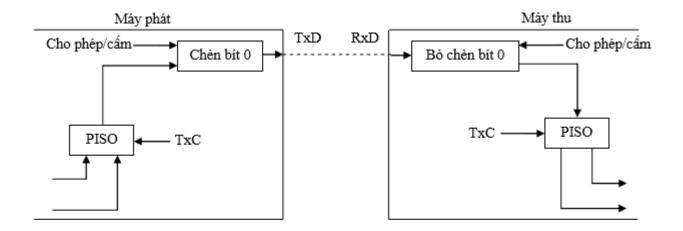


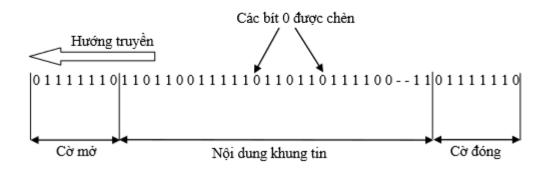
Để đạt được tính trong suốt dữ liệu, cần đảm bảo cờ không bị nhận dạng nhầm với nội dung khung tin.

Để giải quyết vấn đề này người ta sử dụng kỹ thuật tạo khung sử dụng bít độn.

Khi phát hiện thấy có 5 bít 1 liên tiếp, nó sẽ tự động chèn vào 1 bít 0.

Một mạch tương tự tại máy thu thực hiện chức năng gỡ bỏ bít 0.

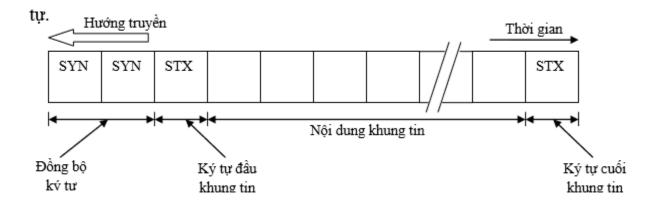




Câu 5: Trình bày kỹ thuật truyền nối tiếp đồng bộ theo đồng bộ hướng ký tự. Máy phát thêm vào các ký tự điều khiển SYN, ngay trước các khối ký tự truyền.

Các ký tự điều khiển này phải có hai chức năng:

- Duy trì đồng bộ bít.
- Cho phép máy thu bắt đầu biên dịch luồng bít chính xác theo các ranh giới ký tự (sự đồng bộ ký tự).
- Đồng bộ khung thực hiện bằng cách đóng gói khối ký tự giữa cặp ký tự điều khiển truyền STX, EXT. Các ký tự điều khiển SYN thường được dùng bởi bộ thu để đồng bộ ký tự thì đứng trước ký tự STX.



Khi máy thu được đồng bộ bít:

- Dịch dòng bít trong một cửa số 8 bít khi tiếp nhận 1 bit mới.
- Khi nhận được mỗi bít, bộ thu kiểm tra xem 8 bít sau cùng có đúng bằng ký tự đồng bộ không.
- Nếu không bằng ký tự đồng bộ, bộ thu sẽ tiếp tục thu bít kế tiếp và lặp
- lại thao tác kiểm tra này.
- Trong trường hợp bằng với ký tự đồng bộ, các ký tự tiếp theo được đọc sau mỗi 8 bít thu được.

Khi ở trạng thái đồng bộ ký tự, máy thu bắt đầu xử lý mỗi ký tự thu nối tiếp:

- Dò ra ký tự STX đầu khung tin.
- Khi phát hiện ra một STX, máy thu xử lý nhận nội dung khung tin
- Kết thúc công việc khi phát hiện ra ký tự EXT.
- Sự trong suốt dữ liệu đạt được khi dùng một ký tự DLE chèn vào trước STX và EXT đồng thời chèn một DLE vào bất cứ vị trí nào trong nội dung có chứa DLE.
- Trường hợp này, các ký tự SYN đứng trước ký tự DLE đầu tiên.

Câu 6: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ.

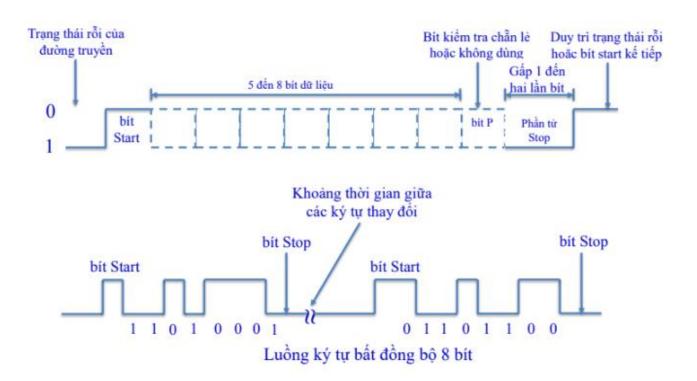
Các ký tự dữ liệu mã hóa thông tin được truyền đi tại những thời điểm khác nhau mà khoảng thời gian nối tiếp giữa hai ký tự không cần thiết là một giá trị cố định.

Máy thu và máy phát độc lập trong việc sử dụng đồng hồ, đồng hồ chính là bộ phát xung CLOCK cho việc dịch bit (Shift).

Mẫu tín hiệu trong hệ thống:

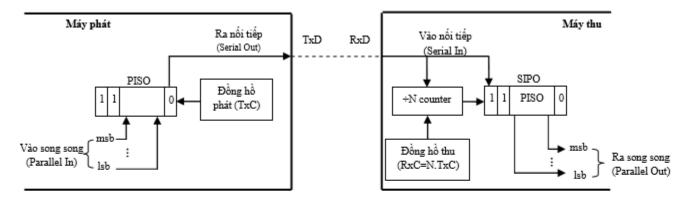
• Mỗi ký tự gồm một số bit (5÷8 bit) gọi là ký tự dữ liệu

- Bit START ở đầu mỗi ký tự (Bit 0); số lượng: 1 bit.
- Bit STOP ở cuối mỗi ký tự (Bit 1); số lượng: 1; 1,5; 2 bít.
- Nếu có bit chẵn lẻ PARITY bit, bít này nằm trước bit STOP.
- Ở trạng thái nghỉ (Idle state) máy phát luôn phát đi bit 1 gọi là bit nghỉ (Idle bit).
- Máy thu dò ra bit START khi có sự chuyển đổi trạng thái $1 \rightarrow 0$, sau đó lấy mẫu từ $5 \div 8$ khoảng kế tiếp.
- Kiểm tra trạng thái 1 ở cuối khối ký tự (bit STOP). Chờ việc chuyển trạng thái từ $1 \rightarrow 0$ đồng bộ cho ký tự tiếp theo.
- Đối với dòng dữ liệu đều, khoảng cách giữa các ký tự đồng nhất:
- Chỉ cần giữ đồng bộ trong một ký tự.
- Tái đồng bộ cho các ký tự tiếp theo.



Câu 7: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ theo đồng bộ bit.

- Chuyển đổi ký tự thông tin thành chuỗi bit để truyền ra liên kết.
- Chuyển đổi chuỗi bít thành ký tự thông tin để lưu trữ và xử lý bên trong thiết bi.
- Dùng đồng hồ thu để lấy mẫu tín hiệu đến ngay điểm giữa thời của bit dữ liệu. Tín hiệu đồng hồ thu phải nhanh gấp N lần đồng hồ phát vì mỗi bit được dịch vào thanh ghi SIPO sau N chu kỳ xung đồng hồ.

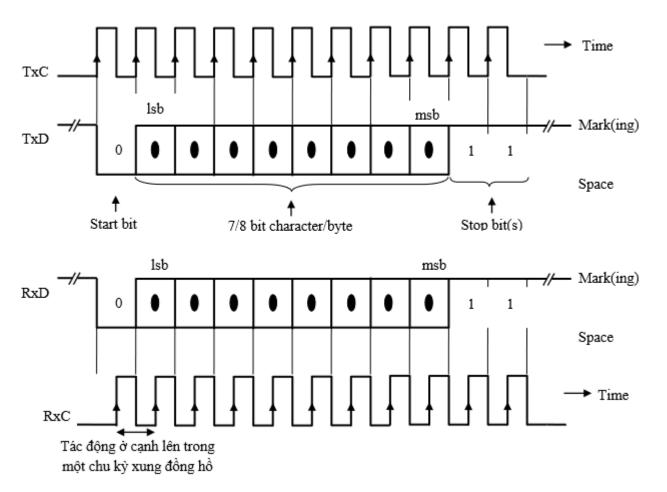


TxD: Transmit Data out: Dữ liệu truyền.

RxD: Receive Data In: Dữ liệu thu.

Msb: Most significant bit: Bít có trọng số cao nhất.

Lsb: Least significant bit: Bit có trọng số thấp nhất



- Sự chuyển trạng thái từ 1 xuống 0 là dấu hiệu của bit start, khởi động bộ đếm xung clock ở máy thu.
- Mỗi bit được lấy mẫu tại khoảng giữa của thời bit ngay sau khi phát hiện.
- Bit start được lấy mẫu sau N/2 chu kỳ xung clock (giữa sườn xuống của xung).
- Lấy mẫu sau mỗi N chu kỳ xung clock tiếp theo cho mỗi bit trong ký tự (sườn xuống của xung tiếp theo).

Câu 8: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ theo đồng bộ ký tự. Số bít bằng nhau trong một ký tự kể cả số bit stop, bit start và bit kiểm tra giữa thu và phát.

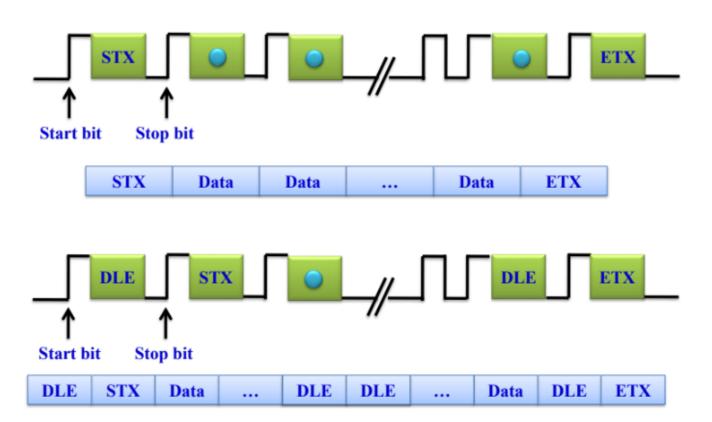
Sau khi phát hiện và nhận start bit, đồng bộ ký tự đạt được tại đầu thu bằng cách đếm đúng số bit đã được lập trình.

Chuyển ký tự nhận được vào thanh ghi đệm thu nội bộ, phát tín hiệu thông báo đã nhận được một ký tự mới, và sẽ đợi cho đến khi phát hiện một start bit kế tiếp.

Câu 9: Trình bày nguyên tắc truyền nối tiếp bất đồng bộ theo đồng bộ khung. Khi truyền một khối ký tự cần đóng gói chúng thành khối hoàn chỉnh bởi hai ký tự điều khiển đặc biệt là STX và ETX.

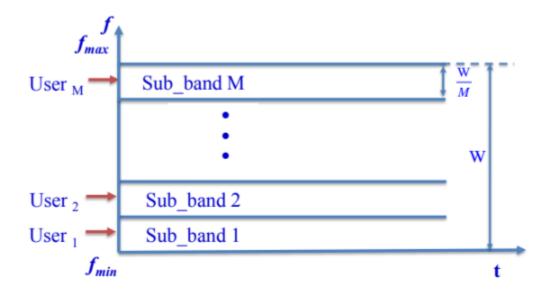
Nếu nội dung của frame có các byte (ký tự) giống STX hay ETX thì khi truyền STX hay ETX sẽ được kèm theo ký tự DLE (Data Link Escape).

Để tránh nhầm lẫn giữa DLE đi kèm với STX hay ETX và byte giống DLE trong nội dung của frame, khi truyền nhân đôi byte (ký tự) đó.



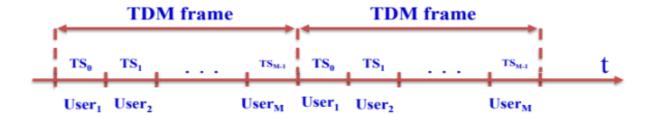
Câu 10: Trình bày nguyên lý hoạt động của 2 giao thức: FDMA, TDMA và so sánh thông lượng và độ trễ của 2 giao thức.

- ❖ Giao thức FDMA:
- Băng tần của hệ thống được chia thành các băng con.
- Mỗi trạm truyền tin theo các băng con dành riêng cho mình.



❖ Giao thức TDMA:

- Chia thời gian thành các khung bằng nhau và bằng TF (Time frame)
- Chia khung thời gian thành các khe thời gian bằng nhau và bằng Ts (time-Slot)
- Các trạm truyền tin tuần hoàn trên các khe thời gian dành riêng.



Trong hệ thống FDMA, khung thời gian T(s), băng tần hệ thống được chia thành M băng con. Mỗi người dùng phát với một tốc độ bít là R/M (bít/s). Trong hệ thống TDMA, khung thời gian được chia thành M khe. Mỗi người dùng phát với tốc độ R (bít/s) trong khoảng thời gian T/M (s).

- ❖ So sánh:
- 1. Về thông lượng (tốc độ dữ liệu):
- Trong trường hợp FDMA:
- Các gói tin có độ dài b (bít) truyền trong T (s) trên mỗi kênh con tách rời.
- Do vậy, tốc độ bít yêu cầu là: RFDMA = M(b/T) (bit/s)
- Trong trường hợp TDMA:
- Các gói tin b (bít) truyền trong khoảng thời gian T/M (s)
- Do đó, tốc độ bít yêu cầu là: RTDMA = b/(T/M)=M(b/T) (bit/s)
- Từ hai kết quả này có: RFDMA = RTDMA = M(b/T) (bit/s)
- 2. Về độ trễ trung bình của gói tin:
- DDFDM, DTDMA là thời gian trễ của FDMA và TDMA.

Ta colonizering : D = W + t.

Trong đó: W là thời gian chờ để phát 1 gói tin.

t là thời gian truyền hết 1 gói tin.

• Đối với FDMA : Do không có thời gian chờ \Rightarrow W = 0 \Rightarrow DFDMA = t = T

- Đối với TDMA:
- Gọi Pi là xác suất (phân bố đều) gói tin tới vào khe thứ i thì : $P_i = \frac{1}{M}$

- Lúc này
$$W = \sum_{i=1}^{M} P_i (M-i) \frac{T}{M} = \sum_{i=1}^{M} \frac{1}{M} (M-i) \frac{T}{M} = \frac{T}{M} \frac{(M-1)}{2}$$

Vậy

$$D_{TDMA} = \frac{T}{M} \frac{(M-1)}{2} + \frac{T}{M} = T \left(\frac{1}{2} + \frac{1}{2M} \right) < T = D_{FDMA}$$

Câu 11: Trình bày kỹ thuật điều chế M-FSK.

- Dòng dữ liệu nhị phân đầu vào được chia thành tổ hợp bít. Hay còn gọi là symbol.
 Mỗi symbol có n = log2M (bít)
- Dùng M tín hiệu với các tần số khác nhau để biểu diễn các symbol.
- Nếu M không có dạng lũy thừa của 2 thì: $n = [log_2M] + 1$. Lấy số nguyên lớn hơn gần nhất.
 - Trong thực tế lấy $M=2^{\rm n}$

Tín hiệu thứ i có thể biểu diễn là:

$$\begin{cases} s_i & t = A\cos(2\pi f_i t + \Phi_i) \\ i = \overline{1, M} \end{cases} KT_s \le t \le (K+1)T_s. \text{ Biểu diễn symbol thứ i.}$$

Trong đó:

M là số trạng thái tín hiệu trên đường truyền.

 T_s là độ rộng của symbol. $T_s = nT_b$.

Φ_i là các góc pha ban đầu.

+ Nếu $\phi_i = \phi_j$, $\forall i \neq j$: Kỹ thuật điều chế coherent MFSK

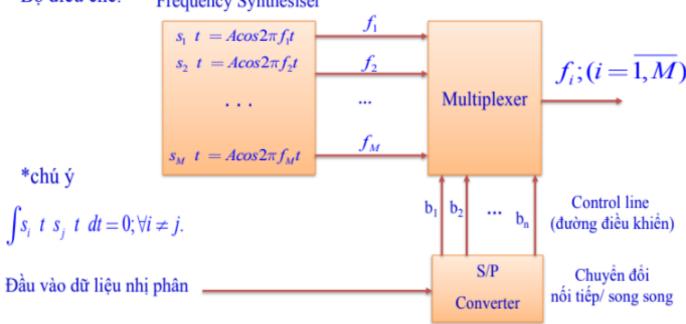
+ Nếu $\phi_i \neq \phi_j$, $\forall i \neq j$: Kỹ thuật điều chế Non coherent MFSK

Câu 12: Trình bày kỹ thuật điều chế Coherent M-FSK.

Để đơn giản, giả sử $\Phi_i = 0$. Lúc này tín hiệu thứ i có thể biểu diễn được như sau:

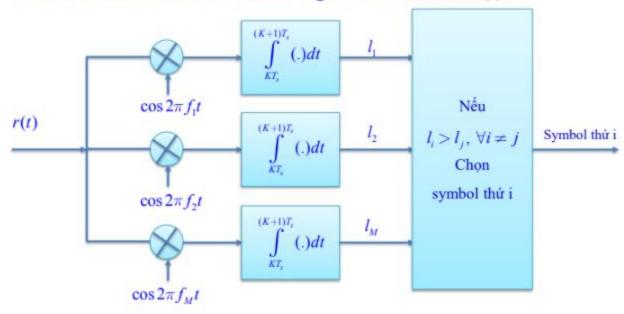
$$\begin{cases} s_i \ t = A\cos 2\pi f_i t & \text{Biểu diễn } Symbol \text{ thứ } i \\ i = \overline{1, M} \end{cases}$$

Bộ điều chế: Frequency Synthesiser



Bộ giải điều chế:

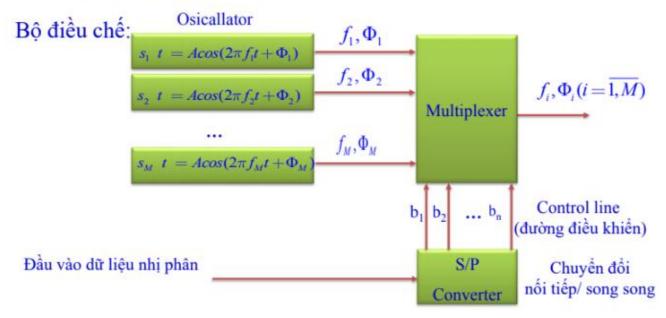
Giả sử tín hiệu đầu vào của bộ giải điều chế là: r(t).



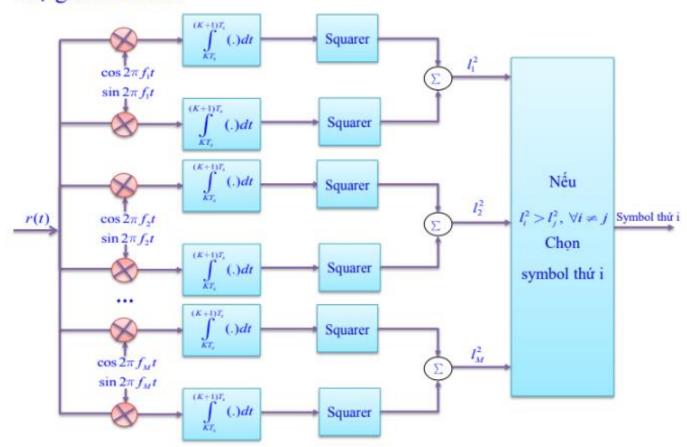
Câu 13: Trình bày kỹ thuật điều chế Non-Coherent M-FSK.

- Tín hiệu trên đường truyền.

$$\begin{cases} s_i & t = A\cos 2\pi f_i t + \Phi_i \\ i = \overline{1, M} \end{cases} KT_s \le t \le (K+1)T_s. \text{ Biểu diễn symbol thứ i.}$$



Bộ giải điều chê.



Câu 14: Trình bày kỹ thuật điều chế M-PSK.

Trong M-PSK dòng dữ liệu được chia thành các Symbol, mỗi symbol có $n=log_2M$ (bít).

Tập tín hiệu MPSK được biểu diễn như sau:

$$\begin{cases} s_i \ t = Acos \ 2\pi f_c t + \Phi_i \ ; 0 \leq t \leq T_s : \text{Bieu dien symbol i} \\ \text{i} = \overline{1,M} \end{cases}$$
 Trong đó:

 f_c : tần số sóng mang.

T_s: độ rộng của symbol.

$$\Phi_i$$
: góc pha ban đầu $\Phi_i = \frac{2i-1}{M}.\pi$

Trường hợp tổng quát:

$$s_i(t) = A\cos(2\pi f_c t + \phi_i); i = (1, M)$$

$$= A\cos(2\pi f_c t).\cos\phi_i - A\sin(2\pi f_c t).\sin\phi_i$$

$$= s_{i1}\phi_1(t) + s_{i2}\phi_2(t)$$

Trong đó: $\phi_1(t)$, $\phi_2(t)$ là các hàm trực giao với nhau và

$$\phi_{1}(t) = \sqrt{\frac{2}{T_{s}}}\cos 2\pi f_{c}t; \quad \phi_{2}(t) = -\sqrt{\frac{2}{T_{s}}}\sin 2\pi f_{c}t;$$

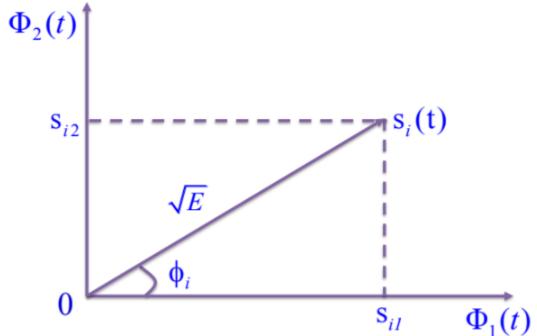
$$s_{i1} = \int_{0}^{T_{s}} s_{i}(t)\phi_{1}(t)dt$$

$$s_{i2} = \int_{0}^{T_{s}} s_{i}(t)\phi_{2}(t)dt$$

$$s_{i2} = \int_{0}^{T_{s}} s_{i}(t)\phi_{2}(t)dt$$

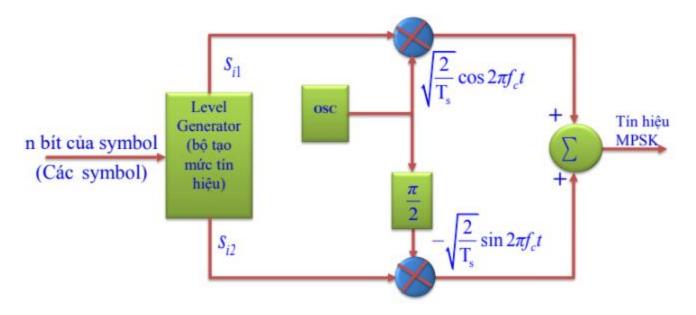
$$E = \frac{A^{2}T_{s}}{S_{s}}: \text{ Năng lương của tín hiệu.}$$

$$\begin{aligned} s_{i1} &= \sqrt{E} cos \varphi_i \\ s_{i2} &= \sqrt{E} sin \varphi_i \end{aligned} \Rightarrow \begin{cases} E = \frac{A^2 T_s}{2} \colon \text{Năng lượng của tín hiệu.} \\ \varphi_i &= arctg(\frac{s_{i2}}{s_{i1}}) \end{cases}$$



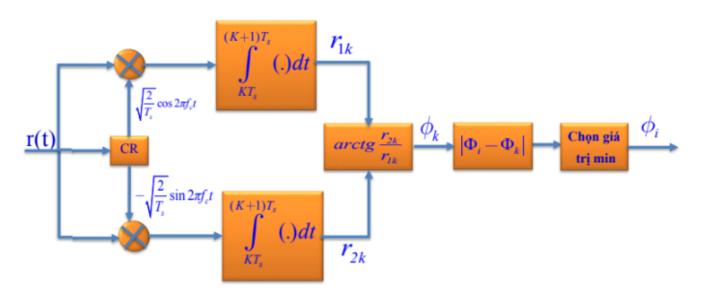
Biểu diễn $s_i(t)$ trên hệ trục tọa độ.

Bộ điều chế MPSK.



Bộ giải điều chế:

Giả sử r(t) là tín hiệu thu được, ta có bộ giải điều chế MPSK



Câu 15: Trình bày kỹ thuật điều chế BPSK.

Dữ liệu nhị phân được biểu diễn bằng 2 tín hiệu có pha khác nhau.

$$\begin{cases} s_1 \ t = Acos \ 2\pi f_c t + \Phi_1 \ ; 0 \leq t \leq T. & \text{Biểu diễn bít 1} \\ s_2 \ t = Acos \ 2\pi f_c t + \Phi_2 \ ; 0 \leq t \leq T. & \text{Biểu diễn bít 0} \end{cases}$$

Trong đó:

T: độ rộng bít.

 Φ_1 , Φ_2 là 2 góc pha ban đầu.

Thực tế lấy
$$\Phi_1 = 0$$
, $\Phi_2 = \pi$.

$$\begin{cases} s_1 & t = A\cos 2\pi f_c t \\ s_2 & t = -A\cos 2\pi f_c t \end{cases}$$

Trường hợp tổng quát:

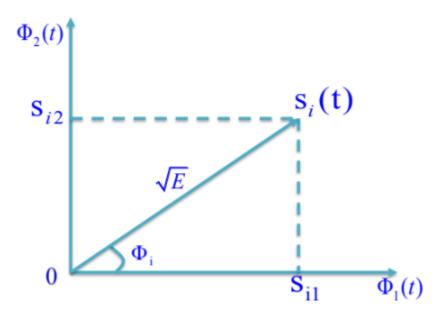
$$s_i(t) = A\cos(2\pi f_c t + \phi_i); i = (1, 2)$$

$$= A\cos(2\pi f_c t).\cos\phi_i - A\sin(2\pi f_c t).\sin\phi_i$$

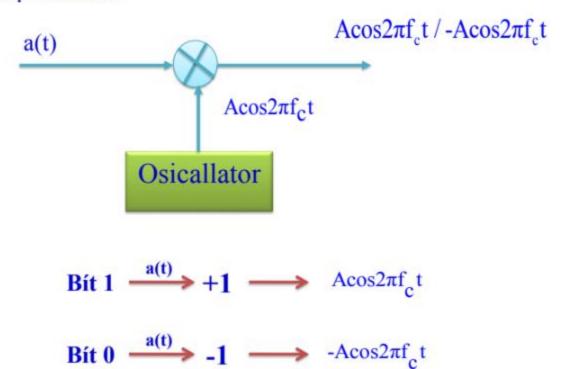
$$= s_{i1}\phi_1(t) + s_{i2}\phi_2(t)$$

Trong đó:

 Biểu diễn s_i(t) trên hệ trục tọa độ trong trường hợp tổng quát.

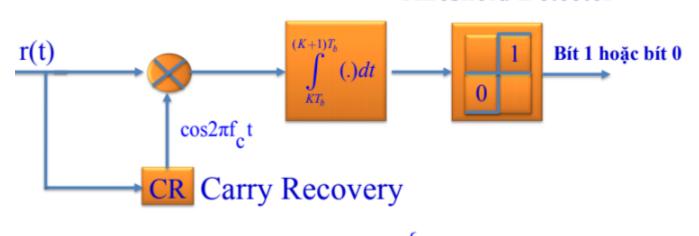


Bộ đều chế



Bộ giải điều chế:

Threshold Detector



$$\int_{KT_b}^{K+1} \frac{T_b}{\pm A \cos 2\pi f_c t. \cos 2\pi f_c t. dt} = \begin{cases} \frac{AT_b}{2} : \text{ chọn bít } 1\\ -\frac{AT_b}{2} : \text{ chọn bít } 0 \end{cases}$$

Câu 16: Trình bày kỹ thuật điều chế BFSK.

Dùng 2 tín hiệu sóng mang có các tần số khác nhau để biểu diễn trạng thái của các bít 0,1. Tín hiệu trên đường truyền có dạng:

$$\begin{cases} s_1(t) = A \cos(2\pi f_1 t + \phi_1); KT \le t \le (K+1)T : \text{ Biểu diễn bít 1} \\ s_2(t) = A \cos(2\pi f_2 t + \phi_2); KT \le t \le (K+1)T : \text{Biểu diễn bít 0} \end{cases}$$

Trong đó:

T là độ rộng bít dữ liệu.

 Φ_1 , Φ_2 là các pha ban đầu.

Trường hợp $\Phi_1 = \Phi_2$ ta có phương pháp điều chế Coherent BFSK

Trường hợp $\Phi_1 \neq \Phi_2$ ta có phương pháp điều chế Noncoherent BFSK

Câu 17: Trình bày kỹ thuật điều chế CoHerent BFSK.

Với kiều điều chế này 2 tín hiệu có pha ban đầu là Φ tại thời điểm t = 0

$$\begin{cases} s_1(t) = A \cos(2\pi f_1 t + \phi); KT \le t \le (K+1)T : \text{ Biểu diễn bít 1} \\ s_2(t) = A \cos(2\pi f_2 t + \phi); KT \le t \le (K+1)T : \text{Biểu diễn bít 0} \end{cases}$$

Giả sử $\Phi = 0$ $\begin{cases} s_1(t) = A \cos(2\pi f_1 t); KT \le t \le (K+1)T : \text{ Biểu diễn bít } 1 \\ s_2(t) = A \cos(2\pi f_2 t); KT \le t \le (K+1)T : \text{ Biểu diễn bit } 0 \end{cases}$ Bô \$diều ch'e:

$$s_{1}(t) = A\cos(2\pi f_{1}t)$$

$$s_{2}(t) = A\cos(2\pi f_{2}t)$$

$$f_{1}$$

$$Multiplexer$$

$$f_{2}$$

$$(Bộ dồn kênh)$$
Frequency Synthesiser

Dầu vào dữ liệu nhị phân

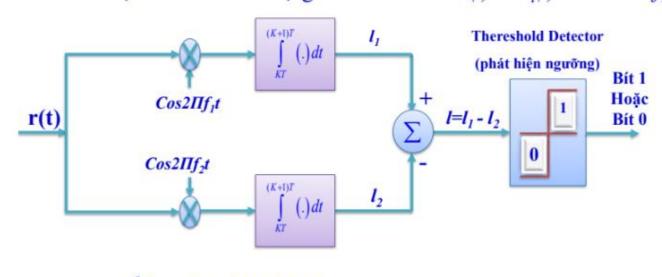
Đường điều khiển

Hai tín hiệu $s_1(t)$, $s_2(t)$ được chọn sao cho trực giao với nhau. Tức là:

$$\int_{KT}^{K+1)T} s_1(t) s_2(t) dt = 0$$

Bộ giải điều chế:

Giả sử tín hiệu đầu vào của bộ giải điều chế là: $r(t) = s_i(t) = A\cos 2\pi f_i t$



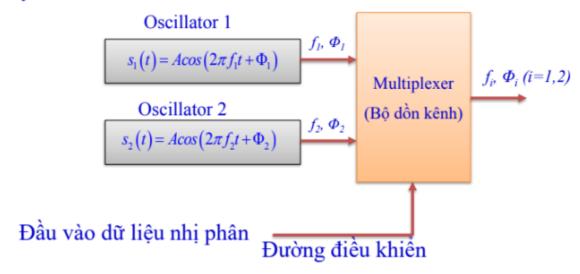
$$l = \begin{cases} l_1 - l_2 > 0 : bit \ 1 \\ l_1 - l_2 < 0 : bit \ 0 \end{cases}$$

Câu 18: Trình bày kỹ thuật điều chế Non CoHerent BFSK.

Tập tín hiệu

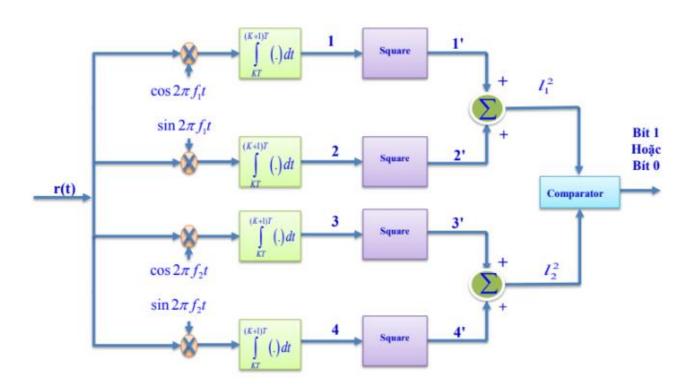
$$\begin{cases} s_1(t) = A \cos(2\pi f_1 t + \phi_1); KT \le t \le (K+1)T : \text{ Biểu diễn bít } 1 \\ s_2(t) = A \cos(2\pi f_2 t + \phi_2); KT \le t \le (K+1)T : \text{Biểu diễn bít } 0 \end{cases}$$

Bộ điều chế.



Bộ giải điều chế:

Giả sử tín hiệu thu được là:
$$r(t) = s_i(t) = A\cos(2\pi f_i t + \phi_i)$$



Câu 19: Trình bày kỹ thuật ARQ trở lại (Go back N- Automatic Repeat reQuest)

Hoạt động:

Dựa trên nguyên lý kỹ thuật điều khiển luồng theo kiểu cửa sổ trượt

- Khi không có lỗi phía thu gửi ACK bình thường cho phía phát.
- Khi phía thu phát hiện 1 khung tin nào đó bị sai thì phía thu sẽ gửi 1 NAK, đồng thời hủy tất cả các khung tin tính từ khung tin bị sai trở đi.
- Khi phía phát nhận được NAK sẽ thực hiện phát lại các khung tin tính từ khung tin vừa phát tính từ khung tin bị sai.

Hiệu suất:

$$\eta_{GBN-ARQ} = \begin{cases} \frac{W}{(2a+1)N_r} & \text{n\'eu } W < 2a+1 \\ \frac{1}{N_r} & \text{n\'eu } W \geq 2a+1 \end{cases}$$

Giả sử phía phát luôn đủ dữ liệu để phát và chỉ dừng lại khi W=0.

- Nếu W < 2a+1: Khi phía phát xong W khung thì NAK (ACK) mới đến được bên phát, do đó: k=W.
- Nếu W \geq 2a+1: Khi NAK(ACK) đến được bên phát thì bên phát phát đi \approx 2a+1 khung. Do đó: $k\approx$ 2a+1.

$$\text{Vậy } N_r = \begin{cases} \frac{1 - P_f + W.P_f}{1 - P_f} & \text{nếu } W < 2a + 1\\ \frac{1 - 2a.P_f}{1 - P_f} & \text{nếu } W \ge 2a + 1 \end{cases}$$

Hay

$$\eta_{GBN-ARQ} = \begin{cases} \frac{W}{1+2a} \cdot \frac{1-P_f}{1-P_f + W \cdot P_f} & \text{n\'eu} \ W < 2a+1 \\ \frac{1-P_f}{1-2a \cdot P_f} & \text{n\'eu} \ W \geq 2a+1 \end{cases}$$