

Számítógép architektúrák alapjai

Hallgatói jegyzet

Tranzisztor technológia fejlődése

2023

Tartalom

1.	Tranzisztor technológia fejlődése	1
1.1.	Bevezetés.....	1
1.2.	Moore törvénye	2
1.3.	MOSFET tranzisztorok	3
1.4.	Technológia fejlődése	3
1.5.	Tranzisztorok típusainak fejlődése	4
1.5.1.	MOSFET technológia	4
1.5.2.	Feszített szilícium technológia.....	4
1.5.3.	HKMG tranzisztorok	5
1.5.4.	FinFET tranzisztorok	6

Készítette: Kováts Máté

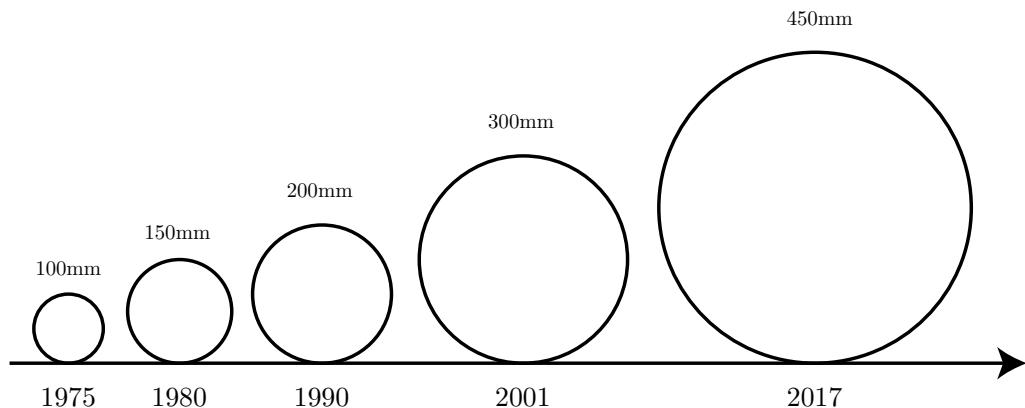
A jegyzet Durczy Levente 2019 őszi Számítógép architektúrák alapjai előadás videói és Dr. Sima Dezső diasorai alapján készült.

Segítséget jelentett Uhrin Ádám és Nagy Enikő korábbi jegyzetei.

1. Tranzisztor technológia fejlődése

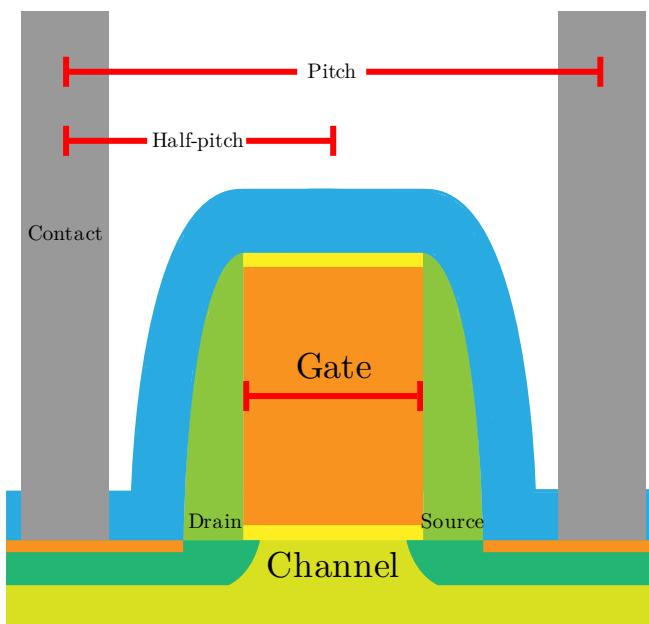
1.1. Bevezetés

A processzor chipek szilícium lapkán (wafer) készülnek. Az évtizedek óta ezeknek a wafereknek a mérete növekszik.



Egy ilyen wafer létrehozása 200-300 lépésből áll, mint például maszkolás, diffúzió, maratás, ellenőrzés stb. Az egész folyamat körülbelül 2-3 hónapot vesz igénybe.

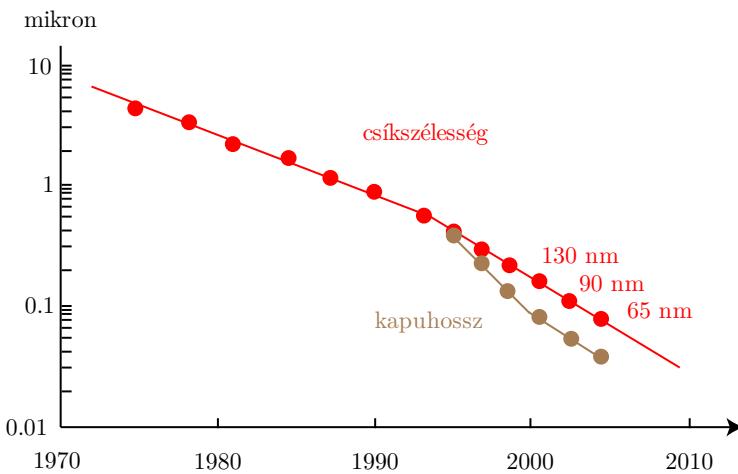
Tradicionálisan, a minimális csíkszélességgel szokták jellemzni az IC (integrált áramkör) gyártási technológiákat. A csíkszélességet a drain-t (kollektor) és source-t (emitter) összekötő kapu hosszaként szokták értelmezni.



Manapság ezt szokták mondani technológiai node-nak is (például 22 nm, 14 nm), ami gyártónként eltérő.

	Intel 22 nm	Intel 14 nm	TSMC 16 nm	Samsung 14 nm
Tranzisztor Fin Pitch	60 nm	42 nm	48 nm	48 nm
Tranzisztor Gate Pitch	90 nm	70 nm	90 nm	84 nm
Interconnect Pitch	80 nm	52 nm	64 nm	64 nm
SRAM Cell Area	1080 μm^2	588 μm^2	700 μm^2	645 μm^2

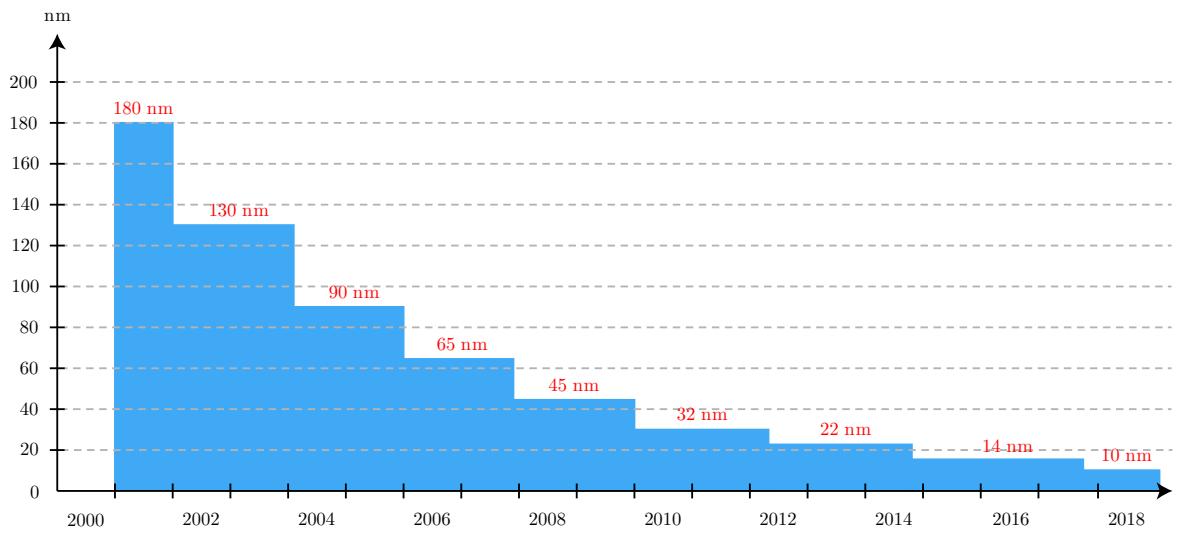
A csíkszélesség csökkenés: 1970-es években a csíkszélesség még 10 μm nagyságrendű volt és onnan értünk el a nanométeres nagyságrendbe. Az 1990-es években elkezdett szétválni a gyártási technológiához kötődő csíkszélesség és a tranzisztor kapu valós hossza. Bár az eljárással 65 nm-es csíkszélességgel hozták létre a tranzisztorokat, de a valós távolság már csak 35 nm volt.



A szilícium atom mérete 0.24 nm, tehát lassan elérjük a korlátait ennek a technológiának.

1.2. Moore törvénye

Két évente megduplázdik a tranzisztorok száma amellett, hogy a csíkszélesség csökken. 2010-es évektől ez a tendencia elnyúlni látszik, de még mindig elég jelentős a fejlődés. Ma már 2,5-3 év a tranzisztor mennyisége megduplázdása.



1.3. MOSFET tranzisztorok

A MOSFET rövidítése a "Metal-Oxide-Semiconductor Field-Effect Transistor"-nak, azaz egy fémből, oxidból, és félvezető (félvezető) rétegből alkotott tranzisztor jelöl.

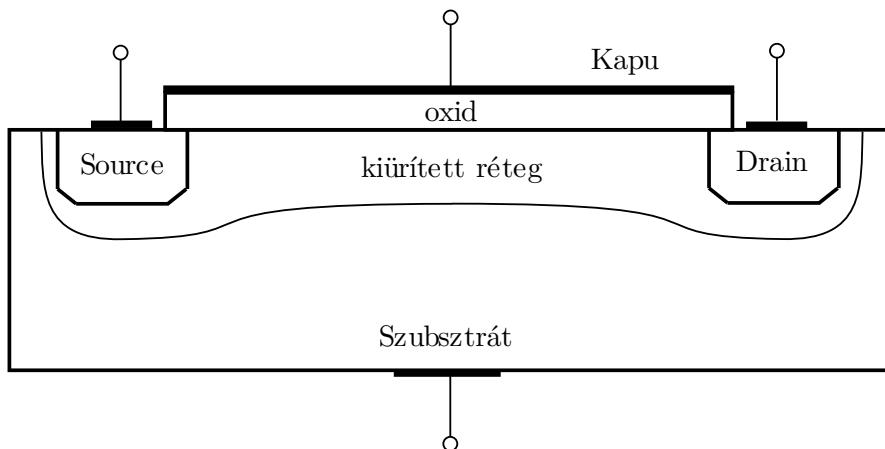
Két típusa van:

- nMOS
- pMOS

nMOS felépítése:

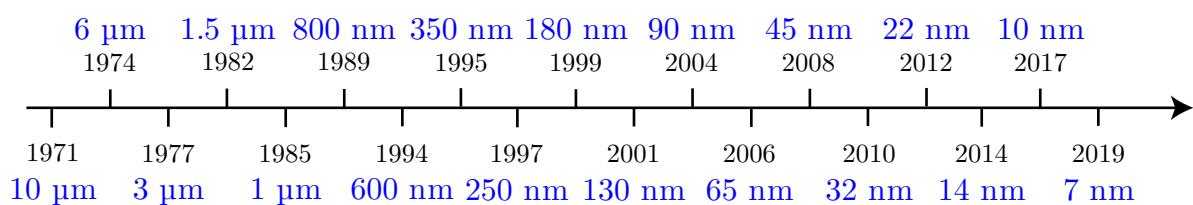
- szilícium szubsztrát réteg, melyben az elektronok mozognak
- oxid réteg, mely szigetel a kapu és a szilícium között
- kapu, ami egy vezérlőelektróda

nMOS működése: amikor a kapura feszültséget alkalmazunk, az elektronok a szilícium szubsztrátum felé mozognak a kapu alatt lévő területen. Az elektronok koncentrációja növekszik a kapu alatt lévő területen, miközben a pozitív töltéshordozók száma csökken. Ennek eredményeként a kapu alatt lévő terület kiürül az elektronokból, és így egy kiürített réteg jön létre. Ez a kiürített réteg lehetővé teszi az elektronok szabad áramlását a source és a drain közötti területen, amelyet a csatornának nevezünk. Amikor a kapufeszültség (küszöbfeszültség) megszűnik, a csatorna szűnik meg, és az áramlás leáll. Fontos megjegyezni, hogy az NMOS tranzisztor akkor vezet, amikor a kapufeszültség meghaladja a küszöbfeszültséget, és szünetel, amikor a kapufeszültség alatta van a küszöbfeszültségek.



1.4. Technológia fejlődése

Jól látszik a gyártástechnológiá fejlődése, amit bejártunk 50 év alatt.



Intel-nél TICK-TOCK modellt használták Pentium 4-től kezdődően. Fejlesztés két részre vált. TOCK fejlesztésnél a csíkszélességet csökkentették, gyártástechnológiai fejlődést jelentett. TICK esetében

ugyanesen a csíkszélességen az architektúrát fejlesztik. Korábban egyszerre végezték az architektúra és csíkszélesség fejlesztést, amiért nehezen következővált, hogy mennyire hatékony az adott architektúra.

TOCK	TICK	1. generáció	2. generáció	3. generáció	4. generáció	5. generáció	6. generáció
Core 2	Penryn	Nehalem	Westmere	Sandy Bridge	Ivy Bridge	Haswell	Broadwell
Új Mikroarch. 65 nm	Új Gyártástechn. 45 nm	Új Mikroarch. 45 nm	Új Gyártástechn. 32 nm	Új Mikroarch. 32 nm	Új Gyártástechn. 22 nm	Új Mikroarch. 22 nm	Új Mikroarch. 14 nm
2008/1		2010/1			2012/4		2014/9

1.5. Tranzisztorok típusainak fejlődése

Tranzisztor technológiák fejlődése a következőképpen írható fel:

- MOSFET technológia 130 nm és felette
- Feszített szilícium technológia 90/65 nm
- HKMG tranzisztorok 45/32 nm
- FinFET tranzisztorok 22 nm és alatta

1.5.1. MOSFET technológia

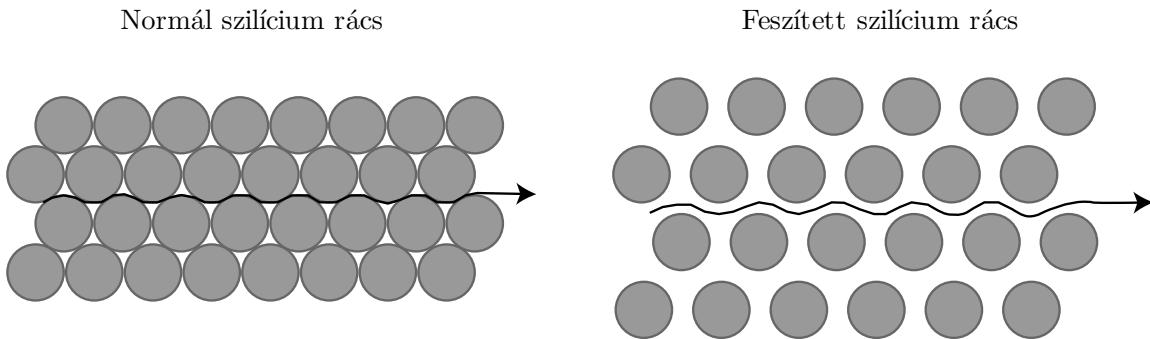
1970-es évekbeli MOSFET-nél:

	1970-es évekbeli MOSFET	2005-os Intel 65 nm MOSFET
Kapuszélesség	1 µm	35 nm
Oxid réteg vastagsága	35 nm	1.2 nm
operációs feszültség	4.0 V	1.2 V

A kapu oxid réteg vastagsága annyira lecsökkent, hogy a szivárgási áram miatt fellépő disszipáció elérte a dinamikus disszipáció nagyságrendjét.

1.5.2. Feszített szilícium technológia

Csökkenteni próbálták a disszipációt, amellett, hogy növekszik a teljesítmény. Egy speciális eljárással a szilícium lapkát megfeszítették, ezáltal széthúzták a szilícium atomokat. Az elektronáramlás kevesebb súrlódással járt, ezért kisebb lett a melegedés.



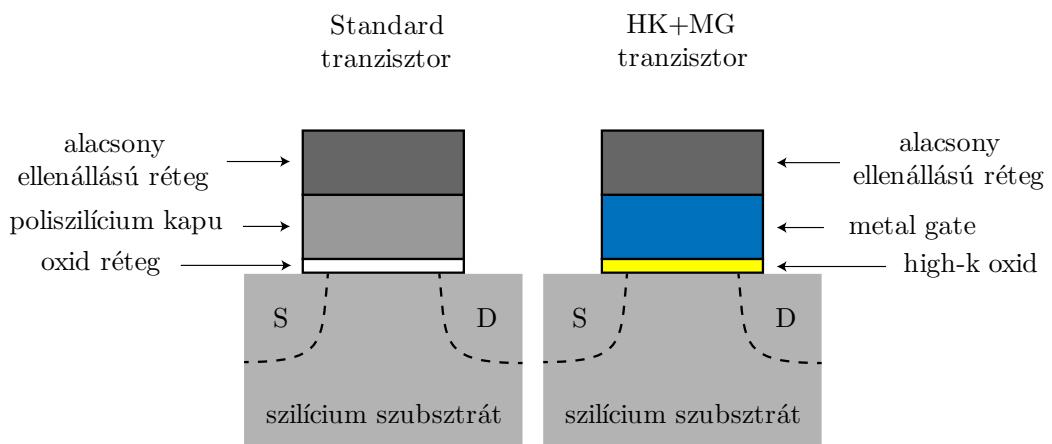
Előnye, hogy növeli az elektronok mobilitását → 10-20% áramerősség növekedés.

Hátránya, hogy 2%-kal nőtt a tranzisztorra eső költség.

1.5.3. HKMG tranzisztorok

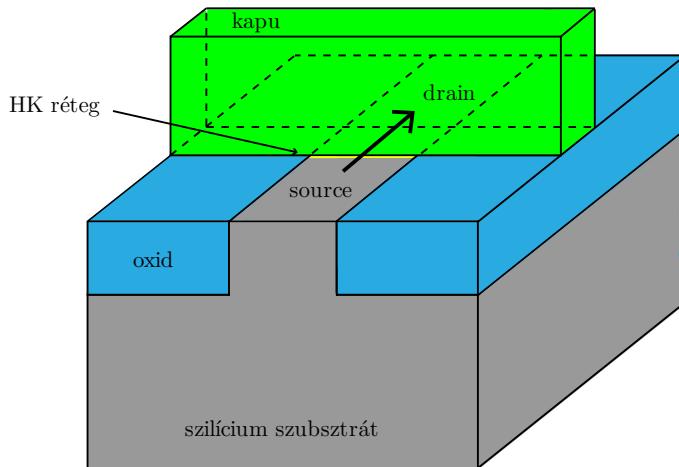
Neve a "High-K Metal Gate"-re utal.

65-90 nm-es csíkszélességnél normál nMOS tranzisztor esetén a kapu szilícium-oxid réteg 1.2 nm. Ez körülbelül már csak 4-5 molekula vastag, ami drasztikusan megemelte a source és drain közötti szivárgási áramot. A jobb szigetelés érdekében létrehoztak egy vastagabb high-k dielektrikus réteget, mely feletti fémes réteg segíti a gyorsabb kapcsolást.



90nm-es nMOS-hoz képest:

- 1.6x-es kapacitás → nagyobb áramerősség
- 0.01x-es szivárgási áram → jelentős melegedés csökkenés



Előnyei:

- 30%-kal csökken a kapcsolási áramerősség
- 20%-kal gyorsabb kapcsolás
- Ötödére csökken a source és drain közötti szivárgási áram
- Tizedére csökken a kapu és drain közötti szivárgási áram

1.5.4. FinFET tranzisztorok

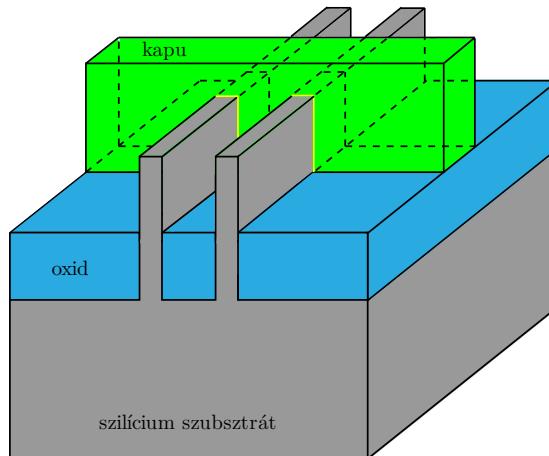
A FinFET tranzisztort Tri-Gate vagy 3D tranzisztornak is hívják. Már 1999-ben megkezdték a fejlesztését a Kaliforniai Egyetemen, 2012-től használta az Intel.

Két generációt fejlesztettek:

Első generáció (Intel 22 nm FinFET):

Ivy Bridge sorozattal vezették be (2012/4).

Ez is HKMG elvét használja, csak a kialakítás változott. Hagyományos tranzisztornál a kapu alatt jön létre az a kiürített réteg, amiben az áram folyik a sourcetől a drain felé. A FinFET esetében a félvezető rétegből fésűfog szerű kiemelkedést hoztak létre. Az első generáció esetén ebből hármat.

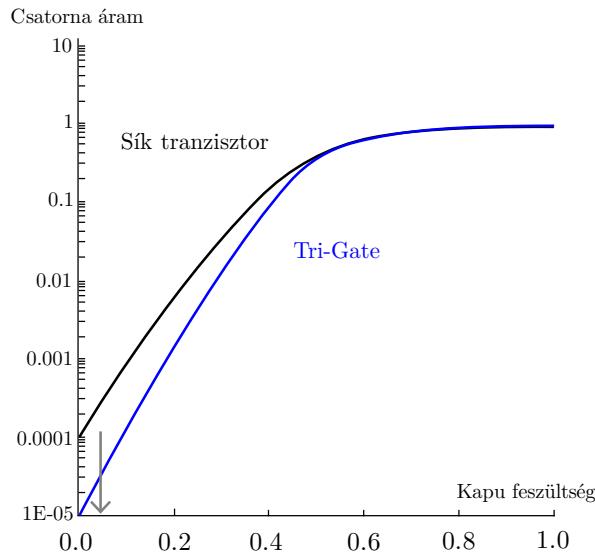


Ennek előnye:

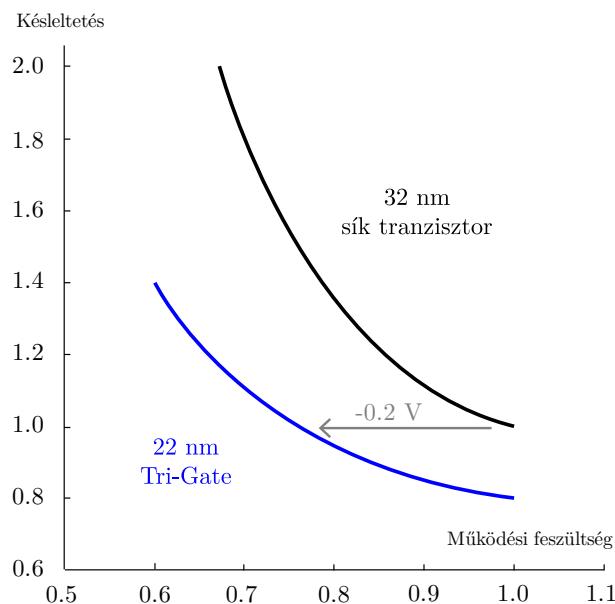
- vastagabb a réteg, amin áramolni tudnak az elektronok → nagyobb áramerősség
- a HK réteg nagyobb felületen érintkezik a félvezető réteggel → még kisebb feszültséggel és még gyorsabban szabályozható a tranzisztor

Hatása:

- nulla közelí feszültségnél szinte megszűnik a szivárgási áram



- csökken az adott késleltetéshez (időkülönbség a kapu kimeneti és bemeneti jele között) szükséges feszültségi szint

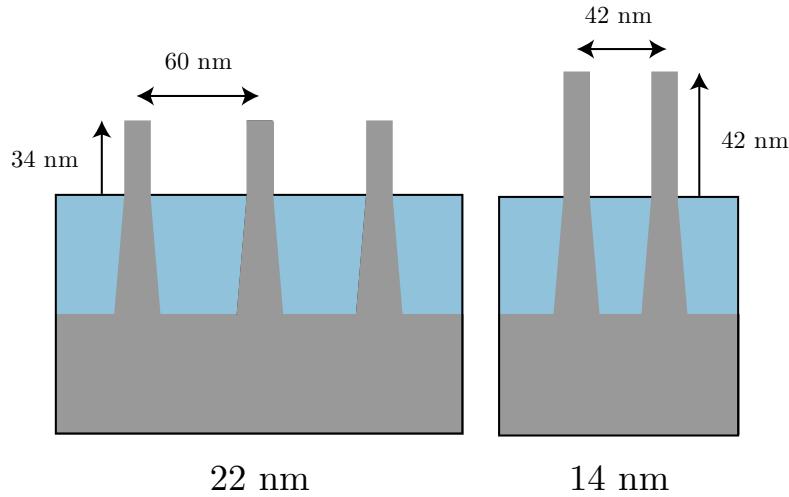


Második generáció (Intel 14 nm FinFET):

Broadwell sorozattal vezették be (2015/6).

Különbség az első generációhoz képest:

- gyártástechnológiának köszönhetően a fésűfogak közti távolság 60nm-ről 42nm-re csökkent → adott helyen több tranzisztor fér el
- tranzisztoronként fésűfogak száma 3-ról 2-re csökkent
- a fésűfogak magassága 34nm-ről 42nm-re nőtt → nő az áramerősség



Hagyományos nMOS tranzisztorokhoz képest 2x-es teljesítmény, 1/25-öd része a fogyasztás, 1 wattra jutó teljesítmény 7-8x-os.