

Számítógép architektúrák alapjai tananyag témaköörök

Nappali tagozat, 2025-26.

I. Az utasításszintű (logikai) architektúra

SzA1. Számítási modell, Architektúra

(fogalma; kapcsolatai, alapvető fajtái, jellemzői, csoportosításuk, a Neumann-féle és az adatfolyam számítási modell; az architektúra fogalma, a processzor szintű logikai és fizikai architektúra)

SzA2. Az adattér és az adatmanipulációs fa

(fogalma; a címtér, a memória-tér, a virtuális és fizikai memória; a regisztertér és fejlődése: egyszerű-, adattípusonként különböző-, többszörös regisztertér, a regiszter cella fizikai kialakítása. Az adatmanipulációs fa fogalma, szintjei, adattípusok, címzési módok, indexelés)

SzA3. A szekvenciális utasításvégrehajtás menete, az utasítás- és operandus típusok, állapottér, állapot műveletek

(az aritmetikai utasítások, lehívás, tárolás és a feltétlen vezérlés-átadási utasítás végrehajtásának sémája, utasítás- és operandus típusok; architektúrák osztályozása, szabályos architektúrák, állapottér, állapot műveletek)

II. Hagyományos mikroarchitektúra (fizikai architektúra)

SzA4. Az aritmetikai egységek felépítése I.

(az aritmetikai egység részei, adatutak, kapcsolópontok, ALU; az 1 bites fél és teljes összeadó, az n-bites soros összeadó, az n-bites párhuzamos összeadó, valamint az előrejelzett átvitelrel felépített n-bites összeadó, a fixpontos szorzás algoritmusai és gyorsítási lehetőségek)

SzA5. Az aritmetikai egységek felépítése II.

(a BCD ábrázolás jellemzői, a BCD összeadó, a lebegőpontos számok, jellemzőik, formátumok, tárolás, kódolás, kerekítések, kivételek kezelése, algebrai műveletek, logikai és fizikai megvalósítás, az IEEE 754 szabvány, az ALU egyéb műveletei)

SzA6. Vezérlőegység, félvezetős tárak

(az áramköri vezérlőegység és a mikrovezérlő ismertetése, jellemzőinek szembeállítása. Az áramköri vezérlőegység megvalósítása és működése, a félvezetős tárak jellemzői; csoportosításuk, DRAM típusok, működésük, időzítések, olvasási ciklus, DIMM-ek jellemzői)

SzA7. Külső buszrendszer

(fogalma; fejlődése; jellemzői; csoportosítása, vezérlővonalak, a párhuzamos és soros buszok (előnyök, hátrányok, problémák), a PCI és a PCIe busz, az USB-C, a HyperTransport és a QPI. Jeltípusok, impulzus amplitúdó modulációs eljárás ismertetése, párhuzamos buszok frekvencia korlátja)

SzA8. A processzor részvételével zajló I/O rendszer és a közvetlen memória-hozzáférés (DMA)

(fejlődése, a programozott I/O, a különálló I/O címtér és az I/O port; a memóriában leképezett I/O címtér; működése (feltétlen és feltételes), I/O csatorna, a DMA fogalma; megvalósítása; működése: blokkos üzemmód)

- SzA9. Megszakítási rendszer és a tranzisztor technológia fejlődése**
(megszakítás fogalma; megszakítási okok és források; a megszakítás folyamata; csoportosítás, az egy- és a többszintű megszakítási rendszer, a tranzisztorok működési alapelvei, típusok, problémák, fejlesztések, megoldások, mai technológiák)
- SzA10. Gyorsító tárak**
(kialakulásának okai, felépítésük, fejlődése, típusok tárolt adat szerint, jellemzői, szervezési alternatívák, visszakeresés módja, többszintű cache-ek, optimális méretek, és okai, tag-ek szerepe, cache-hit és cache-miss, helyettesítési stratégiák, a visszakeresés módja, inclusive- és exclusive cache, cache típusok, cache line felépítése, vezérlő bitek, cache koherencia, biztosításának megoldásai)

III. Korszerű mikroarchitektúrák (fizikai architektúra)

- SzA11. Számítógép architektúrák osztályozása és az adatfüggőségek**
(Flynn-féle, illetve korszerű osztályozás, az adatfüggőségek fogalma, főbb fajtái, teljesítmény-korlátozó hatása)
- SzA12. Vezérlésfüggőségek, teljesítménykorlátozó hatásuk csökkentése és a szekvenciális konziszenciamód**
(vezérlésfüggőségek fogalma, teljesítménykorlátozó hatása és annak csökkentése, a feltétlen vezérlésátadás, a statikus és dinamikus elágazásbecslés, valamint a spekulatív elágazáskezelés elve, az utasítás-feldolgozás és a kivételkezelés soros konziszenciája, a precíz megszakítás-kezelés)
- SzA13. A futószalag (pipeline) elvű utasítás-végrehajtás, pipeline CPU-k**
(a futószalag elve; jellemzői; logikai felépítés és fizikai megvalósítás, prefetching, átlapolt utasítás végrehajtás, újrafeldolgozás. A futószalag elvű feldolgozás következményei, az ebből adódó szűk keresztmetszetek (memóriasávszélesség és elágazások, ...), valamint ezek feloldása, kezelése)
- SzA14. Szuperskalár architektúrák**
(működési elvük, Harward architektúra, CISC-RISC architektúrák, fejlődésük, közös jellemzőik, összehasonlítás. A lokális elágazás előrejelzés fogalma, a lokális egyszintű és kétszintű dinamikus elágazás előrejelzés, a feltételes elágazás előrejelzés egyéb lehetőségei)
- SzA15. Első generációs (keskeny) szuperskalár processzorok, és esettanulmány**
(jellemzőik, közvetlen kibocsátás, végrehajtási modelljük, kibocsátási szűk keresztmetszetük)
- SzA16. Második generációs (széles) szuperskalár processzorok**
(a kibocsátási szűk keresztmetszet kiküszöbölése: újítások, dinamikus utasítás-ütemezés és regiszter-átnevezés, végrehajtási modelljük, értékelésük)
- SzA17. Kibocsátáshoz és a kiküldéshez kötött operandus-lehívás, a második generációs (széles) szuperskalár processzorokra esettanulmány**
(megvalósítása, a kibocsátáshoz és a kiküldéshez kapcsolódó feladatok, frissítés, értékelés, a ROB működése)

SZA18. Harmadik generációs szuperskalár processzorok: az utasításon belüli párhuzamos végrehajtás

(utasításon belüli párhuzamosság elve, megvalósítási példák, három-operandusú utasítások, SIMD-utasítások, MMX, SSE, 2D-s és 3D-s (vektoros) multimédia feldolgozás)

IV. A processzorok fejlődésének korszakváltása

SZA19. A Netburst architektúra és a fejlődési korlátok

(megjelenésének okai, elérődő célok, ennek érdekében kifejlesztett újítások, implementációja. A fejlődési korlátok típusai, megjelenésük okai, kezelésük. A szuperskalár processzorok technológiai korlátai ennek alapvető okai és megnyilvánulási formái, az órafrekvencia növelésének következményei)

SZA20. Szál szinten párhuzamos architektúrák

(probléma felvetése az egymagos processzorok esetében, teljesítménynövekedés vs. komplexitás, a párhuzamosság formái, a többszálúság formái, osztályozásuk, felépítésük, eltérés az egyszálú processzoruktól, SMT és implementációi, HT esettanulmány)