



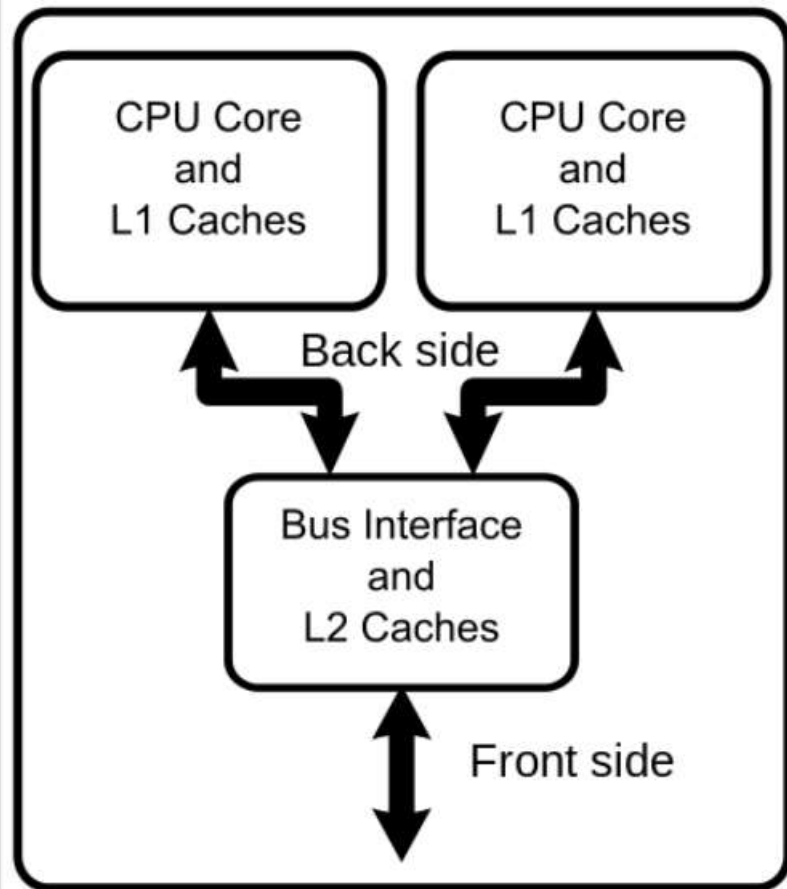
BUSRENDSZEREK

A LEGFONTOSABB RENDSZER BUSZOK FŐBB JELLEMZŐI

2024

SZÁMÍTÓGÉP ARCHITEKTÚRÁK ALAPJAI I.

DURCZY LEVENTE



Within a multi-core processor, the back-side bus is often internal, with front-side bus for external communication

Chipset: alaplapon elhelyezett szakosodott chipek.

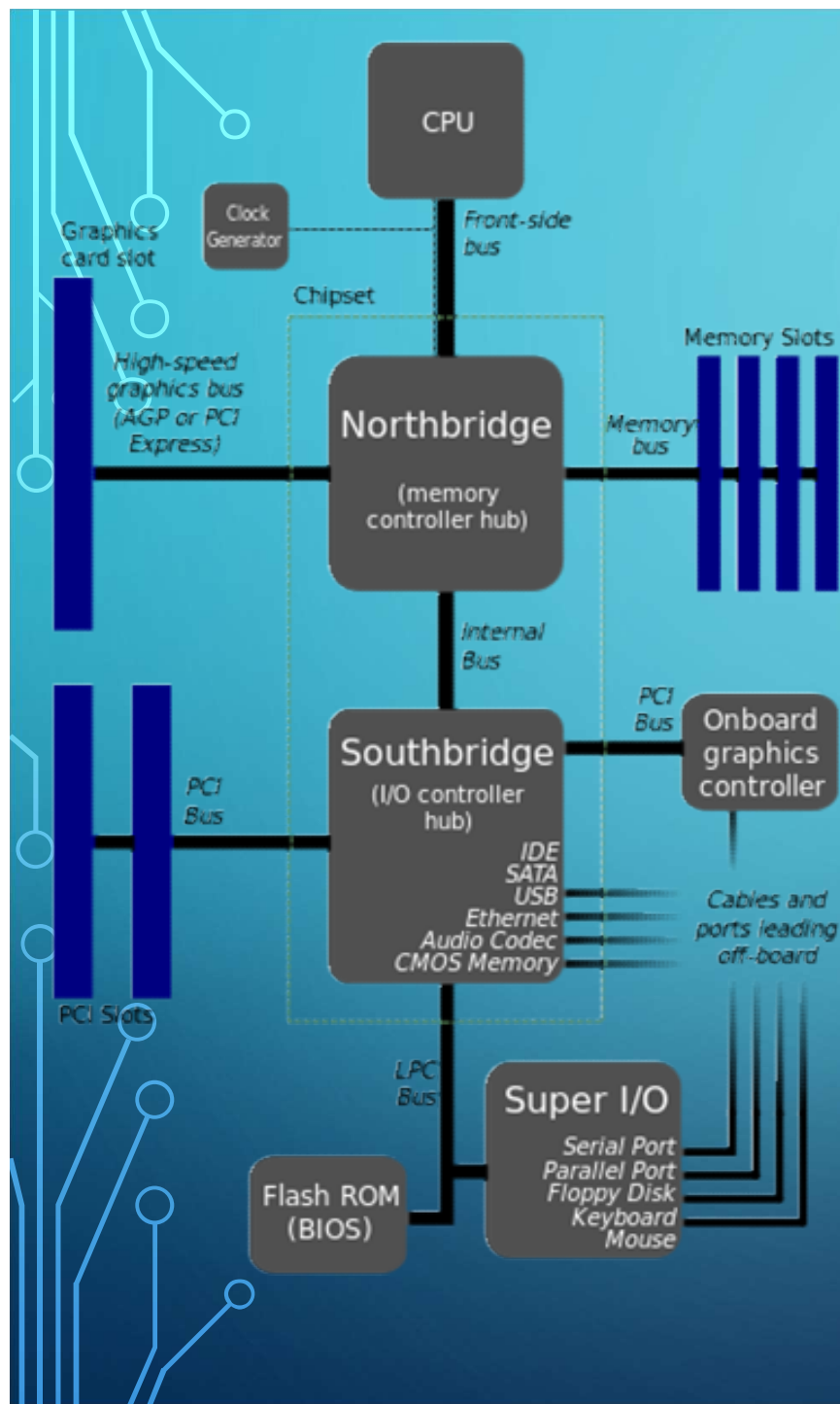
Első chipek: IBM PC, 286-os CPU

Cél: a korábbi években az egyetlen buszrendszer kiváltása a teljesítmény növelése céljából.

Intel Pentium esetében 2 chip, északi- és déli híd (FSB).

1990-es években, Intel Pentium Pro és Pentium II megjelenésekor.

Back Side Bus: CPU-n belül → sokkal gyorsabb



- FSB (ált. 64 bit): a processzortól a számítógép egyéb részeihez menő chipseten keresztüli külső interfészre utal. A front-side bus processzoron kívüli kommunikációt jelent
- ➔ sokkal lassabb!
- Fejlődése: Az első chipsetek IBM PC-kben és 286-os architektúrákban jelentek meg
frekvencia 66 MHz-400MHz
sebesség 500 MB/sec–12 GB/sec
- Az FSB chipset-jét az Intel az északi és a déli híd formájában alakította ki
- Északi híd: gyors egységekhez csatlakoztat
- Déli híd: többi egység számára
- Internal Bus: eredetileg PCI busz, később nagy sebességű busz (pl. 2011: ~ 20 Gbit/s a 2.0 ver.)
- (Később az északi hidat a CPU-ba integrálták!)

• A fejlődés mozgatórugói:

- A CPU-k gyorsabbak mint a külső eszközök (hatalmas „szakadék” a belső sebesség és az I/O műveletek között)
- Többmagos CPU-k és többprocesszoros rendszerek esetén ez fokozódik

Cél az I/O szűk keresztmetszet mérséklése

- Megoldás: többszintű, lapkán lévő gyorsítótárak bevezetése a memóriakezeléshez (minél nagyobb találati arány legyen a gyorsítótárakban)

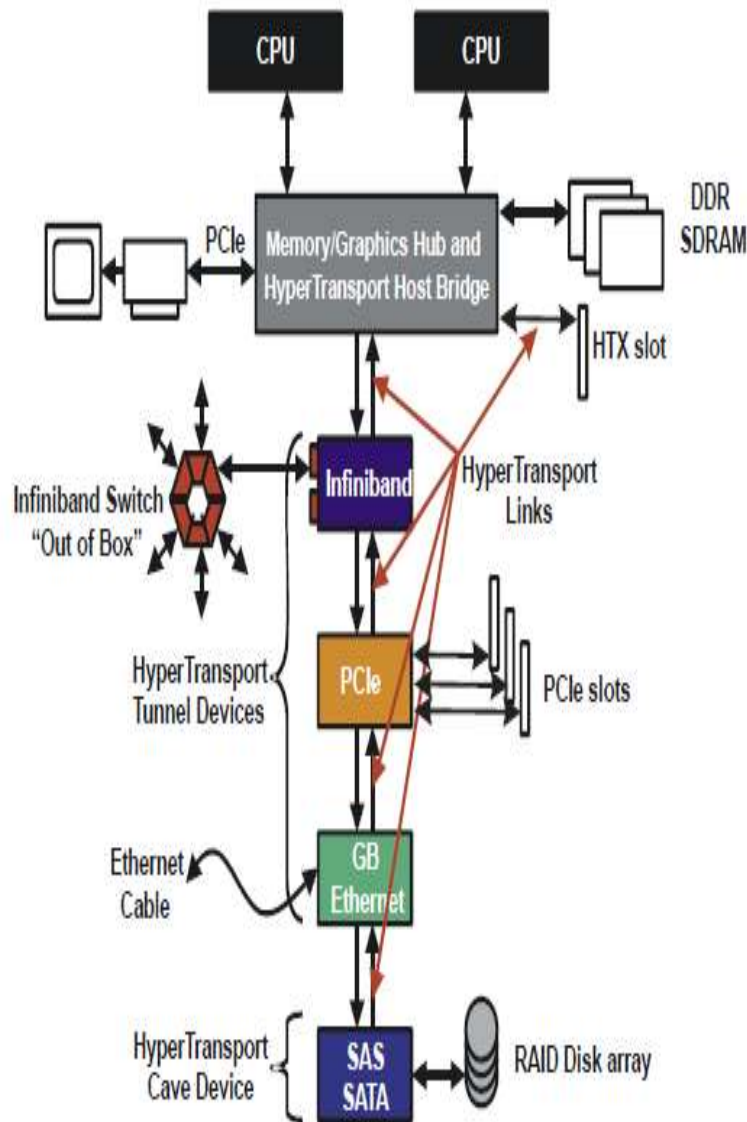
Annak érdekében, hogy megelőzzük a rendszer-lassulásokat, a déli híd és az I/O alrendszerei közötti interfésznek a processzor sebesség-növekedésével lépést kell tartani.

- Azok az I/O eszközök is, amelyek a memória-eléréshez lassú buszrendszereket használnak, szintén szenvednek a megfelelő sávszélesség-hiánya miatt. Ugyanis a korszerű perifériák sebessége nagyobb is lehet, mint azon buszeké, amelyekre csatlakoztattuk őket. Ez egy másik, rendszerszintű szűk keresztmetszet. Ez a probléma azon esetekben különösen kiéleződik amikor késleltetés-kritikus és/vagy real-time adatátvitel történik az I/O alrendszer és a processzor között.

- I/O eszközök és a memória kapcsolata:

- 1. Megosztott busz koncepció (pl. PCI busz)
- 2. Pont-pont kapcsolat, dedikált buszok (pl. PCIe, HyperTransport, QPI)

Figure 2-1: Example HyperTransport System



HyperTransport (HT) rendszerbusz:

- 2001-ben mutatta be az AMD, de pl. az IBM, a Cisco és az Apple is használja
- Ez egy kétirányú soros/párhuzamos szélessávú, alacsony késleltetésű kapcsolat
- Fő feladata a minden architektúránál más front-side bus kiváltása
- Tipikusan a processzor lapkájára van integrálva, de nagy sáv szélességű I/O buszként is alkalmazzák
- A képen egy négy belső linkkel rendelkező HT rendszert látunk. Az egyes komponenseket duál-szimplex linkek kapcsolják össze. Ezeken keresztül skálázható és automatikusan egyeztetett kapcsolatok alakíthatók ki

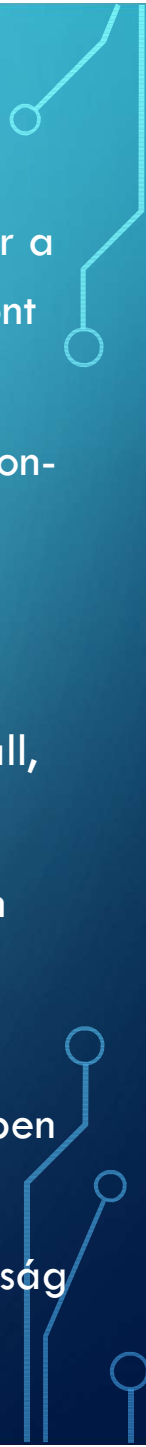
- HyperTransport (HT) rendszerbusz:

- Kétféle egységet tartalmaz:

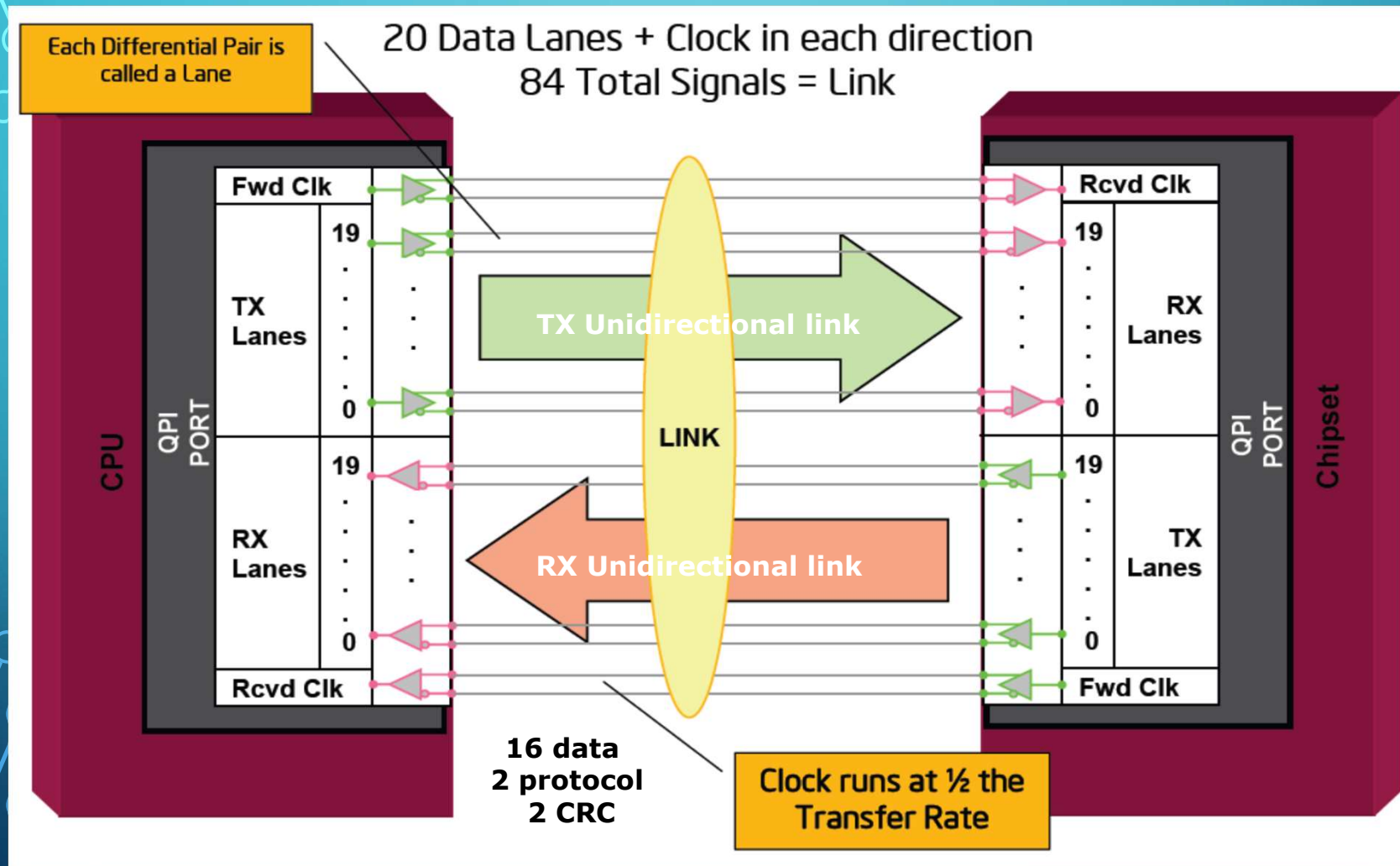
- alagút (tunnel), amelyik az eredeti funkcionalitásán (például PCIe, Gbit Ethernet) túlmenően két HT-portot is tartalmaz, azaz hozzáfűzhető egy további HT-egység is.
- barlang (cave), ez zsákutcát jelent (esetünkben a SATA egység), lezárja az úgynevezett HT-láncot (chain)
- HT-to-HT bridge segítségével egy adott rendszerhez további láncszemek illeszthetők. Ily módon komplex HT eszköz halmazt építhetünk.
- Csomagkapcsolt elven működik. 40 bites vagy 64 bites címet használ, sorrendben 1 terabájt illetve 18 exabájt (18EB) címtérrel.
- A PCI-től eltérően a HT-nem rendelkezik dedikált I/O címtérrel. Ehelyett a memóriában leképezett I/O-val rendelkezik.
- Utódja az Infinity Fabric (AMD ZEN architektúra)



• QPI (QuickPath Interconnect):

- Feladata részben az FSB kiváltása volt. 2008-tól kezdték alkalmazni, először a Xeon, majd a Core-i CPU-knál. Ez volt az Intel válasza a HT-re, ez is pont-pont összeköttetést biztosít.
 - A QPI-t használó processzorok is lapkára integrált memória-vezérlőkkel és non-uniform memory access-el (NUMA) rendelkeznek. Distributed shared memory architektúrát használ. Ez azt jelenti, hogy a fizikailag elosztott memória egyetlen, logikailag közös címtérben címezhető.
 - Minden QPI port kettő darab, egyenként 20 adatvonalas pont-pont linkből áll, irányonként különálló órajeladóval rendelkezve.
 - A QPI 5-réteges architektúrát definiál. A fizikai réteg a 20 vonalon egyetlen órajelre 20 adatbitet visz át párhuzamosan. Csomagkapcsolt adatátvitelt biztosít.
 - Kapcsolati réteg, Routing (útválasztási) réteg, Szállítási réteg (pl.: Core-i7-ben nincs), Protokoll réteg
 - Továbbfejlesztése a UPI (Ultra Path Interconnect): sebesség, energiahatékonyság nőtt
- 

- QPI jelei és vezetékei



- **QPI (Quick Path Interconnect):**

- A QPI nagysebességű pont-pont kapcsolatot jelent. Bár sokszor soros busznak hívják, ez pontosabban azt jelenti, hogy az adatokat több vonalon keresztül párhuzamosan küldik, s a csomagokat több párhuzamos átvitelre bontják.
- A processzorban lehet egy vagy több mag. Amikor a processzor többmagos, akkor azok használhatnak közös gyorsítótárat vagy pedig különálló gyorsítótárakat. A processzoron belül találunk továbbá egy vagy több memória-vezérlőt.
- A processzor támogathatja a skálázhatóságot így lehet benne crossbar router és egynél több QPI port (minden port egy pár egyirányú linket jelent).

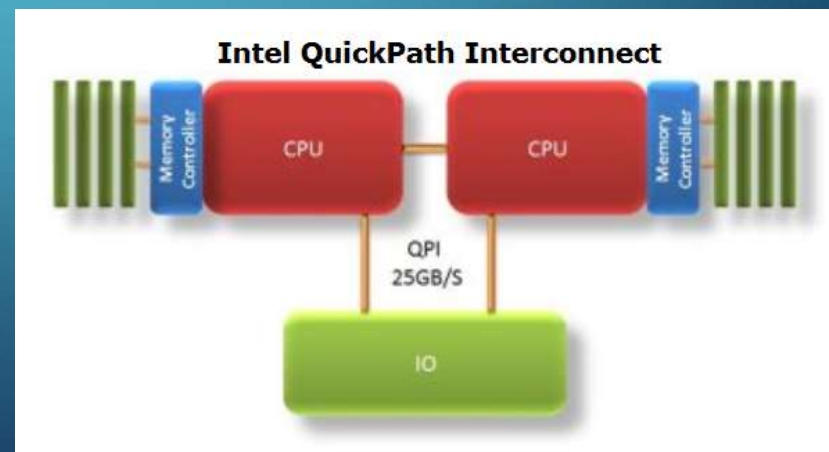


Figure 6. Intel® QuickPath Interconnect

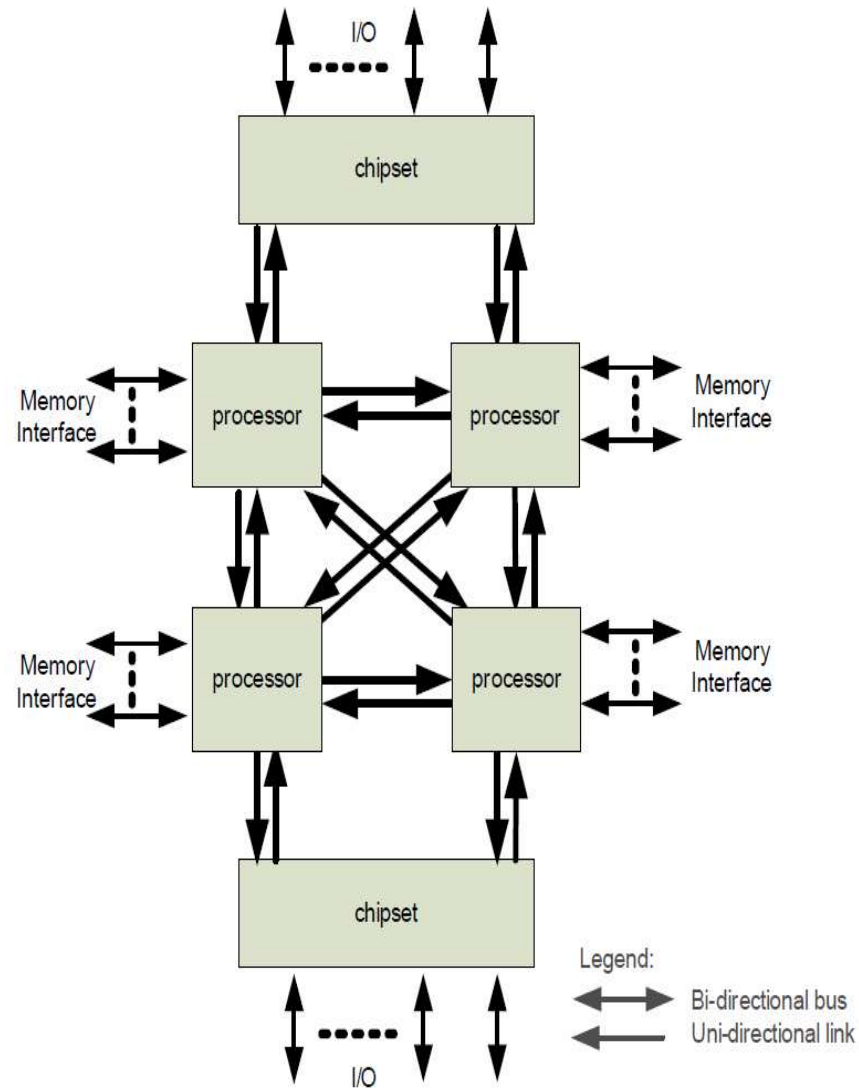
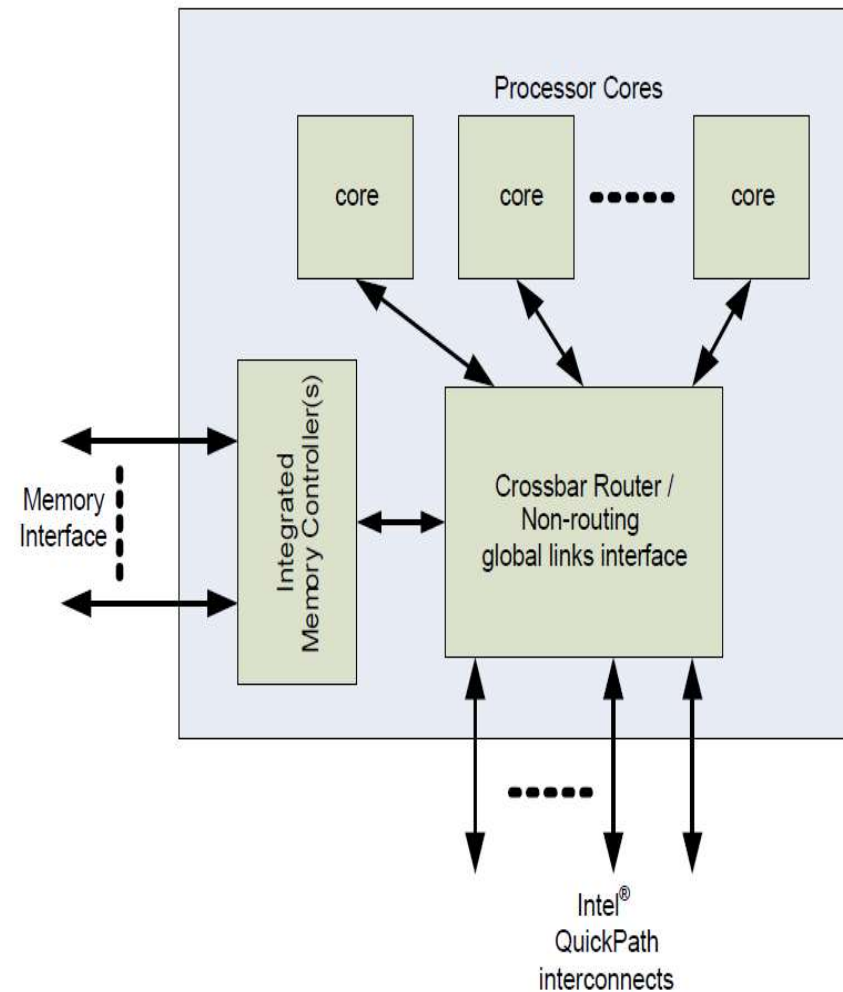
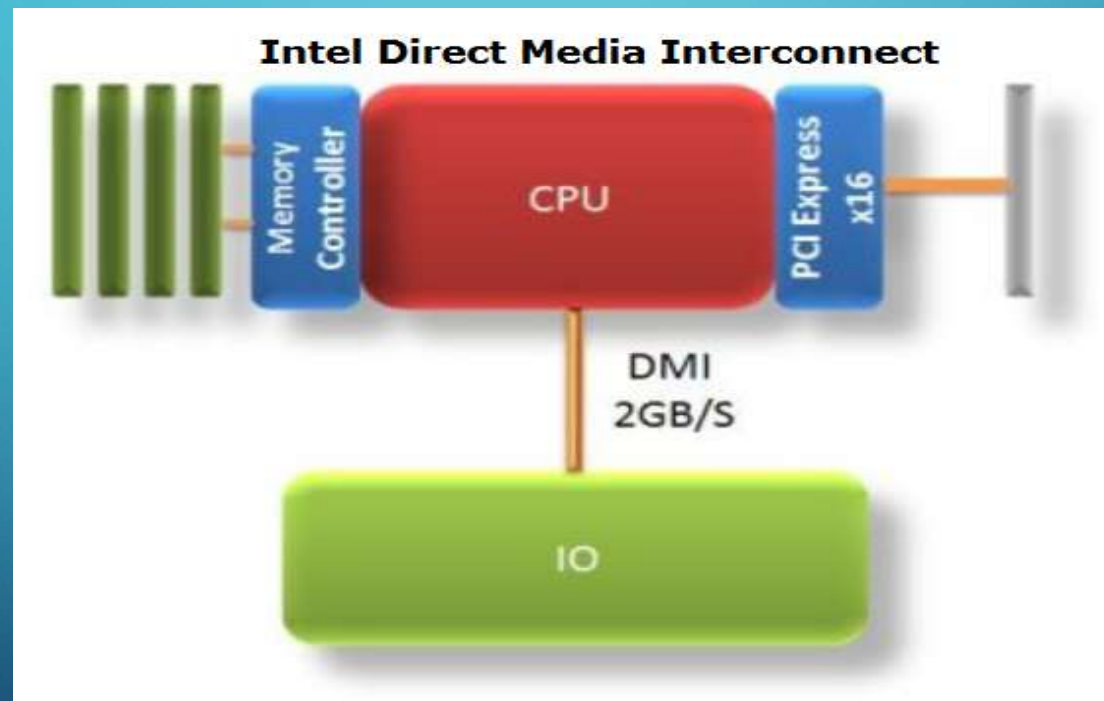


Figure 7. Block Diagram of Processor with Intel® QuickPath Interconnects



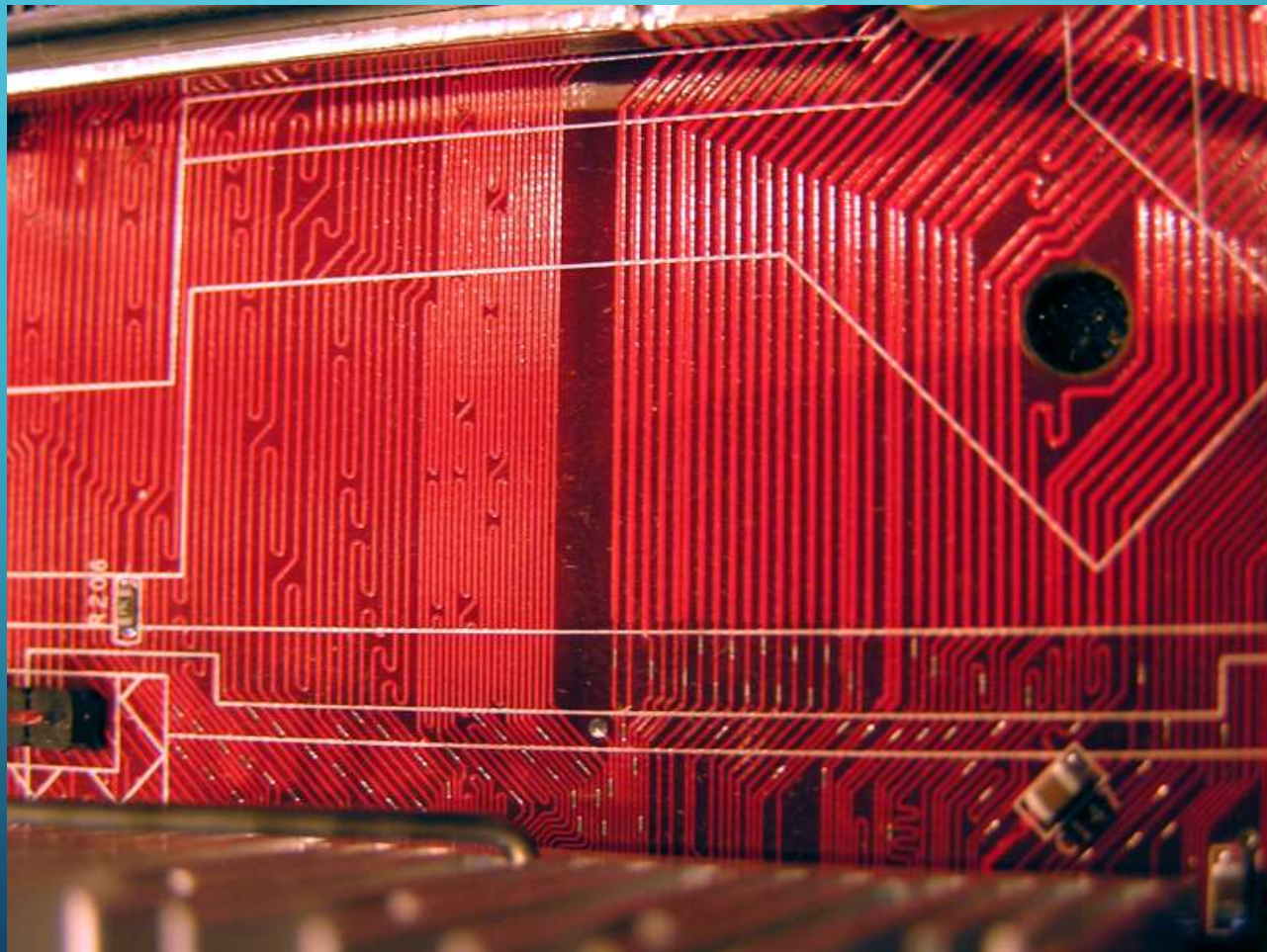
DMI (Direct Media Interface)

Elsősorban alsóbb kategóriás processzor családoknál (pl.: core-i3, core-i5), mert olcsóbb, illetve itt nincs szükség olyan nagy adatátviteli sebességre.

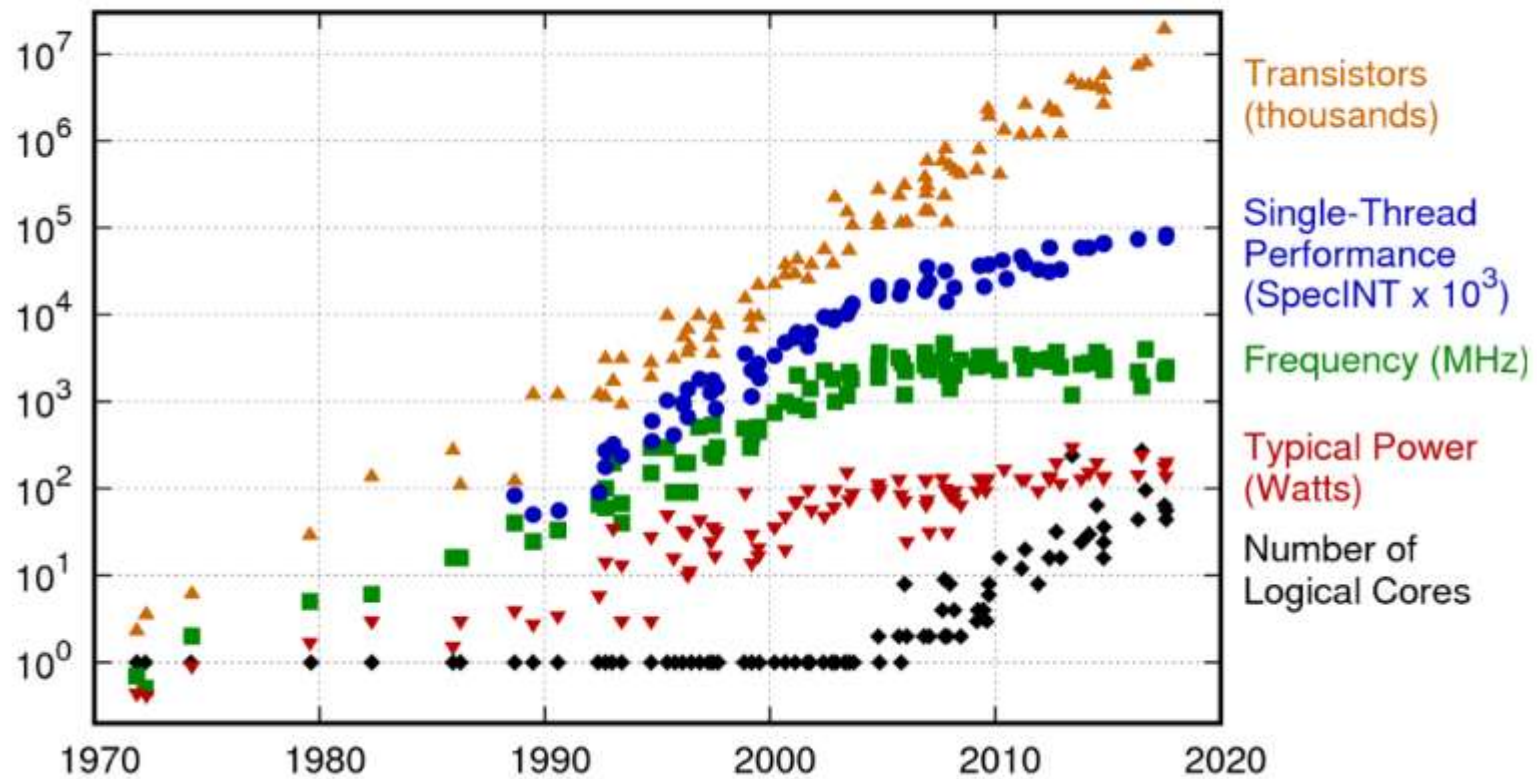


Végezetül egy érdekesség:

Futási idő különbségek (skew) kiegyenlítése egy alaplapon
párhuzamos buszrendszer használatakor



42 Years of Microprocessor Trend Data



- Mikroprocesszorok fejlődése, Karl Rupp (2018)