

Számítógép architektúrák alapjai

Hallgatói jegyzet

Memória

2023

Tartalom

1.	Memória.....	1
1.1.	Csoportosítás	1
1.2.	CMOS	1
1.3.	ROM	1
1.4.	RAM	1
1.4.1.	DDR SDRAM	3
1.4.2.	DDR2 SDRAM	3
1.4.3.	DDR3 SDRAM	4
1.4.4.	DDR4 SDRAM	5
1.4.5.	DRAM időzítési paraméterek	5
1.4.6.	Trendek.....	5
1.4.7.	DIMM	6

Készítette: Kováts Máté

A jegyzet Durczy Levente 2019 őszi Számítógép architektúrák alapjai előadás videói alapján készült.

Segítséget jelentett Uhrin Ádám és Nagy Enikő korábbi jegyzetei.

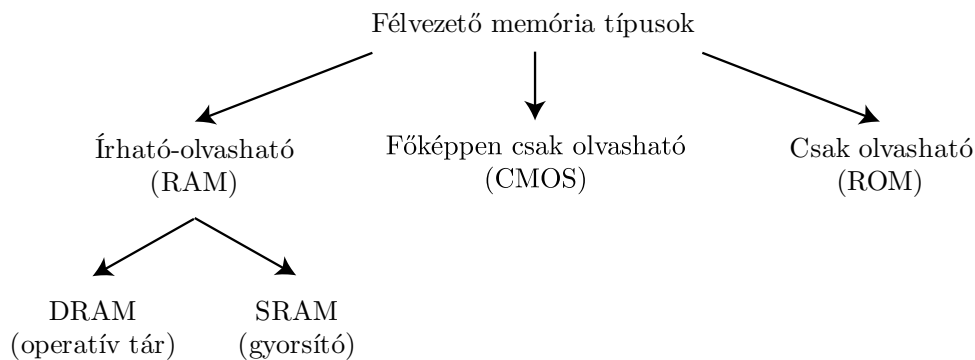
1. Memória

A számítógép szintű fizikai architektúra elemei:

- processzor
- **memória**
- buszrendszer

A félvezető memóriák nagyságrendekkel gyorsabbak a merevlemezeknél (~ néhány nsec), de nagyságrendekkel lassabbak, mint a regiszterek.

1.1. Csoportosítás



1.2. CMOS

A számítógépben lévő elemmel táplálva alacsony feszültség szinten, csekély fogyasztás mellett a számítógép kikapcsolása után is képes a benne tárolt adatok megőrzésére. Üzemi feszültségen pedig az adatok módosítására.

Adattároló egységen túl tartalmaz egy órát is, mely alacsony feszültség mellett is követi az idő múlását.

1.3. ROM

Bekapcsolásakor a memória típus segítségével éled fel a számítógép.

Tartalma:

- Egyes részegységek működőképességét tesztelő programok
- BIOS (alapvető beviteli-kiviteli műveletek programjai)
- Hálózati kártya esetén például a kártya MAC címe

1.4. RAM

Nem maradandó tár (Random Access Memory). A RAM tárolja a CPU által végrehajtandó programokat és a feldolgozásra való adatokat. Két tulajdonság jellemzi igazán: tarolókapacitás és sebesség.

Két fajtája van:

1. Statikus (SRAM)
 - o A tárolt adatot tápfeszültség megszűnéséig őrzi, nincs szükség a memória frissítésére

- Adatok flip-flop memóriában (4-6 tranzisztor) tárolódnak
- Ciklusidő megegyezik az elérési idővel

Előnyei:

- Energiatakarékos
- Nagyságrendekkel gyorsabb, mint a DRAM
- Nem szükséges a tartalmat frissíteni

Példa:

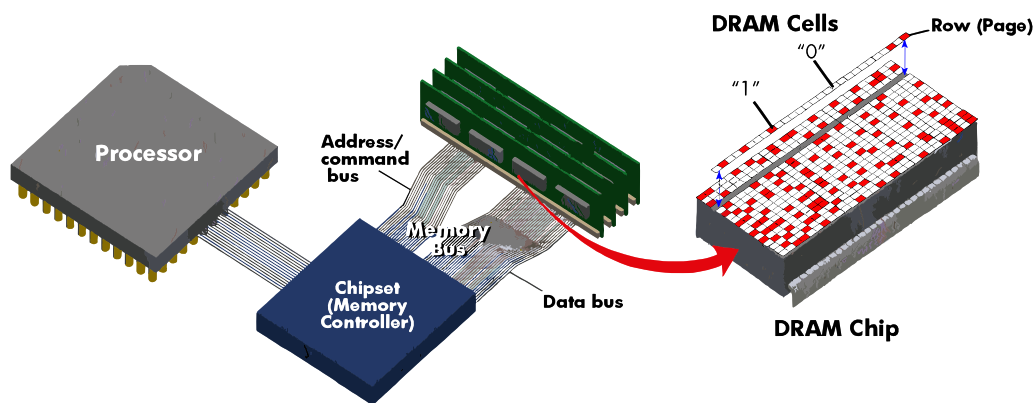
- Regiszterek
- Cache

2. Dinamikus (DRAM)

- Elemi cellái néhány pF kapacitású kondenzátorok + 1 tranzisztor
- Kisülésük miatt bizonyos időközönként frissíteni kell

Előnyei:

- Olcsó
- Alacsony fogyasztás
- Kis helyigény



DRAM típusok:

- klasszikus DRAM (aszinkron)
- SDRAM (szinkron)
 - Rendszerbusszal van szinkronizálva , ezért a válasz órajelre történik
 - Az adattároló több logikai egységre (logikai bankra) van felosztva, így a memóriavezérlő egyidejűleg több memória hozzáférési parancsot hajthat végre.
 - Ezek az egyes különálló bankok között a futószalag elvnek megfelelően el vannak csúsztatva (interleaved), ezért gyorsabb az aszinkronnál.
 - A futószalag elvű olvasás azt jelenti, hogy a kért adat az olvasási parancs kiadása után csak fix számú óraciklust követően jelenik majd meg. Ezt késleltetésnek (latency) hívják, amit fontos teljesítmény-paraméterként kell figyelembe vennünk.
 - tápfeszültség: 3,3V
 - átviteli sebesség: ~ 1000 MB/s

SDRAM típusok:

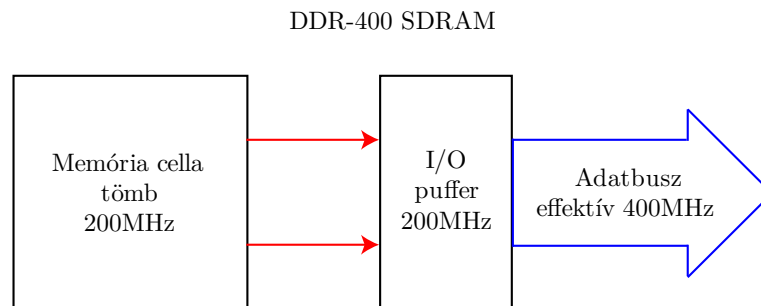
- SDR SDRAM (Single Data Rate): adattávitel csak az órajel felmenő élén történik
- DDR SDRAM (Double Data Rate)

1.4.1. DDR SDRAM

A DDR arra utal, hogy a memória bizonyos frekvenciákon közel kétszer akkora sávszélességet biztosít, mint az SDR SDRAM. Az interfész kétszeres töltést alkalmaz, az órajelnek mind a felmenő, mind pedig a lemenő élén megtörténik az adat-továbbítás.

2N-prefetch eljárás: belső busz kétszer olyan széles, mint a külsőbusz, 1 óraciklus alatt 2 adatot tud betölteni az I/O pufferbe.

- tápfeszültség: 2.5V
- átviteli sebesség: ~ 3200 MB/s

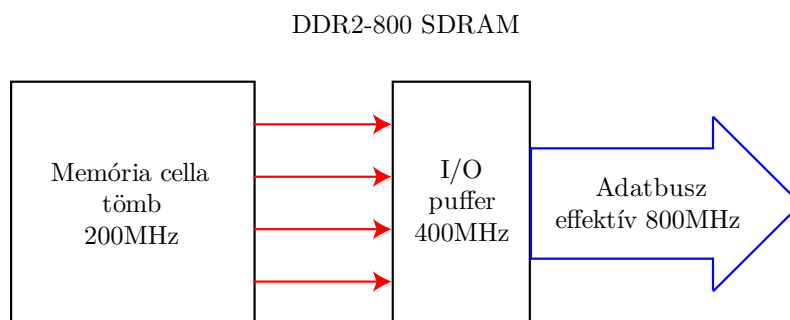


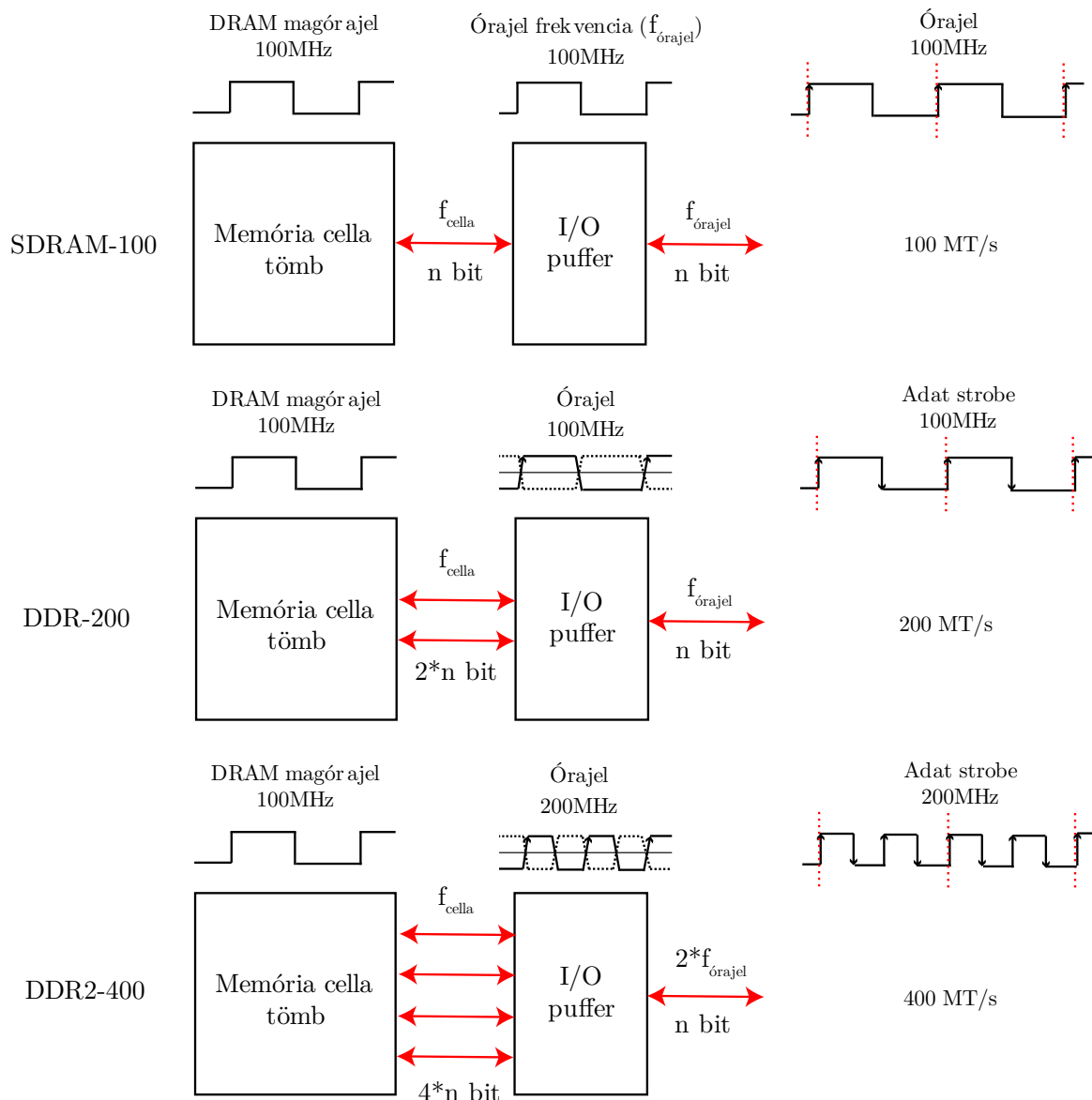
1.4.2. DDR2 SDRAM

Az alacsonyabb órajelelvezési igény miatt alacsonyabb energiafogyasztás. A memóriacella frekvenciája nem változik csak az I/O puffer frekvenciája változik. Magasabb frekvenciával való meghajtás lehetősége, így jelentősen növelhető a sávszélesség. Ugyanazon órajelelvezési meghajtás mellett nagyobb késleltetés, mint a DDR esetében.

4N-prefetch eljárás: 4 sávon történik az adatátvitel az I/O pufferbe.

- tápfeszültség: 1,8V
- átviteli sebesség: akár ~ 6400 MB/s



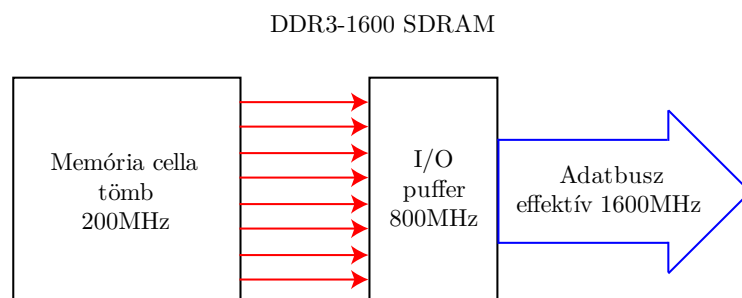


1.4.3. DDR3 SDRAM

A DDR3 szabvány lehetővé teszi, hogy egy chipben 8 Gbit tárolási kapacitást helyezünk el \rightarrow növekszik a pinek száma (240).

8 sáv: 8N-pretech eljárás

- tápfeszültség: 1,5V
- átviteli sebesség: akár ~ 17000 MB/s



1.4.4. DDR4 SDRAM

Magasabb frekvenciával való meghajtás lehetősége, így jelentősen növelhető a sávszélesség (2133MHz-től). Ugyanazon óráfrekvenciájú meghajtás mellett nagyobb késleltetés, mint a DDR3 esetében.

Bank csoportok létrehozása: amíg egyetlen DDR3-as chip 8 különálló bankot tartalmaz, addig egy DDR4-es már 16 darabot, de csoportosítva. DDR4 esetében a chipekben négy darab négy bankból álló csoport található, amikből a vezérlés egyszerre kettőt vagy négyet is kiválaszthat és olvashat. A rendszer gyakorlatilag az időosztásos multiplexelés elvén képes kezelni a bankokat.

Ugyanúgy 8N-prefetch eljárás.

- tápfeszültség: 1,2V
- átviteli sebesség: akár ~ 25600 MB/s

Adatbiztonság javítása:

- CRC (ciklikus redundancia vizsgálat): véletlenszerű változásokat érzékeli + chipenként extra paritás
- Chipenkénti lezárás (ODT: On Die Termination) és feszültségszabályozás
- Gear Down Mode, ami csökkenheti a prefetch értékét, ha szükséges

Tovább növelték a pinek számát: 240 \rightarrow 284

1.4.5. DRAM időzítési paraméterek

tCL (CAS Latency): várakozási idő az oszlopburst olvasási parancsától az első adat megjelenéséig tart

Ha az átvinni kívánt blokkokat nem lehet egymás mellé illeszteni, hanem csak egymás után lehet megcímezni, akkor mindegyik blokk esetében egy oszlopcímzési várakozást (CL) is el kell viselnünk. Meghatározott idő a parancskiadástól a megjelenésig.

tRAS: A banksor aktiválása és lezárása (precharge) közti minimális idő.

tRCD (RAS to CAS delay): A minimális idő a bank(sor) megnyitásától az oszlop kiválasztási parancs kiadásáig.

tRP (tRow Precharge): a banksor bezárása utáni kötelező várakozási idő új banksor megnyitása előtt.

tRC: Ciklusidő, ugyanazon bank sorai közül történő olvasások közötti minimális idő.

A teljes olvasási ciklus:

1. bank megnyitása
2. oszlopblokkok olvasása a megnyitott sorból
3. bank zárása (precharge)
4. legalább tRP várakozás mielőtt ezt a bankot újra megnyitnánk

Legjobb eset az, amikor a megnyitott bankok soraiból olvasunk, mert ekkor folyamatosan adatot hozhatunk át a minden memóriaórajellel.

1.4.6. Trendek

Ezek a memória típusok, ahogy fejlődnek és egyre gyorsabbak lesznek, nem kompatibilisek egymással, már eleve a lábkiosztás miatt sem (pinek).

Folyamatosan nő:

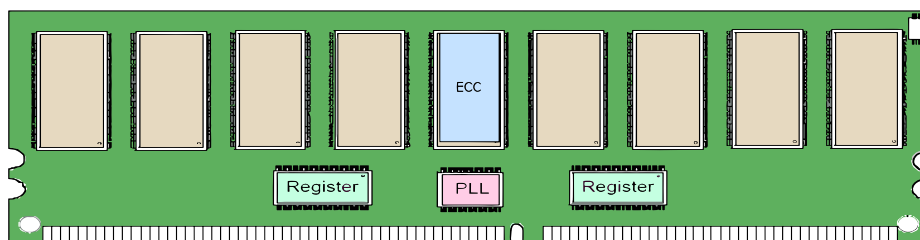
- órafrekvenciájuk
- sávszélességük
- a prefetch párhuzamosan átvitt bitjeinek száma

Folyamatosan csökken:

- lapkaméret
- tápfeszültségük
- energiaigényük

1.4.7. DIMM

DRAM chipeket tartalmazó memória modul, 64 bites szervezés. 168-284 pin.



1. Registered DIMM

DRAM chipek és memóriabusz közé egy regisztert helyeztek el. Ez egyrészt kisebb elektromos terhelést jelent a memóriavezérlő számára, másrészt pedig több memória modul esetén ez a megoldás nagyobb rendszerstabilitást eredményez → szerver memóriákhoz szokták használni.

Minden írási és olvasási művelet egy ciklus erejéig puffereljük.

2. ECC DIMM

A DIMM egyik oldalán lévő kilencedik DRAM chipet a paritás bit vagy az ECC bit tárolására használják (Error Control Coding).

A paritás bit segítségével a memória-vezérlő képes egyetlen hiba felfedezésére, de semmilyen hibát nem tud kijavítani. Továbbá a többszörös hibát sem tudja konzisztensen felfedezni.

Az ECC bit segítségével a memória-vezérlő képes egyetlen, továbbá az egymással határos, folyamatos többszörös hibát felfedezni és kijavítani. A folyamatos bithibák akkor fordulnak elő, amikor egy egész x4 vagy x8 chip meghibásodik (ezek memória-szervezési egységek). Ezen kívül a memória-vezérlő képes nem folyamatos két bithibát felismerni. Amennyiben a memóriavezérlő egy kijavíthatatlan hibát észlel, akkor leállítja a rendszert és naplózza a hibát.

3. PLL (Phase Locked Loop)

Fáziszárt hurok: órajel elcsúszás mentesítésre szolgál → szinkronizál