

# Instituto Politécnico Nacional Escuela Superior de Cómputo Diseño de sistemas digitales



Memorias especiales

Victor Hugo García Ortega

## Módulos de Memoria

Los Módulos de memoria son una agrupación de memorias individuales en un circuito impreso. Tales como DIMM, SIMM, RIMM.

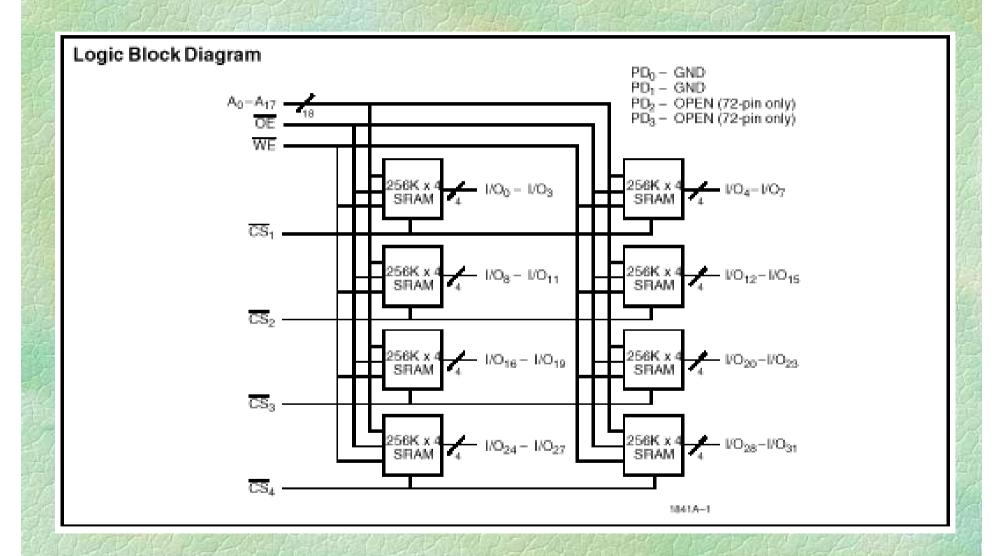
La ventaja del circuito impreso es la interconexión interna de los buses de direcciones y datos de cada memoria individual.

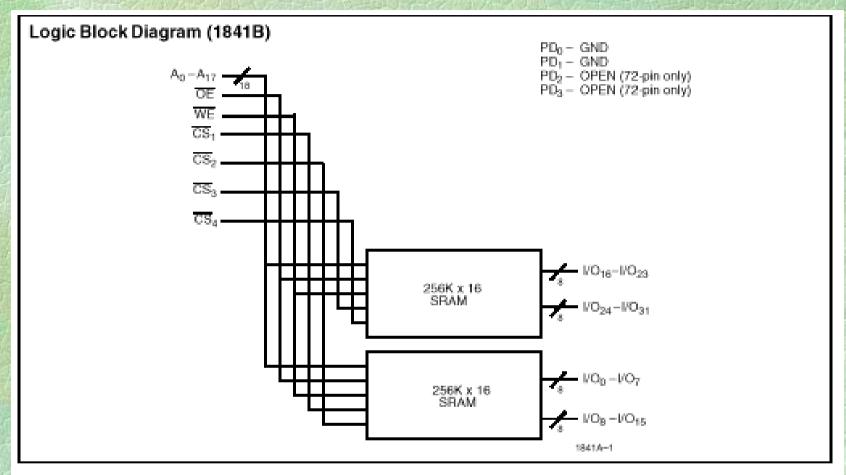
Esto permite tener un solo bus de datos y direcciones para interconectar con el sistema digital con lo que el desarrollo del circuito impreso es menos complejo.

## Módulos de Memoria

Además, los módulos de memoria permiten la fácil modificación de la cantidad de memoria a usar en un sistema digital, es decir, expandir la memoria fácilmente

## Módulos de Memoria

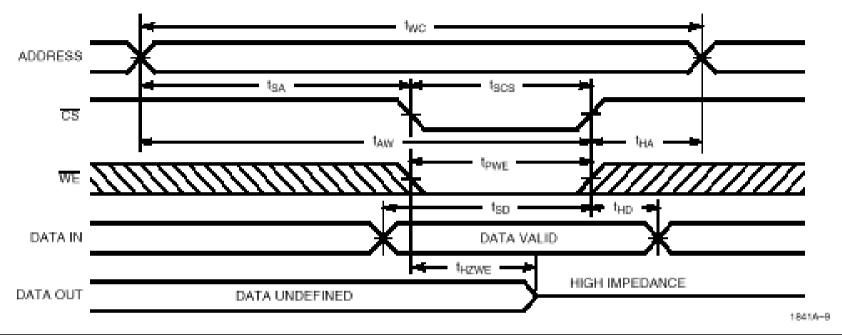




#### Selection Guide

	1841C-12	1841B/C-15	1841A/B/C-20	1841A/B/C-25	1841A/B/C-35	1841A/B/C-45
Maximum Access Time (ns)	12	15	20	25	35	45
Maximum Operating Current (mA)	1600	1600	1120	960	960	960
Maximum Standby Current (mA)	480	480	480	480	480	480

### Write Cycle No. 2 (CS Controlled)[7, 11]

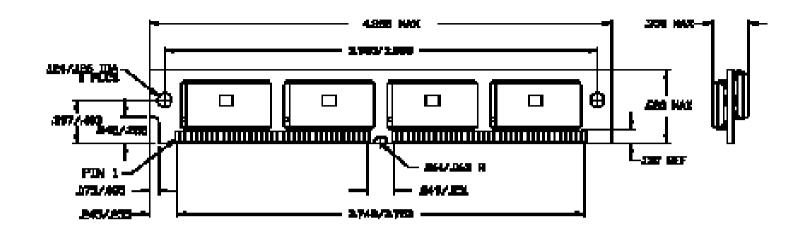


#### Note:

11. If CS goes HIGH simultaneously with WE HIGH, the output remains in a high-impedance state.

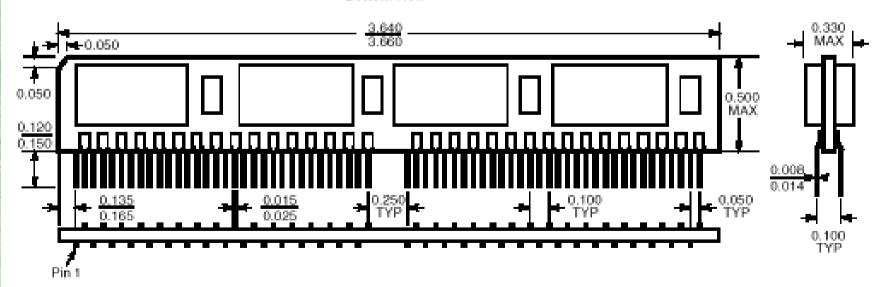
#### **Truth Table**

CS	WE	OE	Input/Output	Mode
Н	Х	Х	High Z	Deselect/Power-Down
L	Η	L	Data Out	Read
L	Г	Х	Data In	Write
L	Η	I	High Z	Deselect



#### 64-Pin Plastic ZIP Module PZ01

#### Bottom View



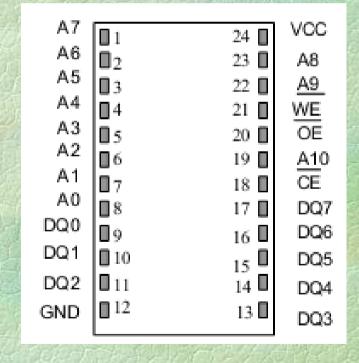
# Memoria NVRAM (NO Volatil RAM)

Las memorias RAM son más veloces, pero volátiles. A diferencia de la ROM que es no volátil, pero no se puede escribir a esta memoria.

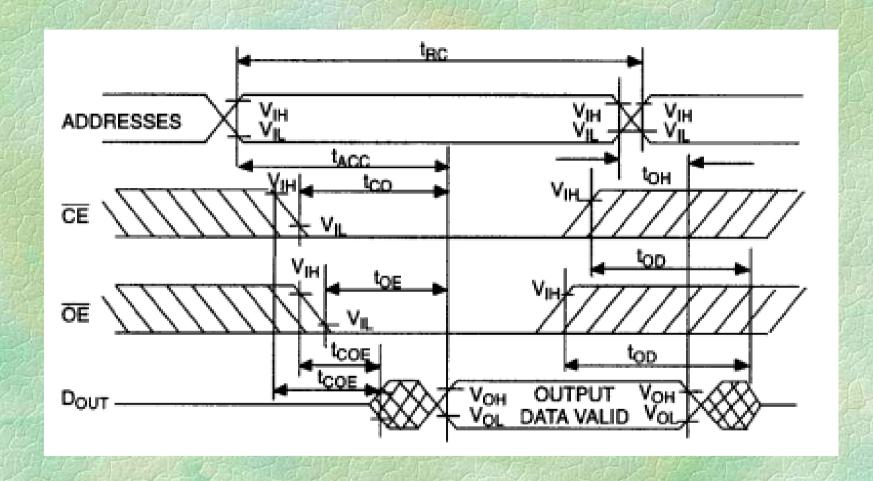
La memoria NVRAM contiene una matriz de RAM estática y una matriz EEPROM. Esto permite combinar la alta velocidad en las operaciones de lectura/escritura de la RAM estática con la capacidad no volátil de la EEPROM, y los datos pueden transferirse en ambas direcciones entre celdas correspondientes.

## **NVRAM DS1220Y**

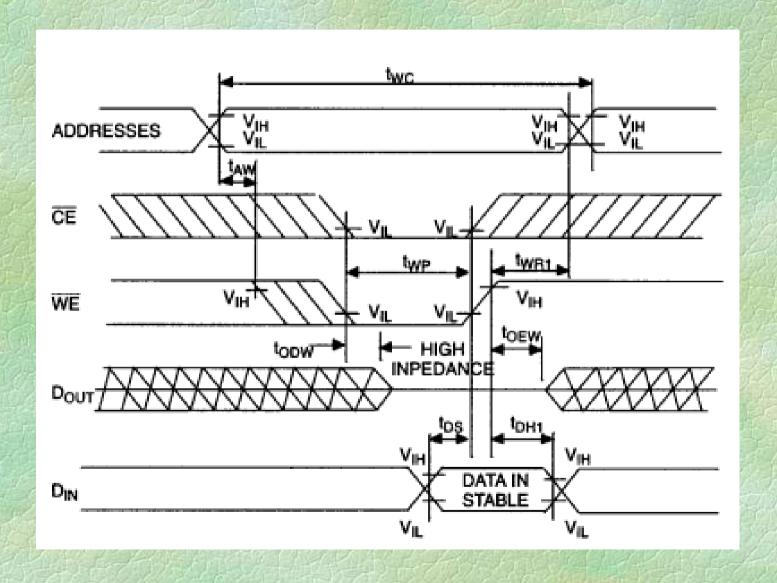
Tiempo de acceso 100 ns 5 volts de alimetación Organización de 2K x 8



# Ciclo de lectura



# Ciclo de escritura



# Memoria FIFO (First Input First Output)

Esta memoria contiene dos señales de reloj, una para lectura (RCLK) y otra para escritura (WCLK). También contiene dos buses de datos tanto para lectura como para escritura.

## **Escritura**

Cuando se escribe a la memoria, se hace a la frecuencia de la señal de reloj de escritura (WCLK). Los datos se comienzan a guardar desde la dirección cero y las direcciones se incrementan automáticamente en cada flanco de reloj.

# Memoria FIFO (First Input First Output)

## Lectura

Cuando se lee a la memoria, se hace a la frecuencia de la señal de reloj de lectura (RCLK). Los datos se comienzan a leer desde la dirección cero y las direcciones se incrementan automáticamente en cada flanco de reloj.

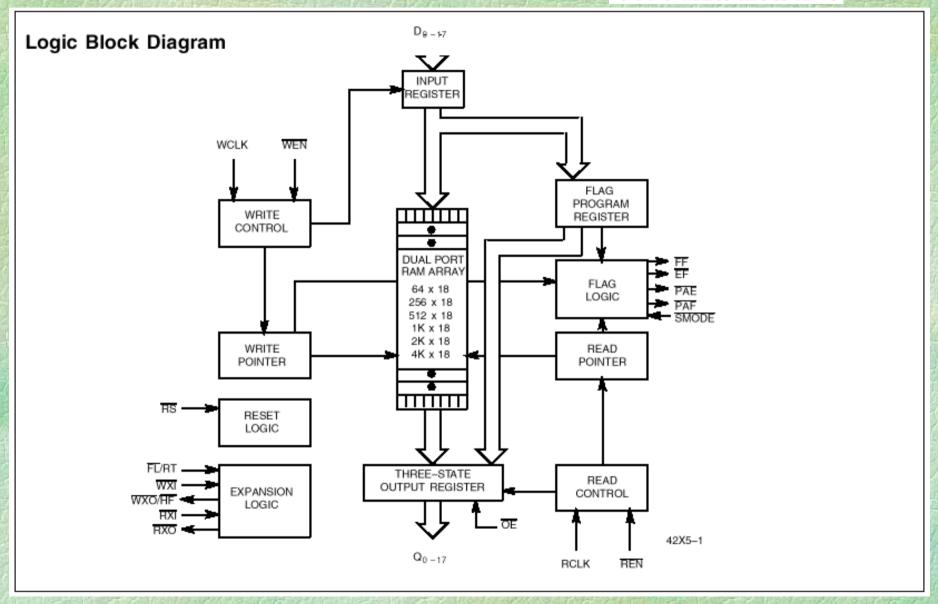
Las señales de reloj RCLK y WCLK manejan dos contadores internos que funcionan como apuntadores a la memoria.

# Memoria FIFO (First Input First Output)

La ventaja de tener dos señales de reloj diferentes para lectura y escritura, nos permite realizar interfaces entre dispositivos de diferentes velocidades, por ejemplo:

El CPU y la impresora. El CPU y el teclado.

También nos permite crear sistemas de adquisición de datos con una alta frecuencia de muestreo.



# **Preguntas**

- •¿Qué es un modulo de memoria?
- •¿Qué ventaja me ofrece el uso de módulos de memorias?
- ¿Qué es una memoria NVRAM?
- ¿Qué es una memoria FIFO?