



INSTITUTO POLITÉCNICO NACIONAL  
*Escuela Superior de Cómputo*



*Arquitectura de computadoras*

# “PRACTICA 2: OPERACIONES”

Grupo: 3CM8

**Integrantes:**

Arcos Ayala Jonathan  
Cruz Téllez Nancy Susana  
Zepeda Ibarra Allan Ulises

## Introducción

Las operaciones aritméticas se pueden implementar mediante circuitos lógicos. El nivel de sencillez obtenido en los circuitos está dado por la técnica de diseño utilizada. La implementación de una unidad aritmética que realice las operaciones de suma y resta en un sólo circuito, es más simple comparándola con una de dos circuitos para las mismas funciones.

La suma de dos números binarios de cuatro bits se realiza de derecha a izquierda, teniendo en cuenta las correspondientes posiciones significativas y el bit de arrastre o acarreo  $C_{in}$ . El bit de arrastre generado en cada posición se utiliza en la siguiente posición significativa. La figura muestra la suma de dos números de cuatro bits.

	$C_{in4}$	$C_{in3}$	$C_{in2}$	$C_{in1}$	Acarreo de Entrada $C_{in}$
	$A_4$	$A_3$	$A_2$	$A_1$	Sumando A
+	$B_4$	$B_3$	$B_2$	$B_1$	Sumando B
<hr/>					
	$S_4$	$S_3$	$S_2$	$S_1$	

En un sumador completo, la suma de un par de bits genera un bit de acarreo. Un sumador de 2 números de  $n$  bits se puede implementar de la forma descrita a continuación. Los bits de la posición menos significativa se suman con un acarreo inicial de 0, generando el bit de suma y el de acarreo. El bit de acarreo generado es usado por el par de dígitos en la siguiente posición significativa. La suma se propaga de derecha a izquierda según los acarreos generados en cada sumador y los sumandos presentes. Por consiguiente, la suma de dos 2 números binarios de  $n$  bits se puede implementar mediante la utilización de  $n$  sumadores completos. Así, para números binarios de dos bits se necesitan dos sumadores completos; para números de cuatro bits cuatro sumadores.

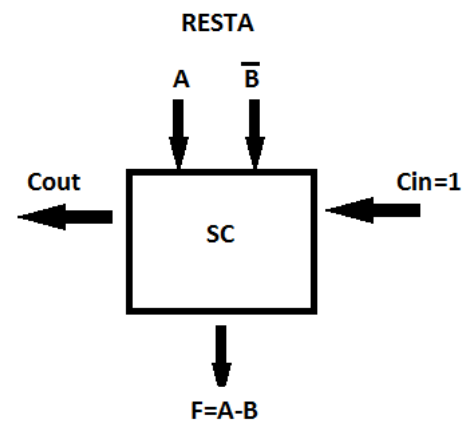
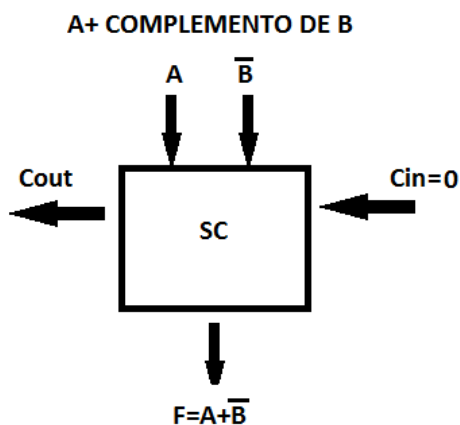
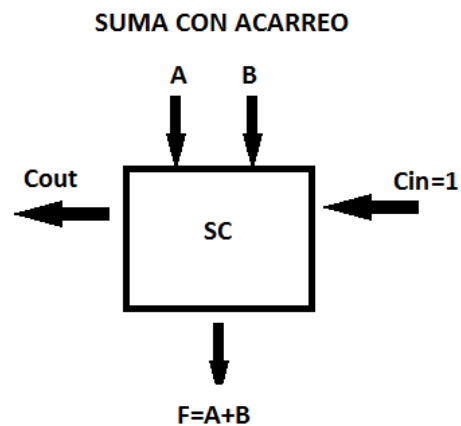
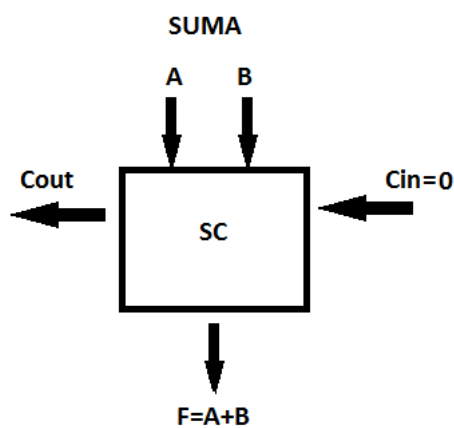
## Desarrollo

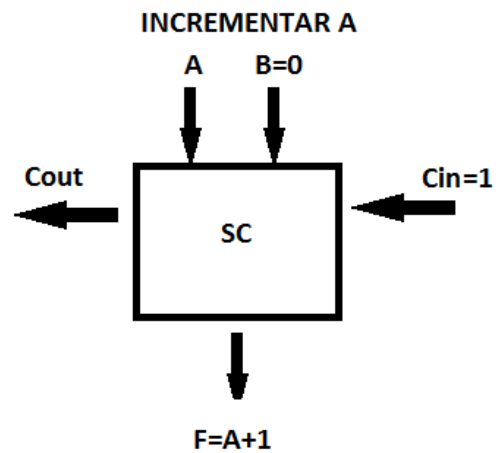
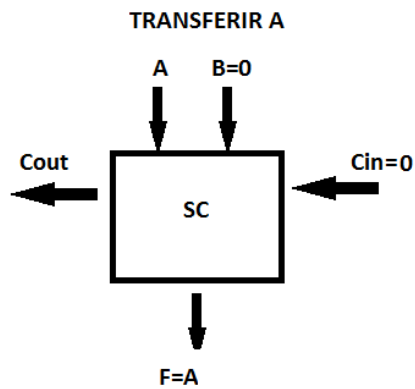
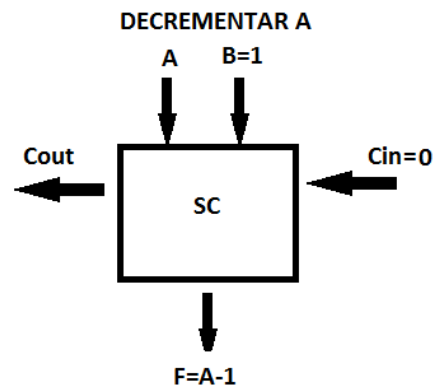
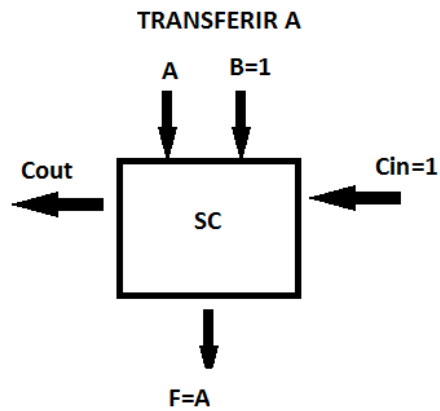
Lo primero que hicimos fue realizar el diseño de las operaciones. Este fue realizado en el salón de clases. Lo que hicimos para realizar el diseño fue encontrar las formulas para cada una de las operaciones, después realizamos la tabla de verdad y al final realizamos el mapa de karnaugh para obtener las ecuaciones que cumplían con nuestra tabla de verdad.

Después pasamos a la parte de implementar el diseño, en esta etapa lo que hicimos fue programar por componentes. Con esto programamos un sumador completo de un bit y lo utilizamos cuatro veces para obtener los cuatro bits que necesitábamos.

A la entrada del sumador ingresamos la ecuación previamente calculada el acarreo de salida de cada uno del sumadores ingresaba como acarreo de entrada en el siguiente sumador, de esa forma estaban conectados en forma de cascada.

## Entidad





## Cálculos y tablas

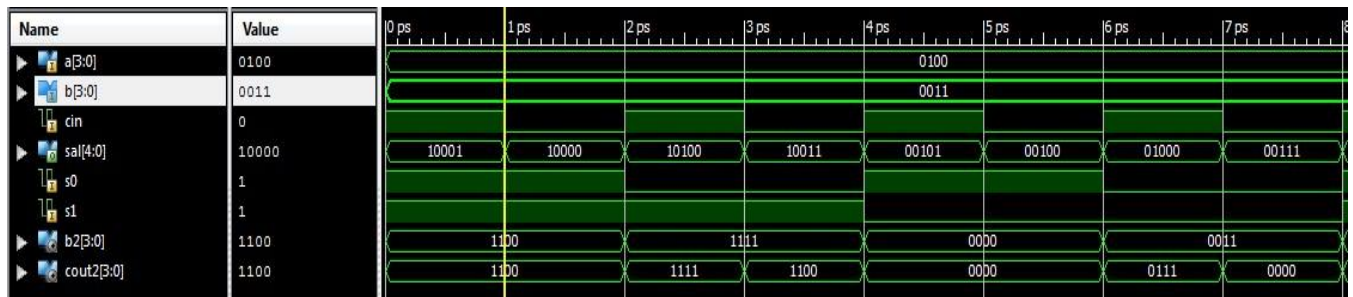
S1	S0	Cin=0	Cin=1
0	0	$F=A+B+0$	$F=A+B+1$
0	1	$F=A+0+0$	$F=A+0+1$
1	0	$F=A+1+0$	$F=A+1+1$
1	1	$F=A+B'+0$	$F=A+B'+0$

S0S1 \ CinB	00	01	11	10
00	0	1	1	0
01	0	0	0	0
11	1	0	0	1
10	1	1	1	1

S1	S0	Cin	B	B*	Operaciones
0	0	0	0	0	Suma
0	0	0	1	1	
0	0	1	0	0	Suma con acarreo
0	0	1	1	1	
0	1	0	0	0	Transferir A
0	1	0	1	0	
0	1	1	0	0	Incrementar A
0	1	1	1	0	
1	0	0	0	1	Decrementar A
1	0	0	1	1	
1	0	1	0	1	Transferir A
1	0	1	1	1	
1	1	0	0	1	A mas complemento de B
1	1	0	1	0	
1	1	1	0	1	Resta
1	1	1	1	0	

$$B * = S0' B + S1 B'$$

## Simulación



## Conclusiones

Con esta práctica aprendimos como manipular las entradas de un sumador completo de forma que dichas entradas se comportaran como se necesitaba de acuerdo a cada una de las operaciones que implementamos que son suma, resta, transferencia, incremento, decremento, suma y complemento.

## Bibliografía

- <http://www.virtual.unal.edu.co/cursos/ingenieria/2000477/lecciones/031001.htm>
- Ronald J. Tocci, Neal S., Sistemas digitales: principios y aplicaciones , Ed. Prentice Hall 8va Edición
- M. Morris Mano, Gonzalo Duchén Sánchez, Diseño digital, Ed. Pearson 3ra Edición