VHDL para Projeto de Sistemas Digitais

Professores



Prof. Dr. Bruno de Carvalho Albertini balbertini@usp.br



Prof. Dr. Edson Satoshi Gomi gomi@usp.br

Introdução

Seja bem vindo ao curso online de VHDL para Sistemas Digitais. Este curso apresenta a linguagem de descrição de hardware VHDL e explica como ela pode ser utilizada para descrever circuitos digitais. A linguagem é explorada com aplicações do nível de graduação, incluindo as descrições de blocos básicos combinatórios (multiplexadores, decodificadores, aritméticos e lógicos, etc.) e blocos básicos sequenciais (máquinas de estados, registradores, contadores, memórias, etc). Neste curso voc6e ainda verá como utilizar a linguagem VHDL para realizar simulações e testes. Ao final do curso, espera-se que você seja capaz de descrever circuitos digitais simples e intermediários em VHDL, simula-los, testa-los e sintetiza-los para dispositivos de prototipação do tipo FPGA.

Não é necessário um livro para seguir este curso, mas deixamos duas boas referências para aqueles que pretendem se aprofundar na linguagem:

- VHDL: descrição e síntese de circuitos digitais¹
- Free Range VHDL²

Este curso é auto-ritmado, ou seja, você pode assistir os vídeos e ler o material quando e onde quiser, mas você precisará de um computador para instalar os softwares de simulação. O tempo de dedicação total que você precisa para este curso é de cerca de 15h para o material e aproximadamente o mesmo para os exercícios práticos. Para realizar os exercícios práticos, você precisará apenas do seu editor de texto preferido de dos softwares que usaremos no curso, mas não se preocupe pois todos são gratuitos nas versões estudantis.

Gostaríamos de lembrar que este não é um curso de sistemas digitais, você precisa saber o básico para entender as aulas. Se você

Créditos: 2

consegue entender um diagrama esquemático com portas lógicas, provavelmente conhece o suficiente para fazer este curso, mas recomendamos fortemente que saiba projetar um circuito na forma de diagrama, incluindo elementos sequenciais como *flip-flops*, que são necessários para as máquinas de estado.

Módulos

O curso é dividido em 4 módulos principais, correspondentes aos níveis de complexidade de sistemas digitais. O tempo estimado para cada ciclo de aprendizagem pode ser visto na tabela abaixo, separado pelo tempo de estudo e o tempo necessário para resolver os exercícios avaliados.

Módulo	Aulas	Estudo	Exercícios	Dificuldade
Fundamentos	Aoo Introdução	25min	-	Fácil
	A01 A linguagem VHDL	15min	-	Fácil
	Ao2 Estrutura de um arquivo VHD	5min	15min	Fácil
	Ao3 Sintaxe básica			
	Ao4 Modelo entidade-arquitetura	-		
	Ao ₅ Tipos de dados nativos			
	Ao6 Hierarquia de componentes			
	Ao7 Análise			
Combinatórios	Atribuições			
	when-else e with-select			
	Blocos combinatórios			
	Elaboração e teste			
Sequenciais	O process			
	Tipos enumerados	•		
	Máquinas de estado	-		
	Blocos sequenciais			
	Visualizando formas de onda			
Aprofundamento	Encadeamento com generate			
	Componentes genéricos	-		
	Modelando memórias			
	O padrão IEEE-1164	-		
	Biblioteca numeric e casting	-		