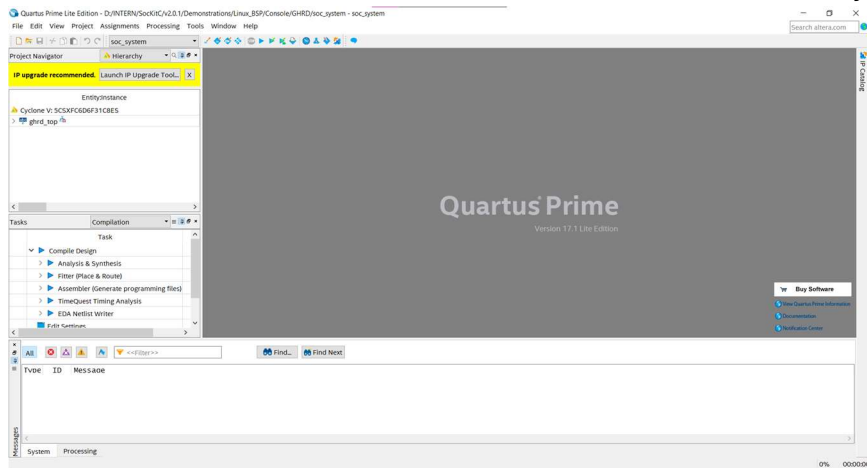
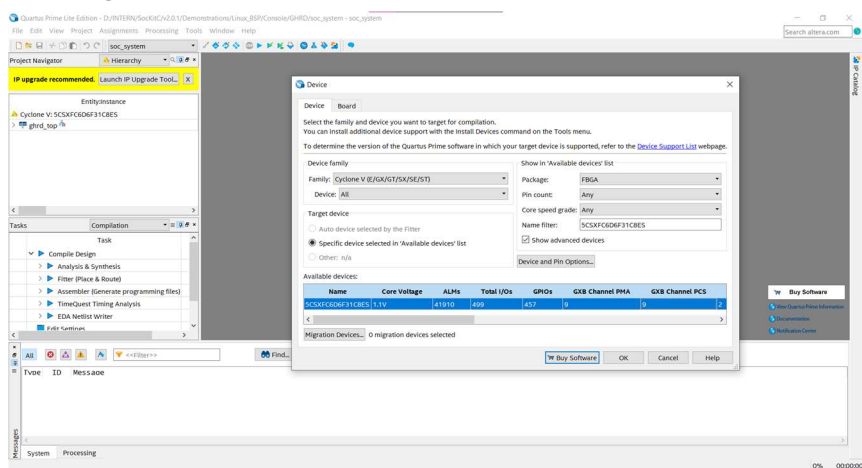


4. uboot debug -> CD ROM Demonstrations

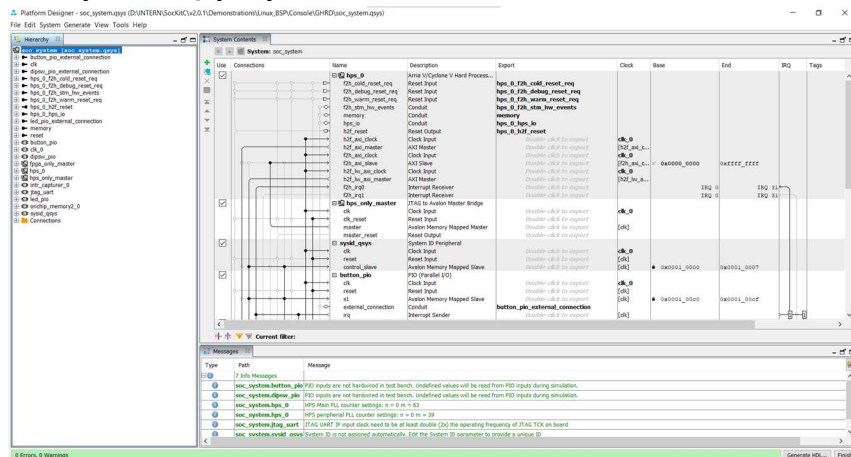
- Download และ Extract files [SoCKit_v2.0.1_SystemCD.zip](#) จากนั้นเปิด quartus project ใน Folder Demonstrations → Linux_BSP → Console → GHRD → soc_system.qpf



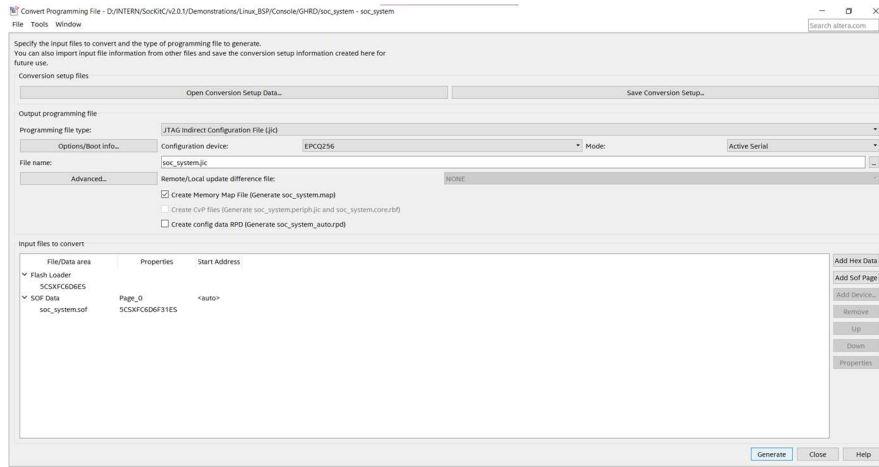
- ไปที่ Assignments → Device ตรวจสอบ Device ที่เลือกให้ตรงกับที่ใช้งาน



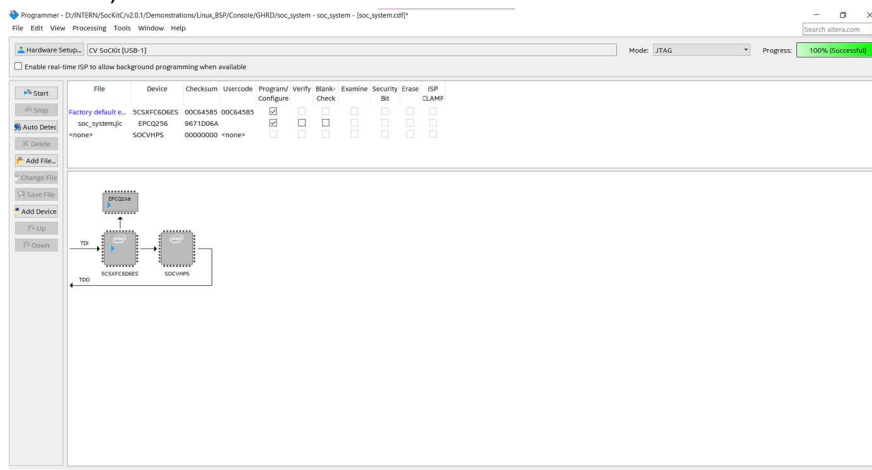
- ตรวจสอบองค์ประกอบและการเชื่อมต่อของระบบโดยไปที่ Project Navigator เลือก IP Components และเปิด soc_system <Qsys System>



- กลับมาที่ Quartus และไปที่ File → Convert Programming Files กำหนด Programming file type เป็น .jic, Configuration device เป็น EPCQ256
Flash Loader กด Add Device เลือก Cyclone V 5CSXFC6D6ES
SOF Data กด Add File เลือก soc_system.sof



- เชื่อมต่อบอร์ดกับ computer ผ่าน JTAG จากนั้นเปิด Tools → Programmer แล้วเลือกไฟล์ .jic โปรแกรมลงบน EPCQ256
(ต้องตั้งค่าให้ FPGA boot จาก EPCQ256 โดยใช้ FPGA Configuration Mode Switch ตามที่ระบุใน User Manual)



- ปิดไฟบนบอร์ด (SW5) แล้วเชื่อมต่อบอร์ดกับ computer ผ่าน UART และเปิด Tera Term ขึ้นมาโดยตั้งค่า port และ speed ให้ถูกต้อง

- เปิดไฟใหม่ให้ HPS โหลด U-boot ขึ้นมา

```

M COM4 - Tera Term VT
File Edit Setup Control Window Help

U-Boot 2012.10 (Jun 14 2013 - 20:18:21)
SDRAM : Initializing MMIO registers
SDRAM : Calibrations PHY
SEQ.C : Preparing to start memory calibration
SEQ.C : CALIBRATION PASSED
DESIGNWARE SD/MMC: 0

U-Boot 2012.10 (Mar 29 2013 - 12:54:06)

CPU : Altera SOCPPGA Platform
BOARD : Altera SOCPPGA Cyclone 5 Board
DRAM : 1 GiB
MMC : DESIGNWARE SD/MMC: 0
*** Warning - bad CRC, using default environment

In: serial
Out: serial
Err: serial
Net: n10
Warning: failed to set MAC address

Hit any key to stop autoboot: 0
SOCPPGA_CYCLONES #

```

- เปิดใช้งาน HPS-FPGA bridges ด้วย command ดังนี้

```
SOCFPGA_CYCLONE5 # run bridge_enable_handoff
## Starting application at 0x3FF7D524 ...
## Application terminated, rc = 0x0
```

- สำหรับ address ของ Lightweight FPGA slaves ของ Cyclone V base address จะเริ่มที่ 0xFF200000 และ offset ไปตามค่าที่ระบุใน Qsys (Platform Designer) โดยตัวอย่างนี้มี address ดังนี้

[illegible]

- ใช้ command 'mw' ในการเขียนข้อมูลลงบน Registers และ 'md' ในการอ่าน

```
SOCFPGA_CYCLONE5 # mw.1 0xFF210040 0x1
SOCFPGA_CYCLONE5 # md.1 0xFF210040 1
ff210040: 00000001      .-.
SOCFPGA_CYCLONE5 # mw.1 0xFF210040 0xF
SOCFPGA_CYCLONE5 # md.1 0xFF210040 1
ff210040: 0000000f      .-.
SOCFPGA_CYCLONE5 # md.1 0xFF210080 1
ff210080: 0000000f      .-.
SOCFPGA_CYCLONE5 # md.1 0xFF210080 1
ff210080: 00000000      .-.

```

- กลับไปที่ Platform Designer และเปลี่ยน LED pio ให้เป็น custom GPIO จากนั้น Generate ใหม่

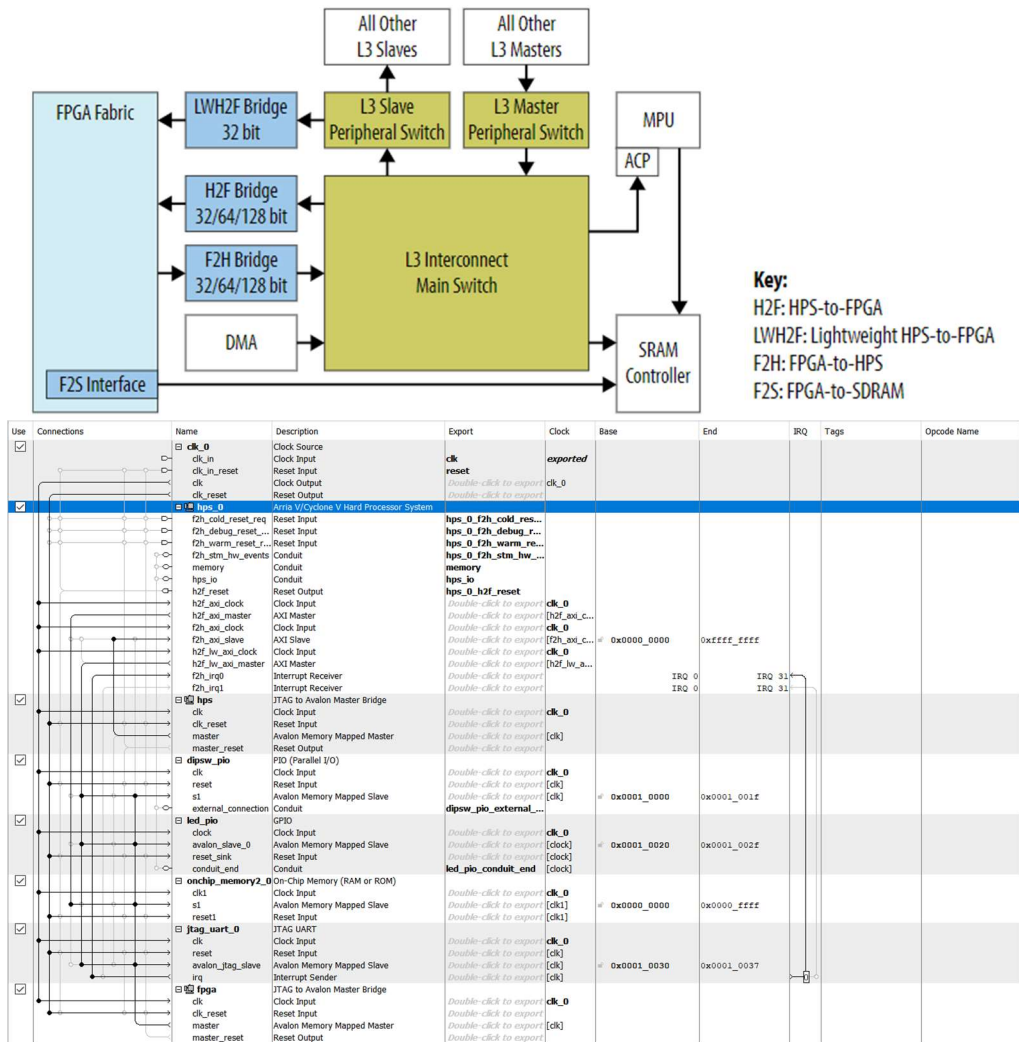
- กลับมาที่ Quartus และ Compile Project ใหม่
- ทำตามขั้นตอนข้างต้นใหม่เพื่อเขียนข้อมูลลงบน Registers

```
SOCFPGA_CYCLONE5 # mw.1 0xFF210014 0xF
SOCFPGA_CYCLONE5 # mw.1 0xFF210010 0x1
SOCFPGA_CYCLONE5 # md.1 0xFF210014 1
ff210014: 0000000f ....
```

5. uboot debug -> altera GPIO & custom GPIO (porting from DECA project)

Program FPGA → Use U-Boot commands and functions to interact with GPIOs through MMIO registers

(<https://www.intel.com/content/www/us/en/docs/programmable/683360/18-0/lightweight-hps-to-fpga-bridge.html>)



```
SOCFPGA_CYCLONE5 # md.1 0xFF210000 1
ff210000: 00000000
SOCFPGA_CYCLONE5 # md.1 0xFF210000 1
ff210000: 0000000f
SOCFPGA_CYCLONE5 # md.1 0xFF210000 1
ff210000: 00000005
SOCFPGA_CYCLONE5 # md.1 0xFF210024 1
ff210024: 0000000f
SOCFPGA_CYCLONE5 # mw.1 0xFF210020 0xF
SOCFPGA_CYCLONE5 # mw.1 0xFF210020 0x1
```