

## 第3章 数字电子技术实验

### 3.1 TTL/ CMOS 门电路逻辑功能及参数的测试

#### 3.1.1 实验目的

- (1)掌握 TTL/HCT 门电路逻辑功能及其测试方法。
- (2)掌握 CMOS“或非门”电路参数的意义及其测试方法。
- (3)掌握半加器逻辑功能的测试。
- (4)熟悉数字逻辑实验箱和示波器的使用方法。

#### 3.1.2 实验仪器及设备

- (1)数字逻辑实验箱 1 台
- (2)示波器 1 台
- (3)数字万用表 1 块
- (4)器件:74LS00/74HCT00 四 2 输入端与非门,74LS08,四 2 输入端与门,74LS32 四 2 输入端或门,74LS04 六反向器,74LS86 四 2 输入端异或门,CC4001 四 2 输入端或非门。

#### 3.1.3 预习要求

- (1)复习门电路工作原理及相应的逻辑表达式。
- (2)掌握 TTL,HCT,CMOS 门电路各参数的定义。

#### 3.1.4 实验原理

在系统电路设计时,往往需要用到一些门电路,而门电路的一些特性参数的好坏,在很大程度上影响整机工作的可靠性。门电路是具有多个输入端和一个输出端的电路,而且输出是由特定的输入条件所决定的。当满足一定的条件时,就会做出响应,由于这些门电路能做出逻辑,因此也称逻辑门电路。

本实验中我们仅选用 74LS00/74HCT00 四 2 输入端与非门,CC4001 四 2 输入端或非门,进行参数的实验测试,以帮助我们掌握门电路的主要参数的意义和测试方法。实验中给出其他的 74LS08 四 2 输入端与门,74LS32 四 2 输入端或门,74LS04 六反向器,74LS86 四 2 输入端异或门器件,学生可以自行设计并验证功能。

74LS00, CC4001 集成电路外引线排列如图 3.1.1 所示。

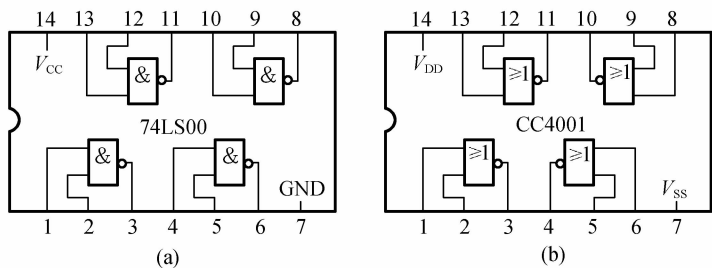


图 3.1.1 管脚图

3.1.5 实验内容及步骤

1. 门电路逻辑功能的测试

(1) 检查与非门

将 74LS00/74HCT00 芯片插入面包板,按图 3.1.1(a)接线,在 74LS00/74HCT00 中选一个与非门,芯片的  $V_{CC}$  (14 脚)接通 5V 电源,将集成片中 GND 端(7 脚)接地,用万用表测 14 脚与 7 脚之间应有 5 V 电压。其他管脚均悬空,用万用表的电压挡测量各管脚的对地电压,输入端对地应有 1.0 ~ 1.4 V 的电压,而输出端的读数大约为 0.2 V。否则,门电路可能已损坏。将测量结果记录在表 3.1.1 中。

(2) 将 CMOS 或非门 CC4001 和与非门 74LS00/74HCT00 分别按图 3.1.1 接线

输入端通过逻辑开关接高、低电平,输出端接逻辑电平显示器的发光二极管,改变输入状态的高低电平,观察发光二极管的亮灭,并将输出状态记录在表 3.1.2 中。

表 3.1.1

管脚号	1	2	3	4	5	6	7	8	9	10	11	12	13
电压/V													

表 3.1.2 逻辑功能测试

输入	CC4001	74LS00	74LS86	74LS04
0 0				
0 1				
1 0				
1 1				
逻辑表达式				

## 2. 测试半加器的功能

测试用异或门(74LS86/74HCT86)、与非门(74LS00/74HCT00)、和非门(74LS04/74HC04)组成的半加器逻辑功能。所谓“半加”,就是只求本位的和,暂不管低位送来的进位数,实现半加运算的电路叫作半加器。

在数字箱上,用异或门、与非门、非门按图 3.1.2 接线。输入端  $A, B$  通过逻辑开关接高、低电平,输出端  $S, C$  接逻辑电平显示器的发光二极管,输入不同信号的组合,将测量数据记录在表 3.1.3 中。

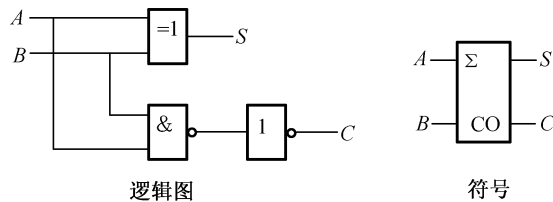


图 3.1.2 半加器的电路图

半加器的逻辑表达式:  $S = \overline{A}B + A\overline{B} = A \oplus B, C = \overline{AB}$ 。

表 3.1.3 半加器功能表

输入端		输出端	
$A$	$B$	$S$	$C$
0	0		
0	1		
1	0		
1	1		

## 3. 或非门逻辑功能测试: $F = \overline{A + B} = \overline{A} \cdot \overline{B}$

用 74LS00 组成或门逻辑电路,接线如图 3.1.3 所示。按表 3.1.4 的组合进行测试并将结果记入表中。

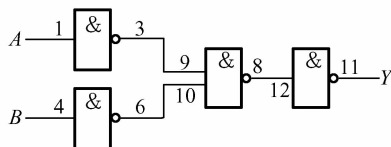


图 3.1.3 74LS00 组成或非门逻辑电路

表 3.1.4 测试结果

输入端		输出端	
$A$	$B$	对地电位	逻辑状态
0	0		
0	1		
1	0		
1	1		
逻辑表达式			

4. 选做内容

(1)TTL/HCT 门电路多余端的处理方法

将 74LS00 和 CC4001 按图 3. 1. 1 接线后,A 输入端分别接地、电源端、悬空、与 B 端并接。观察当 B 输入信号分别为高、低电平时,相应输出端的状态,将测量数据记录表 3. 1. 5 中。

(2)与非门对脉冲的控制作用

用一片 74LS00/74HCT00 按图 3. 1. 4 接线。将与非门的一个输入端连接脉冲信号( $f=1\text{ kHz}$ ),另一个输入端接逻辑电平开关,检查电路后,进行调试。

用双踪示波器分别观察和记录,当逻辑开关依次接入高电平 1、悬空、低电平 0,同时分别观察和记录输入和输出波形。并记录动态测试波形图。

表 3. 1. 5 功能测试

输入		输出	
A	B	74LS00 Y	CC4001 Y
接地	0		
	1		
接电源	0		
	1		
悬空	0		
	1		
A,B 并接	0		
	1		

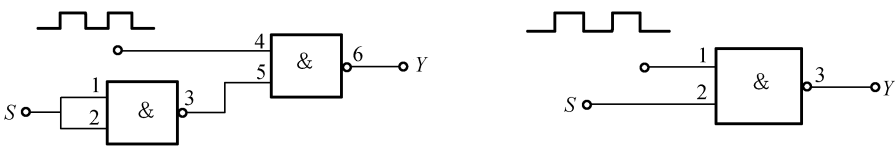


图 3. 1. 4 动态测试连接图

3. 1. 6 注意事项

- (1)接插集成块时,要注意定位标记,不能插反。
- (2)集成电路的电源与接地线切勿短接或反接。
- (3)注意闲置输入端处理方法。

### 3.1.7 思考题

- (1) TTL/HCT 集成电路电源电压的范围是多少?
- (2) TTL/HCT 器件与非门输出端能否并联使用?
- (3) 74LS00 输入端可否直接接到 +5 V 电源,输出端可否直接接到 +5 V 电源?

### 3.1.8 实验报告要求

- (1) 总结各电路的逻辑功能表,由真值表写出输出表达式。
- (2) 测试各项参数必须有电路图、记录和处理测试数据,对结果进行分析。
- (3) 简述实验测量方法,分析实验中遇到的现象及解决方法。

## 3.2 组合逻辑电路的设计与测试

### 3.2.1 实验目的

- (1) 掌握组合逻辑电路的设计步骤。
- (2) 熟悉组合电路的设计及测试。
- (3) 验证全加器电路的逻辑功能。
- (4) 熟悉数据选择器及其应用。

### 3.2.2 实验仪器及设备

- (1) 数字逻辑实验箱 1 台
- (2) 数字万用表 1 块
- (3) 集成元件:74LS20 双 4 输入与非门,74HCT08 四 2 输入端与门,74HCT32 四 2 输入端或门,74HCT86 四 2 输入端异或门,74LS153 双 4 选 1 数据选择器。

### 3.2.3 预习要求

- (1) 根据实验要求设计组合电路,并根据所给标准器件画出逻辑图。
- (2) 如何用最简单的方法验证“与或非”门的逻辑功能是否完好?
- (3) 熟悉元器件外引线的排列及其功能。
- (4) 中规模集成组件一般分析及设计方法。

### 3.2.4 实验原理

组合逻辑电路是由逻辑门电路组成,输出是所有输入的组合,或者说输出只取决于该时刻的输入。使用中、小规模集成电路来设计组合电路是最常见的逻辑电路。设计组合电路一般步骤如图 3.2.1 所示。

首先要分析逻辑命题,根据设计任务的要求建立输入、输出变量,并列出真值表。由真值表写出逻辑表达式,然后用逻辑代数或卡诺图化简法求出简化的逻辑表达式。并按实际