

4. 自行设计电路(选做)

在一个射击游戏中,每人可打三枪,一枪打鸟(A),一枪打鸡(B),一枪打兔(C)。规则是:打中两枪并且其中有一枪必须是打中鸟者得奖(Z)。试用与非门设计判断得奖的电路。(请按照设计步骤独立完成)

3.2.6 注意事项

- (1)首先检查各集成元件的逻辑功能。
- (2)连线时按照一定顺序连接,防止漏连和错连。
- (3)注意空余引脚端的处理,避免接错线。

3.2.7 思考题

- (1)组合逻辑电路在逻辑功能上和电路结构上有何特点?
- (2)逻辑函数有几种表示方法,它们之间如何相互转换?
- (3)闲置输入端的处理方法?

3.2.8 实验报告要求

- (1)列写实验任务的设计过程,画出设计的电路图。
- (2)整理实验数据,分析实验结果与理论值是否相等。
- (3)总结中规模集成电路的使用方法及功能。
- (4)分析实验中遇到的问题及解决的办法。

3.3 译码器及其应用

3.3.1 实验目的

- (1)掌握中规模集成译码器的逻辑功能和使用方法。
- (2)熟悉七段数码管的使用。
- (3)掌握集成译码器的扩展方法。

3.3.2 实验仪器及设备

- (1)数字逻辑实验箱 1 台
- (2)数字万用表 1 块
- (3)集成元件:74LS138/74HCT138,CC4511,74LS42/74HCT42。

3.3.3 预习要求

- (1)复习有关译码器原理。
- (2)根据实验任务,画出所需的实验线路及记录表格。
- (3)熟悉 74LS138/74HCT138、CC4511 的功能及外引角排列。

3.3.4 实验原理

译码器的逻辑功能是将每个输入的二进制代码译成对应的输出高、低电平信号或另外一个代码。常用的译码器电路有二进制译码器、二-十进制译码器和显示译码器三类。

1. 变量译码器(又称二进制译码器)

用以表示输入变量状态,如中规模3-8线译码器74LS138等。若有 n 个输入变量,则有 2^n 个不同的组合状态,有 2^n 个输出端供其使用。而每一个输出所代表函数对应于 n 个输入变量的最小项。以3-8线译码器74LS138为例进行分析,图3.3.1(a)、(b)分别为其逻辑图及引脚排列。其中 A_2, A_1, A_0 为地址输入端, $\bar{Y}_0 \sim \bar{Y}_7$ 为译码输出端, $S_1, \bar{S}_2, \bar{S}_3$ 为使能端,表3.3.1为74LS138功能表。当 $S_1 = 0, \bar{S}_2 + \bar{S}_3 = X$ 时,或 $S_1 = X, \bar{S}_2 + \bar{S}_3 = 1$ 时,译码器被禁止,所有输出同时为1。当 $S_1 = 1, \bar{S}_2 + \bar{S}_3 = 0$ 时,器件使能,地址码所指定的输出端有信号(为0)输出,其他所有输出端均无信号(全为1)输出。

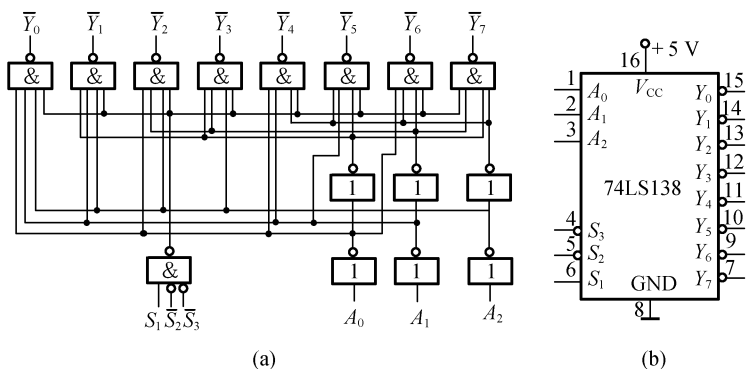


图 3.3.1 3-8 线译码 74LS138 逻辑图及引脚排列

2. 二-十进制译码器

将输入 BCD 码的 10 个代码翻译成 10 个高、低电平输出信号的电路,称为二-十进制译码器。二-十进制译码采用的集成元件型号 74LS42。

3. 显示译码器

(1) 半导体数码管

半导体数码管是由七段发光二极管的字型显示器件,又称发光二极管数码管。简称 LED 数码管。图 3.3.2(a)、(b)为共阴管和共阳管的电路,图 3.3.2(c)为两种不同形式的引出脚功能图。一个 LED 数码管可以显示一位 0~9 十进制数和小数点。小型数码管(0.36 寸和 0.5 寸)每段发光二极管的正向压降,根据显示光(红、绿、黄、橙)的颜色不同略有差别,一般为 2~2.5 V,通常每个发光二极管的点亮电流在 5~10 mA。LED 数码管要显示 BCD 码所表示的十进制数字就需要有一个特定的译码器,而译码器不仅要完成译码器功能,还要具备驱动能力。例如: a, b, c, d, e, f, g 七段全亮,显示数字 8; b, c 段亮时,显示数字 1。

(2) BCD-七段显示译码器

BCD 码七段显示译码器将输入的 BCD 代码译成七段数码管所需要的驱动信号,这样

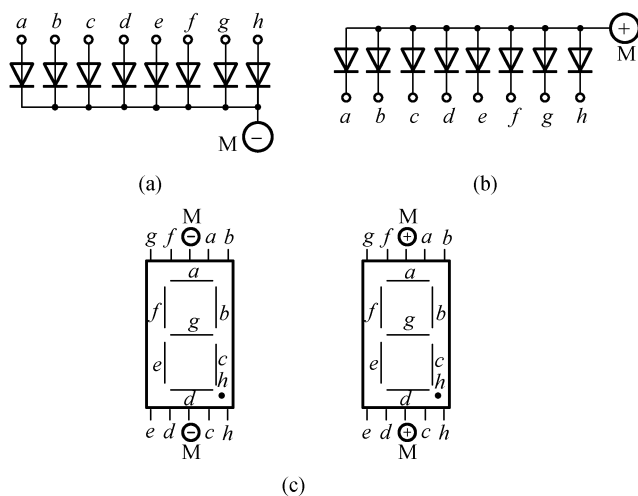


图 3.3.2 LED 数码管

(a) 共阴连接(“1”电平驱动);(b) 共阳连接(“0”电平驱动);(c) 符号及引脚功能

使七段数码管显示相应的十进制数字。

BCD-七段显示译码器型号有 CC4511(共阴)、74LS48(共阴)、74LS47(共阳)等,实验采用 CC4511 BCD 码锁存/七段译码/驱动器。驱动共阴极 LED 数码管。

其中 A, B, C, D ——BCD 码输入端;

a, b, c, d, e, f, g ——译码输出端,输出“1”有效,用来驱动共阴极 LED 数码管;

\overline{LT} ——测试输入端, $\overline{LT} = “0”$ 时,译码输出全为“1”;

\overline{BI} ——消隐输入端, $\overline{BI} = “0”$ 时,译码输出全为“0”;

LE ——锁定端, $LE = “1”$ 时译码器处于锁定(保持)状态,译码输出保持在 $LE = 0$ 时的数值, $LE = 0$ 为正常译码。

图 3.3.3 为 CC4511 引脚排列。表 3.3.2 为 CC4511 功能表。CC4511 内接有上拉电阻,故只需在输出端与数码管笔段之间串入限流电阻即可工作。译码器还有拒伪码功能,当输入码超过 1001 时,输出全为“0”,数码管熄灭。

数字电路实验装置上已完成了译码器 CC4511 和数码管 BD05011(共阴极)之间的连接。实验时,只要接通 +5 V 电源和将十进制数的 BCD 码接至译码器的相应输入端 A, B, C, D 即可显示 0~9 的数字。四位数码管可接受四组 BCD 码输入。CC4511 与 LED 数码管连接如图 3.3.4 所示。

3.3.5 实验内容及步骤

1. 验证显示器各段的功能

显示器有共阳极和共阴极接法两种。共阴极接法的显示器如图 3.3.2(a)所示,即所有的发光二极管的阴极接在一起接地,各个阳极通过限流电阻 $220\ \Omega$ 逐个接相应的输出,验证显示器各段的功能。共阳极接法的显示器如图 3.3.2(b)所示。

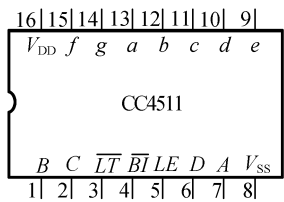


图 3.3.3 CC4511 引脚排列

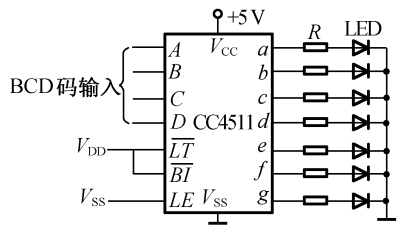


图 3.3.4 CC4511 驱动一位 LED 数码管

2. 74LS138 译码器逻辑功能测试

将 74LS138 按图 3.3.1 接线。将译码器使能端 $S_1, \bar{S}_2, \bar{S}_3$ 及地址端 A_2, A_1, A_0 分别接至逻辑电平开关输出, 八个输出端 $\bar{Y}_7, \dots, \bar{Y}_0$ 依次连接在逻辑电平显示器的八个输入口上, 拨动逻辑电平开关, 按表 3.3.1 逐项测试 74LS138 的逻辑功能。

表 3.3.1 3 位二进制译码器 74LS138 的功能表

输入					输出							
S_1	$\bar{S}_2 + \bar{S}_3$	A_2	A_1	A_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

3. 数据拨码开关的使用

将实验装置上的四组拨码开关的输出 A_i, B_i, C_i, D_i 分别接至 4 组显示译码/驱动器 CC4511 的对应输入口, LE, \bar{BI}, \bar{LT} 接至三个逻辑开关的输出插口, 然后按功能表 3.3.2 输入的要求, 操作与 LE, \bar{BI}, \bar{LT} 对应的三个逻辑开关, 观测拨码盘上的四位数与 LED 数码管显示的对应数字是否一致, 及译码显示是否正常。

表 3.3.2 功能测试

输入							输出							显示字形
LE	\overline{BI}	\overline{LT}	D	C	B	A	a	b	c	d	e	f	g	
×	×	0	×	×	×	×	1	1	1	1	1	1	1	8
×	0	1	×	×	×	×	0	0	0	0	0	0	0	消隐
0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	1	1	1	1	0	0	1	3
0	1	1	0	1	0	0	0	1	1	0	0	1	1	4
0	1	1	0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	0	1	1	1	1	1	1	0	0	0	0	7
0	1	1	1	0	0	0	1	1	1	1	1	1	1	8
0	1	1	1	0	0	1	1	1	1	0	0	1	1	9
0	1	1	1	0	1	0	0	0	0	0	0	0	0	消隐
0	1	1	1	0	1	1	0	0	0	0	0	0	0	消隐
0	1	1	1	1	0	0	0	0	0	0	0	0	0	消隐
0	1	1	1	1	0	1	0	0	0	0	0	0	0	消隐
0	1	1	1	1	1	0	0	0	0	0	0	0	0	消隐
0	1	1	1	1	1	1	0	0	0	0	0	0	0	消隐
1	1	1	×	×	×	×	锁存							锁存

4. 译码器扩展

用 74LS138 两片 3—8 线译码器可组合成一个 4 线~16 线译码器,由图 3.3.5 可见,74LS138 仅有 3 个地址输入端 A_2, A_1, A_0 。如果想对 4 位二进制代码译码,只能利用一个附加控制端($S_1, \overline{S}_2, \overline{S}_3$ 中的一个)作为第四个地址输入端。取第(1)片 74LS138 的 \overline{S}_2 和 \overline{S}_3 作为它的第四个地址输入端(同时令 $S_1 = 1$),取第(2)片的 S_1 作为它的第四个地址输入端(同时令 $\overline{S}_2 = \overline{S}_3 = 0$),取两片的 $A_2 = D_2, A_1 = D_1, A_0 = D_0$,并将取第(1)片的 \overline{S}_2 和 \overline{S}_3 接 D_3, D_2, D_1, D_0 ,将第(2)片的 S_1 接 D_3 ,当 $D_3 = 0$ 时,第(1)片 74LS138 工作而第(2)片 74LS138 禁止,将 D_3, D_2, D_1, D_0 的 0000~0111 这 8 个代码译成 $\overline{Y}_0 \sim \overline{Y}_7$ 8 个信号。当 $D_3 = 1$ 时,第(2)片 74LS138 工作,第(1)片 74LS138 禁止,将 D_3, D_2, D_1, D_0 的 1000~1111 这 8 个代码译成 $\overline{Y}_8 \sim \overline{Y}_{15}$ 8 个信号。这样就用两个 3—8 线译码器可组合成一个 4 线—16 线译码器。按图 3.3.5 接线并进行实验。学生自己设计表格,将测试结果填入表格,并对实验结果进行分析。

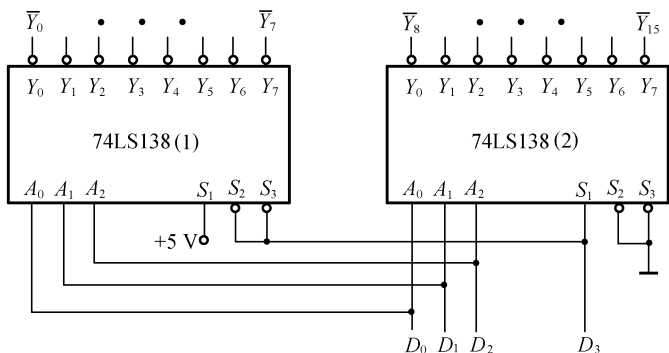


图 3.3.5 用两片 74LS138 组合成 4/16 译码器

5. 选做实验

(1)用 74LS138 构成时序脉冲分配器

参照图 3.3.6 和实验原理说明,时钟脉冲 CP 频率约为 10 kHz,要求分配器输出端 $\overline{Y}_0, \overline{Y}_1, \dots, \overline{Y}_7$ 的信号与 CP 输入信号同相。画出分配器的实验电路,用示波器观察和记录在地址端 A_2, A_1, A_0 分别取 000 ~ 111 8 种不同状态时 $\overline{Y}_0, \overline{Y}_1, \dots, \overline{Y}_7$ 端的输出波形,注意输出波形与 CP 输入波形之间的相位关系。

(2)译码器实现逻辑函数按图 3.3.7 接线

学生自行设计列表格,将测量结果记录表格。

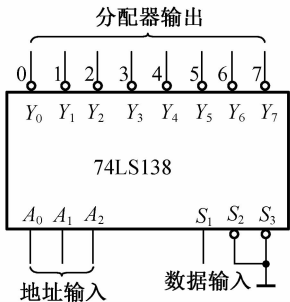


图 3.3.6 数据分配器

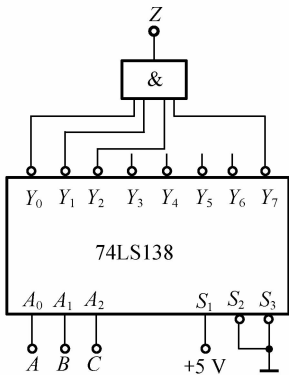


图 3.3.7 实现逻辑函数

(3)二 – 十进制译码,二 – 十进制译码采用的集成元件型号 74LS42。学生自己画出电路并设计表格,将测验结果填入表格。

3.3.6 注意事项

- (1)插入或拔取集成片时须切断电源,不能带电操作。
- (2)检查电路连线是否正确。
- (3)在组合 MSI 芯片中使能端的作用,应如何应用?

3.3.7 思考题

- (1) 如何应用 74LS138 实现 4—16 线译码器?
- (2) 使用 LED 时为什么要接限流电阻? 实验中注意对 LED 的电阻选择和连接。
- (3) 当 BCD—七段显示译码器的输入为 1010—1111 时,输出结果会怎样?

3.3.8 实验报告要求

- (1) 简述实验原理及步骤,画出实验线路图。
- (2) 整理实验数据和表格。
- (3) 总结实验中的注意事项。
- (4) 对实验结果进行分析、讨论。

3.4 触发器及其应用

3.4.1 实验目的

- (1) 熟悉基本 RS,JK,D,T 和 T'触发器的逻辑功能。
- (2) 掌握集成触发器的逻辑功能和使用方法。
- (3) 掌握触发器逻辑功能相互转换的方法。

3.4.2 实验仪器及设备

- (1) 数字逻辑实验箱 1 台
- (2) 数字万用表 1 块
- (3) 双踪示波器 1 台
- (4) 集成元件:74LS112/CC4027, 74LS74/CC4013, 74HCT04。

3.4.3 预习要求

- (1) 了解实验所需集成芯片的引脚功能。
- (2) 复习有关触发器内容。
- (3) 根据实验内容画出实验电路图,拟好数据记录表格。

3.4.4 实验原理

在数字系统中经常需要存储各种数字信息,触发器具有记忆功能,能存储 1 位二值数字信号,是构成各种时序电路的最基本逻辑单元。触发器具有以下特点:(1) 具有两个稳定状态,分别用来表示逻辑状态“1”和“0”。(2) 能根据不同的输入信号置成逻辑状态“1”和“0”。

触发器的类型:按逻辑功能不同分为:RS 触发器、D 触发器、JK 触发器、T 触发器。按触发方式不同分为:电平触发器、边沿触发器和主从触发器。按电路结构不同分为:基本 RS