



دانشکده‌ی مهندسی برق و کامپیوتر  
دانشکده‌ی فنی، دانشگاه تهران

## معماری کامپیوتر پیشرفته

نیم‌سال اول ۱۴۰۳-۱۴۰۲

سعید صفری

دفتر: ساختمان جدید، اتاق ۶۱۸

پست الکترونیکی: saeed@ut.ac.ir

پیش‌نیاز(ها):

معماری کامپیوتر

### محتوای درس:

درس معماری کامپیوتر پیشرفته، به معماری‌های موازی در سطح دستورات، داده و نخ‌ها می‌پردازد. در گام نخست با معماری مجموعه دستورات و ریزمعماری پردازنده‌ها آشنا خواهیم شد. در ادامه مروری بر مفاهیم پایه‌ی پایپ‌لاین (موازی‌سازی در سطح دستورات) و سلسله مراتب حافظه خواهیم داشت. سپس انواع وابستگی‌های دستورات را معرفی می‌کنیم و در ادامه با انواع زمانبندی دستورات (زمان‌بندی ایستا و زمان‌بندی پویا) آشنا می‌شویم. پس از آن با معماری پردازنده‌های سوپراسکالر و اجرای خارج از ترتیب دستورات آشنا می‌شویم. یکی از چالش‌های اصلی در طراحی پردازنده‌های سوپراسکالر، مدیریت اینتراپت و استثنا (Exception) است. در گام بعدی به روش‌های مدیریت اینتراپت و استثنا در پردازنده‌های سوپراسکالر می‌پردازیم. برای کاهش پیچیدگی سخت‌افزار لازم برای مدیریت وابستگی‌های دستورات در پردازنده‌های سوپراسکالر، پردازنده‌های VLIW معرفی شدند که در آن وظیفه‌ی مدیریت وابستگی‌های دستورات به کامپایلر سپرده شده است. در ادامه با روش‌های پیشرفته طراحی حافظه‌ی نهان و حفظ سازگاری و یک‌پارچگی آشنا می‌شویم. در گام بعدی با معماری پردازنده‌های برداری آشنا خواهیم شد که برای استفاده از موازات در سطح داده معرفی شده‌اند. موضوع بعدی که در این درس به آن می‌پردازیم، معماری پردازنده‌های چند هسته‌ای و روش‌های پیاده‌سازی برنامه‌های چند نخ بر روی این معماری‌ها است. در انتها با شبکه‌های ارتباطی در سیستم‌های چند هسته‌ای آشنا می‌شویم.

### فهرست مطالب درسی:

- آشنایی با معماری مجموعه دستورات و ریزمعماری پردازنده‌ها
- مروری بر مفاهیم پایه‌ی پایپ‌لاین
- مروری بر مفاهیم سلسله‌مراتب حافظه
- پردازنده‌های سوپراسکالر
  - معماری پردازنده‌های سوپراسکالر
  - اجرای خارج از ترتیب دستورات
  - مدیریت اینتراپت و Exception
  - پیش‌بینی پرش‌های شرطی

- پردازنده‌های VLIW
- مفاهیم پیشرفته سلسله‌مراتب حافظه
  - حافظه‌ی نهان
  - حافظه‌ی مجازی
  - سازگاری در سیستم حافظه
  - یک‌پارچگی در سیستم حافظه
- پردازنده‌های برداری
  - موازی‌سازی در سطح داده
  - معماری پردازنده‌های گرافیکی همه‌منظوره شرکت انویدیا
- معماری پردازنده‌های چند هسته‌ای
  - موازی‌سازی در سطح نخ
  - چندنخی نرم‌افزاری
  - چندنخی سخت‌افزاری
  - معماری چند هسته‌ای
- شبکه‌های ارتباطی

#### فهرست مراجع:

- [1] John L. Hennessy and David A. Patterson, "Computer Architecture: A Quantitative Approach", Morgan Kaufmann, 6<sup>th</sup> Edition, 2019.
- [2] William Stallings, "Computer Organization and Architecture: Designing for Performance," 10th Edition, Pearson Pub., 2015.
- [3] Jurij Silc, Borut Robic, and Theo Ungerer, "Processor Architecture from Dataflow to Superscalar and Beyond," Springer, 1999.
- [4] Additional papers and web-sites.

#### نحوه‌ی ارزش‌یابی:

- میان ترم: ۲۰٪
- پایان ترم: ۴۰٪
- تمرین‌های دستی و کامپیوتری ۴۰٪

#### توضیح در مورد کارهای گروهی:

- تمرین‌های دستی و کامپیوتری به صورت گروهی انجام خواهد شد.
- گروه‌های بیش از دو نفر پذیرفته نیست.
- انجام فردی تمرین‌ها هیچ نمره‌ی اضافی نخواهد داشت.