

# T.C. Karabük Üniversitesi Mühendislik Fakültesi Mekatronik Mühendisliği Bölümü

# MEM315 – Mikrodenetleyiciler ve Programlanması Laboratuvarı

### 1. Deneyde kullanılacak malzemeler

- ADuC842 Evalution Board
- Keil µVision C51 IDE
- Osiloskop

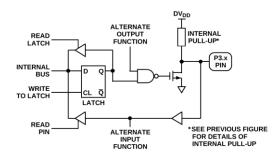
### 2. Deneyin amacı ve tanımı

ADuC842 mikrodenetleyicisinin GPIO (General Purpose Input Output) portalarını tanıma ve Assembly dilinde iç içe döngülerle zaman gecikmesi oluşturmayı öğrenmek.

• ADuC842 geliştirme kartı üzerinde bulunan P3.4 portuna bağlı LED'i 100 ms'lik aralıklarla yakıp söndüren program kodunu yazınız. İşlemci çalışma frekansını 16.777 MHz'e ayarlayıp gerekli hesaplamaları yapınız. Programı derledikten sonra P3.4 pin çıkışını Keil içerisindeki osiloskop ile gözlemleyiniz.

### Port 3

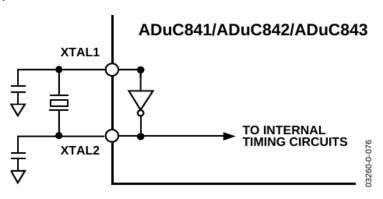
Port 3 SFR üzerinden kontrol edilen dahili pull-up direncine sahip çift yönlü bir GPIO portudur. Port 3 pinleri lojik 1 yapılması durumunda dahili pull-up dirençleri ile dijital giriş olarak kullanılır. Port 3 pinleri lojik 0 yapılması durumunda 4mA sink kapasitesine sahip porttan içeri akabilen bir dijital çıkış olarak kullanılabilir.



**Şekil 1.** Port 3'ün elektronik tasarım devresi

### **On-Chip PLL**

ADuC842 geliştirme kartında 32.768 kHz'lik bir kristal osilatör bulunmaktadır. 16.777 MHz'lik bir kararlı clock frekansı elde etmek için PLL(Phase Locked Loop) ile kristal yaklaşık 512 kat ile çarpılarak istenen frekans elde edilmektedir. ADuC842'ye istenmesi durumunda P3.4 pini üzerinde harici kristal osilatörde bağlanabilmektedir. Geliştirme kartına 32.768 kHz kristal osilatör bağlantısı Şekil 2'de gösterilmiştir.



Şekil 2. Kristal osilatör bağlantısı

PLL kontrol register adresi PLLCON'dur. PLLCON SFR adresi ise D7H'dir. PLLCON registeri üzerinden herhangi bir işlem yapılmadığında default olarak işlemci clock değeri 2.0971 MHz'dir. ADuC842'de ayarlanabilecek maksimum clock değeri ise 16.777 MHz'dir. PLLCON registeri üzerinden ayarlanabilen clock frekans değer tablosu Şekil 3'de gösterilmiştir.

2	CD2	CPU (Core Clock) Divider Bits.			
1	CD1	This number determines the frequency at which the microcontroller core operates.			
0	CD0	CD2	CD1	CD0	Core Clock Frequency (MHz)
		0	0	0	16.777216
		0	0	1	8.388608
		0	1	0	4.194304
		0	1	1	2.097152 (Default Core Clock Frequency)
		1	0	0	1.048576
		1	0	1	0.524288
		1	1	0	0.262144
		1	1	1	0.131072

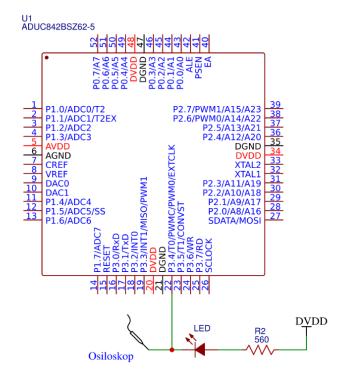
Şekil 3. PLLCON SFR bit tanımlaması

PLLCON registerine müdahale etmek için;

PLLCON DATA 0D7H ; SFR adres tanımlaması yapılması gerekmektedir.

MOV PLLCON, #03H ; İşlemci clock frekansı 2.097 MHz olarak ayarlanır MOV PLLCON, #00H ; İşlemci clock frekansı 16.777 MHz olarak ayarlanır

### Devre şeması



• ADuC842 geliştirme kartı üzerinde bulunan P3.4 portuna bağlı LED'i 100 ms'lik aralıklarla yakıp söndüren program kodunu yazınız. İşlemci çalışma frekansını 16.777 MHz'e ayarlayıp gerekli hesaplamaları yapınız. Programı derledikten sonra P3.4 pin çıkışını Keil içerisindeki osiloskop ile gözlemleyiniz.

Yapılacak işlemler
--------------------

x = DJNZ y = DJNZ z = DJNZ MCU_1_cycle =	R2,DLY1 satırında geçen süre R1,DLY0 satırında geçen süre						
* Mikrodenetleyicinin 1 cycle da geçirdiği zamanın bulunması:							
1 cycle da harca		ir. ADuC842 default clock değeri 16.777 MHz ise T değeri ?					
* DJNZ	R3,\$	;komutunda harcanan sürenin bulunması:					
		* (DJNZ komutu için clock değeri) * (MCU_1_cycle)					
* DJNZ	R2,DLY1	;komutunda harcanan sürenin bulunması:					
clock değeri) * 1	MCU_1_cycle)	* R2 değeri ) + ( R2 değeri * (DJNZ + MOV komutu için					
	R1,DLY0  tta geçirilen süre z = ( i) * MCU_1_cycle)	;komutunda harcanan sürenin bulunması: y süresi * R1 değeri) + ( R1 değeri * (DJNZ +MOV komutu					
* DELAY subro	outine de harcanan si	üre:					
DELAY_ms = z		kop ile tespit edilen gecikme süresi:					
• • • • • • • • • • • • • • • • • • • •	• • • • • • • • • • • • • • • • • • • •						

## Deneyin Değerlendirilmesi

- Keil µVision C51 IDE konfigürasyon ayarlarının yapılması,
- Kaynak kodu ve proje dosyalarının doğru isimlendirilmesi,
- Kaynak kodunda gerekli açıklama satırlarının olması,
- Kodun doğru çalışması,

Şeklinde olacaktır.

; Hardware : ADuC842

; Description : Blinks LED continuously.

; 100mSec period @ 50% duty cycle.

\$MOD51 ; use 8051 predefined symbols

LED EQU P3.4 ; P3.4 is connected LED on external board

PLLCON DATA 0D7H ;PLL CONTROL REGISTER

; MAIN PROGRAM

**CSEG** 

ORG 0000h

MOV PLLCON, #00h

MOV A, #5; A is a constant value

BLINK: CPL LED ; flash (complement) the LED

CALL DELAY ; call software delay

JMP BLINK ; repeat indefinately

; SUBROUTINES

DELAY: ; Delays by ms 10 \* A

; 10mSec based on 2.094MHZ

; Core Clock

; i.e. default ADuC842 Clock

MOV R1, A ; Acc holds delay variable (1 clock)

DLY0: MOV R2, #0E0h ; Set up delay loop0 (2 clocks)

DLY1: MOV R3, #0F8h ; Set up delay loop1 (2 clocks)

DJNZ R3, \$ ; Dec R3 & Jump here until R3 is 0 (3 clocks)

DJNZ R2, DLY1 ; Dec R2 & Jump DLY1 until R2 is 0 (3 clocks)

DJNZ R1, DLY0 ; Dec R1 & Jump DLY0 until R1 is 0 (3 clocks)

RET ; Return from subroutine

;\_\_\_\_\_

**END**