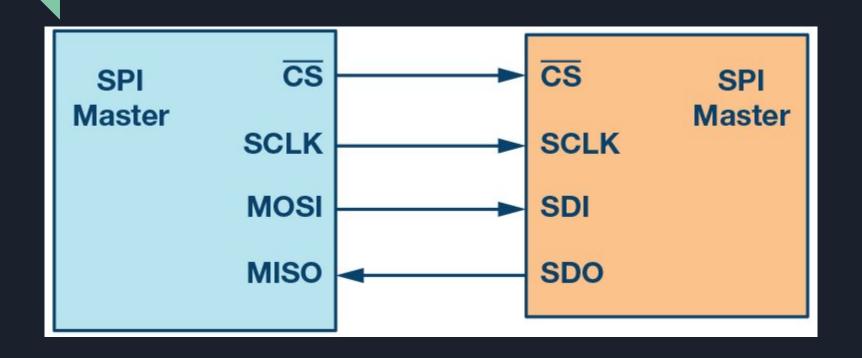
Interfejs SPI

Szeregowy Interfejs Peryferyjny

Czym jest Interfejs SPI?

Szeregowy interfejs peryferyjny jest synchronicznym interfejsem komunikacyjnym przeznaczonym do komunikacji na krótkich dystansach. Synchroniczny oznacza, że dane są przesyłane w postaci bloków lub ramek, a oba urządzenia są synchronizowane za pomocą zegara. Jest to interfejs szeregowy, więc urządzenia wysyłają dane po jednym bicie na raz. Jedno z urządzeń jest urządzeniem nadrzędnym (Master) i dyktuje cykl zegara, a drugie urządzenie jest urządzeniem podrzędnym (Slave). Zazwyczaj komunikacja odbywa się w trybie pełnego dupleksu, dzięki czemu oba urządzenia mogą przesyłać dane w tym samym czasie.

Czym jest Interfejs SPI?

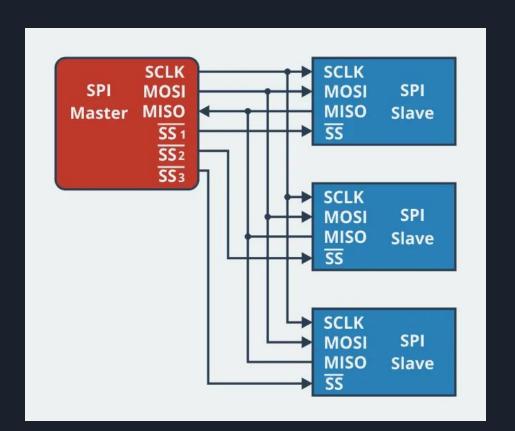


Połączenie SPI

Do połączenia SPI potrzebne są cztery piny: Serial Clock (SCL lub SCLK), Master Output Slave Input (MOSI), Master Input Slave Output (MISO) oraz pin Chip Select lub Slave Select (CS lub SS).

Jedno urządzenie Master może połączyć się z wieloma urządzeniami Slave, o ile ma wystarczającą liczbę pinów wyboru chipa. Urządzenie Master kontroluje, które urządzenie Slave otrzymuje dane, ustawiając odpowiedni pin wyboru chipa na LOW lub HIGH.

Podłączenie wielu urządzeń Slave do SPI



Tryby SPI

Istnieją cztery różne tryby transmisji danych. Różnią się one polaryzacją i fazą zegara.

Modes			
Mode №	Clock Polarity	Clock Phase	Pattern
0	0 - LOW	0 - Falling Edge	
1	0 - LOW	1 - Rising Edge	
2	1 - HIGH	0 - Falling Edge	
3	1 - HIGH	1 - Rising Edge	

Tryby SPI

W obu przypadkach może to być wartość 0 lub 1. Jeśli chodzi o polaryzację zegara, to 0 oznacza stan spoczynku NISKI, a 1 - stan spoczynku WYSOKI. Faza zegara 0 oznacza, że dane są wysyłane przy opadającym zboczu, natomiast 1 oznacza, że dane są wysyłane przy rosnącym zboczu. Przed wysłaniem danych urządzenia Master i Slave muszą uzgodnić jeden z czterech trybów.

Zalety i wady interfejsu SPI

Zalety:

- Duża szybkość
- Łatwa konfiguracja sprzętu i oprogramowania
- Niskie zapotrzebowanie energii

Wady:

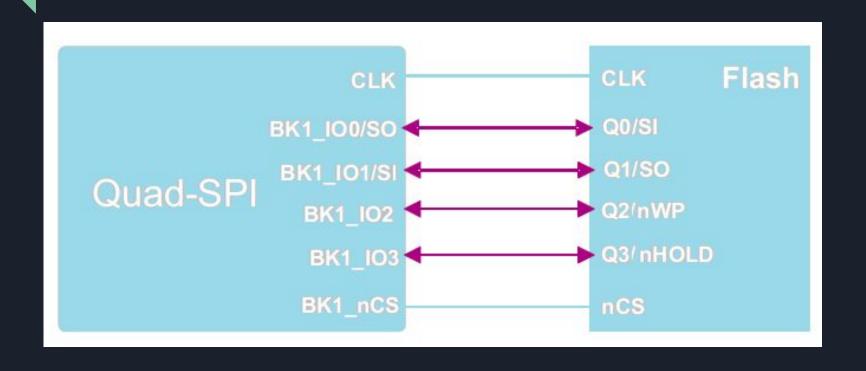
- Nie jest rozszerzalny pod względem zakresu i liczby urządzeń
- Brak sprzętowego
 potwierdzenia dla urządzeń
 podrzędnych (Master nie wie,
 czy dane zostały odebrane)

Typy interfejsów SPI - QuadSPI

Interfejs QSPI (Quad SPI) jest rozwinięciem interfejsu SPI. Przeznaczony jest do współpracy z szybkimi pamięciami z interfejsem szeregowym. QSPI może pracować w trzech trybach, różniących się użyciem linii danych:

- W trybie zgodności z SPI (logika interfejsu jest taka sama, jak w SPI)
- W trybie dual obie linie danych są dwukierunkowe i noszą oznaczenia IOO i IO1; w każdym takcie zegara SCLK mogą być przesyłane równolegle w tym samym kierunku dwa bity danych.
- W trybie quad interfejs używa czterech linii (dodatkowe linie są oznaczone IO2 i IO3), a w każdym cyklu zegara mogą być transmitowane cztery bity danych.

Typy interfejsów SPI - QuadSPI



Typy interfejsów SPI - Dual SPI

Interfejs Dual SPI ma podwójny interfejs wejścia/wyjścia. Linie danych MISO i MOSI działają w trybie half-duplex, wysyłając dwa bity na cykl zegara.

Typy interfejsów SPI - MicroWire

Microwire jest poprzednikiem SPI opracowanym przez National Semiconductor. Jest to prosty interfejs umożliwiający szeregową komunikację trójprzewodową.

Użycie interfejsu SPI

Szeregowy interfejs peryferyjny to standard synchronicznej komunikacji szeregowej, używany głównie w systemach wbudowanych do przewodowej komunikacji na małe odległości pomiędzy układami scalonymi. Jest to jeden z najczęściej używanych interfejsów komunikacyjnych pomiędzy systemami mikroprocesorowymi a układami peryferyjnymi takimi jak: przetworniki ADC/DAC, układy RTC, pamięci EEPROM, pamięci flash, karty MMC/SD.

Źródła

- https://pl.wikipedia.org/wiki/Serial Peripheral Interface
- https://picockpit.com/raspberry-pi/pl/spi-interfejs-serial-peripheral-interface/
- https://ep.com.pl/kursy/tutoriale/12143-stm32-interfejs-quadspi

Dziękuję za uwagę.