

**UNIVERSIDAD TECNOLÓGICA
NACIONAL
FACULTAD REGIONAL
CÓRDOBA**



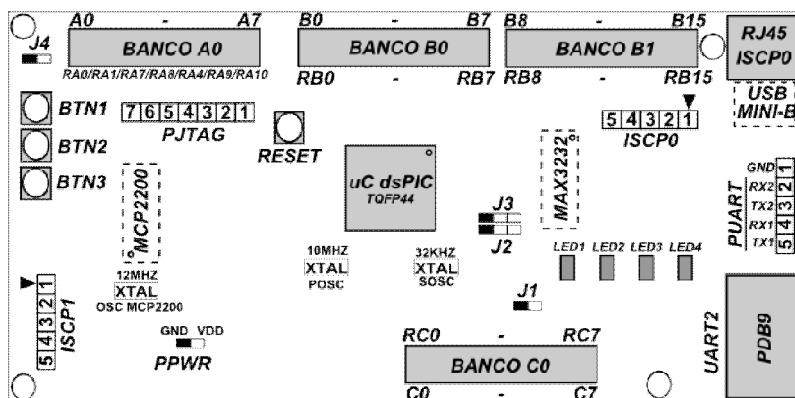
PLACA DE DESARROLLO dsPIC33F
Lab. De Técnicas Digitales e Informática.



Placa de Desarrollo dsPIC33F.

Nota: este documento representa una descripción básica para la conexión y uso de los recursos disponibles en la placa de desarrollo dsPIC33F disponible en el Lab. De Técnicas Digitales e Informática (LTDI), FRC-UTN. Siendo complemento del manual a fin a dicha placa de desarrollo, y supliendo los errores que este pudiese contener.

Esquema de Placa y Distribución de Periféricos.



Funcionalidad de Puertos y Jumper de Conexión.

REFERENCIAS			
PERIFERICOS			
NOMBRE		FUNCION	
BTNX		BOTONES DE PROPSITO GENERAL PARA HABILITAR VER J4	
LEDX		LEDS DE PROSITO GENERAL PARA HABILITAR VER JUMPER J1	
JUMPERS			
NOMBRE		FUNCION	
J1		HABILITACION DE LEDS (HABILITA JUMPER COLOCADO).	
J2		HABILITACION OSCILADOR SECUNDARIO (SOSC - POSICION 12 IQ).	
J3		HABILITACION OSCILADOR SECUNDARIO (SOSC - POSICION 15 IQ).	
J4		HABILITACION DE BOTONES (HABILITA JUMPER COLOCADOS).	
CONECTORES Y PUERTOS			
PDB9		PLUSB	
Nº PIN	FUNCION	Nº PIN	FUNCION
2	UART2_TX	1	V+
3	UART2_RX	2	D-
5	VSS	3	D+
RJ45		4	NO CONECT.
Nº PIN	FUNCION	5	VSS
1	NO CONECT.	PJTAG	
2	VSS	Nº PIN	FUNCION
3	PGC	1	RST
4	VDD	2	TDI
5	PGD	3	TDO
6	MCLR	4	TMS
ISCP0		5	CLK
Nº PIN	FUNCION	6	RST
1	MCLR	7	VSS
2	VDD	PUART	
3	VSS	Nº PIN	FUNCION
4	PGD	1	GND
5	PGC	2	UART1_TX
ISCP1		3	UART1_RX
Nº PIN	FUNCION	4	UART2_TX
1	MCLR	5	UART2_RX
2	VDD	PPWR	
3	VSS	Nº PIN	FUNCION
4	PGD	0	VSS
5	PGC	1	VDD



Descripción de Pines del Micro - Correspondencia con Puerto de la Placa.

Nº PIN	FUNCIONALIDAD (2)	Nº PIN BCO (3)	PERIFER (7)	CONECTORES
1	SDA1/RP9(1)/CN21/PMD3/RB9	B9		
2	RP22(1)/CN18/PMA1/RC6	C6	LED0	
3	RP23(1)/CN17/PMA0/RC7	C7	LED1	
4	RP24(1)/CN20/PMA5/RC8	C8	LED2	
5	RP25(1)/CN19/PMA6/RC9	C9	LED3	
6	VSS			ISCP0_3/PPWR0
7	VCAP			NO_CONECT
8	PGED2/EMCD2/RP10(1)/CN16/PMD2/RB10	B10		
9	PGEC2/RP11(1)/CN15/PMD1/RB11	B11		
10	AN12/DAC1RP/RP12(1)/CN14/PMD0/RB12	B12		
11	AN11/DAC1RN/RP13(1)/CN13/PMRD/RB13	B13		
12	TMS/PMA10/RA10	A6		
13	TCK/PMA7/RA7	A2		
14	AN10/DAC1LP/RTCC/RP14(1)/CN12/RB14	B14		
15	AN9/DAC1LN/RP15(1)/CN11/PMCS1/RB15	B15		
16	AVSS			ISCP0_3/PPWR0
17	AVDD			ISCP0_2/PPWR1
18	MCLR			ISCP0_1
19	AN0/VREF+/CN2/RA0	A0	BTN1	
20	AN1/VREF-/CN3/RA1	A1	BTN2	
21	PGED1/AN2/C2IN-/RP0(1)/CN4/RB0	B0		ISCP0_4
22	PGEC1/AN3/C2IN+/RP1(1)/CN5/RB1	B1		ISCP0_5
23	AN4/C1IN-/RP2(1)/CN6/RB2	B2		
24	AN5/C1IN+/RP3(1)/CN7/RB3	B3		
25	AN6/DAC1RM/RP16(1)/CN8/RC0	C0		
26	AN7/DAC1LM/RP17(1)/CN9/RC1	C1		
27	AN8/CVREF/RP18(1)/PMA2/CN10/RC2	C2		
28	VDD			ISCP0_2/PPWR1
29	VSS			ISCP0_3/PPWR0
30	OSC1/CLKI/CN30/RA2 (4)		POSC_IN	
31	OSC2/CLKO/CN29/RA3 (4)		POSC_OUT	
32	TD0/PMA8/RA8	A3		
33	SOSC1/RP4(1)/CN1/RB4 (6)	B4	SOSC_IN	
34	SOSCO/T1CK/CN0/RA4 (5)	A4	SOSC_OUT	
35	TD1/PMA9/RA9	A5		
36	RP19(1)/CN28/PMBE/RC3	C3	UART1_TX(9)	PUART4
37	RP20(1)/CN25/PMA4/RC4	C4	UART1_RX(9)	PUART3
38	RP21(1)/CN26/PMA3/RC5	C5	UART2_RX(9)	PUART1/PDB9_3
39	VSS			ISCP0_3/PPWR0
40	VDD			ISCP0_2/PPWR1
41	PGED3/ASDA1/RP5(1)/CN27/PMD7/RB5	B5		
42	PGEC3/ASCL1/RP6(1)/CN24/PMD6/RB6	B6		
43	INT0/RP7(1)/CN23/PMD5/RB7	B7	BTN0	
44	SCL1/RP8(1)/CN22/PMD4/RB8	B8	UART2_TX(9)	PUART2/PDB9_3

NOTAS:

- (1) PINES DEL MICROCONTROLADOR REMAPEABLES.
- (2) FUNCION DE CADA PIN DEL MICROCONTROLADOR. TENGASE EN CUENTA QUE EL BANCO RA DEL MICRO NO COINCIDE EN NUMERACION CON LOS PINES DEL BANCO A DE LA PLACA
- (3) NUMERO DE PIN Y BANCO EN LA PLACA DE DESARROLLO.
- (4) RA2 Y RA3 NO ESTAN DISPONIBLES POR ESTAR CONECTADOS. AL CRISTAL 10MHZ DEL OSCILADOR PRINCIPAL.
- (5) PIN RA4 DISPONIBLE EN A4, SI JUMPER J3 POS. DERECHO.
- (6) PIN RB4 DISPONIBLE EN B4, SI JUMPER J2 POS. DERECHO.
- (7) PERIFERICO DE LA PLACA CONECTADO AL PIN CORRESPONDIENTE.
- (8) LA INTERFAZ DE PROGRAMACION MEDIANTE PICKIT3 , ES LA DENOTADA EN LA PLACA COMO ISCP.
- (9) PARA UTILIZAR UART1 Y UART, DEBEN SER CONFIGURADOS LOS PINES REMAPEABLES CORRESPONDIENTE VER HOJAS DE DATOS.

4