

# 耗尽型GaN非易失性存储器的研究

邵国健\* 陈韬 周书同 李信

(南京电子器件研究所,南京,210016)

2024-09-18收稿,2025-01-21收改稿

**摘要:**研究了基于 $\text{SiO}_2/\text{SiN}/\text{AlGaN}/\text{GaN}$ 结构的耗尽型GaN非易失性存储器,该存储器中 $\text{SiN}$ 介质层作为电荷存储层, $\text{SiO}_2$ 层作为隔离层。通过在栅极施加正压实现存储器的写入模式,将电子引入 $\text{SiN}$ 电荷存储层。而栅极施加负压则能实现存储器的擦除模式,清除 $\text{SiN}$ 电荷存储层中的电子,存储器恢复至初始状态。在经历 $10^4$ 次循环擦写、 $10^4$  s数据保持等可靠性验证后,GaN存储器依然保持了足够的窗口。

**关键词:**氮化镓高电子迁移率晶体管;耗尽型GaN非易失性存储器;擦除模式;写入模式;循环特性;保持特性

中图分类号:TN386 文献标识码:A 文章编号:1000-3819(2025)02-020102-04

## Study on Depletion Mode GaN Nonvolatile Memory

SHAO Guojian CHEN Tao ZHOU Shutong LI Xin

(Nanjing Electronic Devices Institute, Nanjing, 210016, CHN)

**Abstract:** The depletion mode GaN nonvolatile memory based on the  $\text{SiO}_2/\text{SiN}/\text{AlGaN}/\text{GaN}$  structure was investigated in this paper. The  $\text{SiN}$  dielectric layer and  $\text{SiO}_2$  layer were set as the charging storage layer and isolation layer, respectively. By applying a positive voltage to the gate, the memory enters the program mode, and electrons are introduced into the charging storage layer. Conversely, when a negative voltage is applied to the gate, the memory enters the erase mode, and the charging storage layer is cleared, returning the memory to its initial state. After reliability verifications, such as  $10^4$  cycles of program/erase and  $10^4$  seconds of data retention, the memory still maintains sufficient window capacity.

**Key words:** GaN high-electron-mobility transistors; depletion mode GaN nonvolatile memory; erase mode; program mode; cycling characteristics; retention characteristics

## 引言

5G通信、物联网、云计算、AI等技术的发展,对存储设备的容量以及运行速度都提出了更高的要求<sup>[1-4]</sup>。在数据存储器件中,非易失性存储器(Non-volatile memory, NVM)具有电源关闭后数据不会消失的特点,在下次上电读取操作时仍然能够正确读出之前存储的信息。随着技术的革新,Flash存储

器在商业领域取得了巨大的成功,成为现在主流的非易失性存储器<sup>[5-7]</sup>。它既有类似可擦写可编程只读存储器(Erasable programmable read-only memory, EPROM)的简单结构和高集成度,又有类似带电可擦写可编程只读存储器(Electrically erasable programmable read-only memory, EEPROM)的电可擦除、高可靠性等特点,且与传统半导体工艺具有良好的兼容性<sup>[8]</sup>。

AlGaN/GaN HEMT器件作为关键元件,大量

\* 联系作者:E-mail: 13851585526@139.com

应用于通信及航空航天领域,尤其是基站、卫星通信系统等。AlGaN/GaN HEMT器件采用具有高电子迁移率的二维电子气形成导电沟道,栅极由金属—半导体的结构形成肖特基接触,通过栅极的电压控制使沟道中的电子在金属栅、半导体之间快速运动。

Si基非易失性存储器中通常会设计介质薄层,用于电荷存储。参考Si基器件的电荷捕获(Charge trapping)存储结构,在AlGaN/GaN HEMT器件基础上引入电荷存储单元,可形成GaN基非易失性存储器。首先,传统Si基Flash存储器的沟道电子来源于pn结少子运动产生的电流,这导致器件的擦写和读取速度都存在瓶颈。而AlGaN/GaN HEMT器件为多数载流子器件,其开关速度远高于Si基存储器件。其次,传统存储器需要较高的漏压用于形成沟道电流,通常需要外围电源专门变压至存储器单元可以工作的电压。而GaN基存储器由于沟道二维电子气(Two-dimensional electron gas, 2DEG)的存在,对漏压几乎没有限制,可以直接使用外围电源的电压。最后,传统存储器除了需要较高的漏压,也需要较高的栅压,才能对存储器进行擦写操作。而GaN基存储器则可以通过调整AlGaN势垒层厚度、势垒层挖槽、生长p-GaN等方式,将栅压调整至需求范围内。

本文基于自主开发的GaN标准工艺平台,以耗尽型AlGaN/GaN HEMT器件为基础,在外延层和栅极金属之间引入电荷存储层、电荷阻挡层结构,制作耗尽型GaN非易失性存储器,研究器件在不同栅压下的擦除、写入模式,并对器件的可擦写能力、数据保持能力等可靠性进行分析。

## 1 实验

图1为两种不同耗尽型GaN器件结构示意图,其中图1(a)为传统GaN HEMT器件,图1(b)为本文的GaN非易失性存储器。传统GaN HEMT器件通常是在SiC衬底上依次生长AlN成核层、GaN缓冲层、AlGaN势垒层形成外延层,随后在外延层表面制作栅极、源极、漏极。GaN非易失性存储器采用相同的外延层结构,不同之处在于,一是在制作栅极之前,先在外延层表面生长了5 nm SiN介质作为电荷存储层,之后生长20 nm的SiO<sub>2</sub>作为隔离层;二是防止外延层对电荷存储层存在横向的载流子输运,将非栅极区域的AlGaN势垒层刻蚀2 nm,源极和漏极制作于刻蚀后的外延层表面。

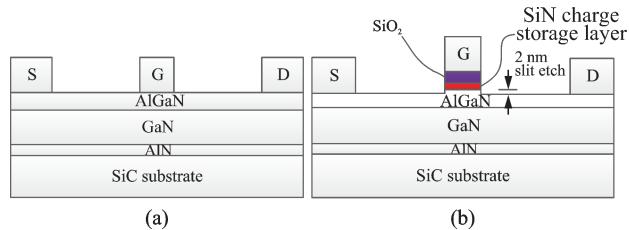


图1 耗尽型GaN器件结构示意图:(a)传统GaN HEMT器件;(b)GaN非易失性存储器

Fig.1 Structure diagrams of D-mode GaN devices: (a) Conventional GaN HEMT device; (b) GaN nonvolatile memory device

耗尽型GaN非易失性存储器的制备工艺与GaN HEMT器件完全兼容,其工艺过程大致如下:首先,在外延层表面通过等离子体增强化学气相沉积(Plasma enhanced chemical vapor deposition, PECVD)工艺依次生长5 nm SiN介质、20 nm SiO<sub>2</sub>介质;其次,通过光刻、刻蚀工艺,除栅极外,其他区域的SiN、SiO<sub>2</sub>介质去除,并将AlGaN势垒层减薄2 nm;再次,制作栅极,并进行快速退火处理;最后,制作源极、漏极,形成欧姆接触。

## 2 实验结果与分析

图2为存储器运行于不同模式下的转移特性曲线( $I_d-V_g$ ),其中 $V_d=1$  V。当在栅极施加正电时,由AlGaN/GaN形成的2DEG中的电子会越过AlGaN势垒层,进入上方的SiN电荷存储层。受到SiO<sub>2</sub>和AlGaN层的局域作用,电子将保留在SiN电荷存储层中。即使将栅压移除后,电子仍将保留在SiN电荷存储层,呈现出了非易失性的特点。此时再测试存储器的转移特性曲线会发现,器件的阈值电压发生了正向漂移,由此实现存储器的写入模式。对图1(b)中的非栅极区域的AlGaN进行2 nm的刻蚀,能够实现SiN电荷存储层与AlGaN势垒层的横向隔离,保证电子被限制在SiN电荷存储层中,防止源极、漏极的电荷直接通过AlGaN势垒层进入SiN电荷存储层。相反的,当在栅极施加负电时,SiN电荷存储层中的电子将返回至AlGaN/GaN的2DEG中。将栅压去除,测试存储器的转移特性曲线,其将恢复至原始状态,阈值电压也恢复至初始值,由此实现存储器的擦除模式。在写入模式与擦除模式的阈值电压之间选取一固定栅压 $V_g$ ,观察该栅压所对应的漏极电流,由此判断逻辑上的“0”和“1”,如图2所示。

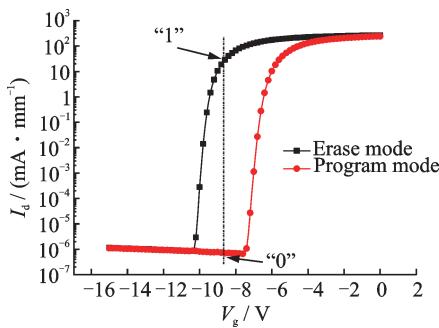


图2 擦除和写入模式下GaN存储器的转移特性曲线  
Fig.2 Transfer characteristics for programmed and erased conditions

通过对栅极施加不同的正压,观察在写入模式下存储器阈值电压( $V_{th}$ )正漂情况,如图3所示。当栅压不足4 V时,GaN存储器的阈值电压正漂幅度较小。而当栅压超过4 V后,GaN存储器的阈值电压正漂幅度呈线性趋势。当正漂的阈值电压与初值阈值电压存在如图2所示的较大电压差,存储器便能够实现写入模式、擦除模式。

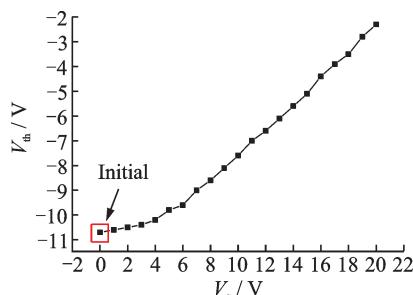


图3 写入模式下GaN存储器阈值电压随施加电压的变化曲线  
Fig.3 Threshold voltage variation curve with charging voltages in programmed condition

图4为不同模式下,栅极施加正压和负压时的栅流( $I_g$ )情况。正压越大,写入模式时的栅流越大,负压绝对值越大,擦除模式时的栅流绝对值越大。

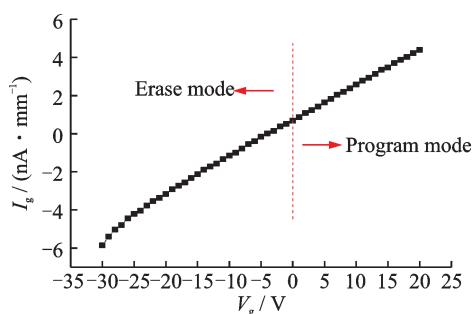


图4 擦除和写入模式下的栅流曲线  
Fig.4 Gate current curve for erase and program modes

对存储器进行擦除操作时,在栅极需要施加足够的负压,其栅流的绝对值要超过写入模式时的栅流值,才能够完全清空SiN电荷存储层中电子,使器件的转移特性和阈值电压恢复至初始状态。由图4可知,在写入模式时, $V_g=15$  V条件下的栅流为3.47 nA/mm,而在擦除模式时, $V_g=-25$  V的栅流为-4.21 nA/mm。

选取正压 $V_g=15$  V、负压 $V_g=-25$  V分别作为GaN存储器的写入模式、擦除模式的工作电压进行写入、擦除循环操作,观察GaN存储器的可擦写能力,其结果如图5所示。循环次数为 $10^4$ 次,在每次写入或者擦除后,均需测试 $V_g=-9$  V、 $V_d=1$  V时的漏极电流。在进行循环操作前,擦除模式的漏极电流为21.5 mA/mm,写入模式的漏极电流为 $3.67 \times 10^{-6}$  mA/mm,器件的擦除、写入窗口约为 $10^7$ 。随着循环次数的增加,器件的窗口逐渐减小。在完成 $10^4$ 次循环擦除、写入后,擦除模式的漏极电流为2.64 mA/mm,写入模式的漏极电流为 $3.47 \times 10^{-6}$  mA/mm,器件的擦除、写入窗口减小为约 $10^6$ 。这表明,在执行反复擦除、写入操作后,GaN存储器依然保持了较大的窗口,具有较强的耐擦写能力。

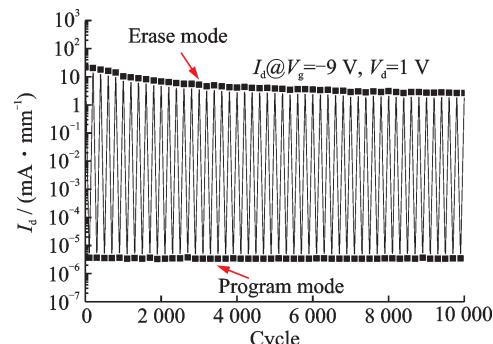


图5  $10^4$ 循环写入/擦除操作的可重复性  
Fig.5 Repetition characteristics of  $10^4$  cycles of program/erase operations

在重复的写入/擦除循环过程中,电子在富勒-诺德海姆(Fowler-Nordheim, FN)隧穿和直接隧穿的作用下,在隔离层SiO<sub>2</sub>、SiN/AlGaN界面、AlGaN势垒层中都会产生陷阱。由于电子被陷阱捕获无法恢复至器件沟道中,二维电子气中电子浓度降低。编程/擦除循环次数越多,产生的陷阱越多,被捕获的电子也越多,二维电子气中电子浓度降低越明显,最终导致器件在擦除操作后的漏电流下降一个数量级。

执行擦写后的SiN电荷存储层中的电荷存在泄露的风险,是影响器件数据保持特性的一个主要因

素。在擦除或者写入操作后,持续测量静止状态下器件的漏极电流变化,观察存储器的数据保持能力,结果如图6所示,存储器数据保持的观测时间为 $10^4$ s,测试漏极电流的条件为 $V_g=-9$  V、 $V_d=1$  V。擦除模式的初始漏极电流为12.6 mA/mm,写入模式的初始漏极电流为 $4.02 \times 10^{-6}$  mA/mm,器件的擦除、写入窗口为 $10^7$ 。随着时间的增加,器件的窗口逐渐减小。在完成 $10^4$  s数据保持后,擦除模式的漏极电流为5.7 mA/mm,写入模式的漏极电流为 $4.31 \times 10^{-6}$  mA/mm,器件的擦除、写入窗口减小至 $10^6$ 。这表明,在 $10^4$  s数据保持后,GaN存储器依然保持了较大的窗口,具有较强的数据保持能力。

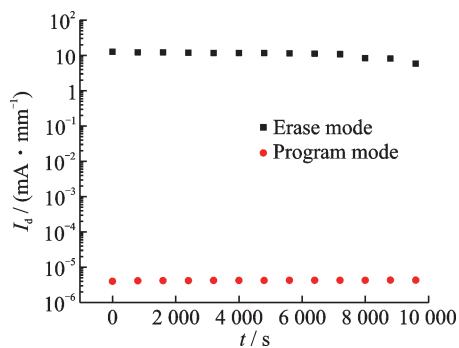


图6 擦除、写入模式下的保持特性

Fig.6 Retention characteristics for erase and program modes

耐擦写特性和数据保持特性数据都表明,器件在擦除模式下的漏极电流均存在减小的趋势,这与隔离层 $\text{SiO}_2$ 、电荷存储层 $\text{SiN}$ 及外延层的质量相关,在改善材料生长条件、优化栅极结构和外延层结构等方面后,器件的窗口会进一步增大。

### 3 结 论

本文主要进行了耗尽型GaN非易失性存储器的研究,有别于传统的AlGaN/GaN HEMT器件,其结构为 $\text{SiO}_2/\text{SiN}/\text{AlGaN}/\text{GaN}$ , $\text{SiN}$ 介质层作为电荷存储层, $\text{SiO}_2$ 层作为隔离层。通过在栅极施加正压实现存储器的写入模式,外延层AlGaN/GaN 2DEG的电子进入 $\text{SiN}$ 电荷存储层中。即使将栅压移除后,电子仍将保留在 $\text{SiN}$ 电荷存储层,呈现出非易失性的特点。而栅极施加负压则能实现存储器的擦除模式, $\text{SiN}$ 电荷存储层中的电子将返回至AlGaN/GaN的2DEG中,存储器恢复至初始状态。

存储器表现出良好的耐擦写能力和数据保持特性,为集成电路存储单元的设计提供可靠保障。

### 参 考 文 献

- [1] YANG X, LUO C, TIAN X Y, et al. A review of in situ transmission electron microscopy study on the switching mechanism and packaging reliability in non-volatile memory[J]. Journal of Semiconductors, 2021, 42(1): 013102.
- [2] GOVINDAM R, ARADHUAHVR. Comparison of power dissipation for CMOS and FinFET dependent 6T SRAM at 18 nm technology [C]. 2021 International Conference on Recent Trends on Electronics, Information, Communication & Technology (RTEICT). Bangalore, India: IEEE, 2021: 975-979.
- [3] MARINELLA M J. Radiation effects in advanced and emerging nonvolatile memories [J]. IEEE Transactions on Nuclear Science, 2021, 68(5): 546-572.
- [4] MAIER D, ALOMARI M, GRANDJEAN N, et al. Testing the temperature limits of GaN-based HEMT devices [J]. IEEE Transactions on Device & Materials Reliability, 2010, 10(4): 427-436.
- [5] MEENA J S, SZE S M, CHAND U, et al. Overview of emerging nonvolatile memory technologies [J]. Nanoscale Research Letters, 2014, 9(1): 526.
- [6] CHEN H, ZHOU Y, HAN S T. Recent advances in metal nanoparticle-based floating gate memory [J]. Nano Select, 2021, 2(7): 1245-1265.
- [7] YANG N, HENSON W K, HAUSER J R, et al. Modeling study of ultrathin gate oxides using direct tunneling current and capacitance-voltage measurements in MOS devices [J]. IEEE Transactions on Electron Devices, 1999, 46(7): 1464-1471.
- [8] PAVAN P, BEZ R, OLIVO P, et al. Flash memory cells—an overview [J]. Proceedings of the IEEE, 2002, 85(8): 1248-1271.



邵国键(SHAO Guojian) 男,1986年生,2008年毕业于东南大学电子科学与工程学院电子科学与技术专业,获学士学位,2016年毕业于东南大学电子科学与工程学院物理电子学专业,获博士学位,主要从事氮化镓器件设计及功率器件相关的可靠性研究和失效分析。