Eşzamanlı (Senkron) Ardışıl Devrelerin Tasarlanması (Design)

Bir ardışıl devrenin tasarlanması, çözülecek olan problemin sözle anlatımıyla (senaryo) başlar.

Bundan sonra aşağıda açıklanan aşamalardan geçilerek eşzamanlı ardışıl devre tasarlanır ve gerçeklenir.

Tasarım aşaması bilgisayar programı yazmaya benzer.

Fiziksel dünyadaki problem ortaya konulduktan sonra uygun bir modelleme yapılarak çözüme giden yolun aranması gerekir.

Bir ardışıl devrenin tasarlanması aşağıdaki adımlardan oluşur:

- 1. Çözülecek problemin (devrenin yapması gereken işin) sözle anlatımı. Burada belirsizlikleri ortadan kaldırmak için zaman diyagramı da çizilebilir.
- 2. Devrenin hangi modele (Mealy ya da Moore) göre tasarlanmasının uygun olacağına karar verilir.
- 3. Sonlu durumlu makineyi oluşturacak olan durumlar belirlenmeye çalışır.

Buna göre devrenin durum geçiş ve çıkış tabloları oluşturulur. Bu adımda, eğer kolaylık sağlayacaksa durum geçiş diyagramı da çizilebilir.

Mümkünse durum indirgemesi yapılır. Burada amaç en az sayıda durum ile makinenin istenen işlevi yerine getirmesini sağlamaktır.

Bu aşama program yazmaya benzer; bu nedenle sezgisel yaklaşım da gerektirir.

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA

8 1

Sayısal Devreler (Lojik Devreleri)

4. Durum kodlaması: Durumlara ikili kodlar karşı düşürülür. Eğer durum sayısı **n** ise durum değişkeni sayısı (flip-flop sayısı) **m** aşağıdaki gibi hesaplanır.

 $m = |\log_2 n|$

Burada $\lceil x \rceil$ tavan fonksiyonudur. Örneğin $\lceil 4.1 \rceil = 5$ ve $\lceil 4.0 \rceil = 4$

Durum geçiş ve çıkış tablosu gerçek durum değişkenleri değerleri kullanılarak oluşturulur.

- 5. Kullanılacak flip-flop tipine karar verilir.
- 6. Seçilen flip-flopların geçiş tablolarından yararlanılarak durum geçiş tablosuna uygun değerler yazılır ve flip-flopları sürme fonksiyonu (F) elde edilir.
- 7. Çıkış tablosundan çıkış fonksiyonu (G) elde edilir.
- 8. Fonksiyonlara ait kombinezonsal devreler dersin ilk bölümünde öğrenildiği şekilde en düşük maliyetle gerçeklenerek çizilir.

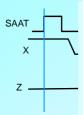
http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA

Eşzamanlı (Senkron) Devre Tasarım Örneği:

Bir girişi (X) ve bir çıkışı (Z) olan eşzamanlı ardışıl bir devre tasarlanacaktır. Devrenin girişi bir birini izleyen en az iki saat darbesi boyunca lojik 0'da kaldıktan sonra, girişten lojik 0 geldiği sürece devrenin çıkışı lojik 1 olacaktır.

Problemi daha iyi anlayabilmek için zamanlama diyagramı da çizilebilir.



Devrenin, yukarıdaki zaman diyagramına uygun olarak çalışması isteniyorsa tasarımın Mealy modeline göre yapılması gerekir.

Çünkü çıkış, girişteki değişimden hemen (saat işareti gelmeden) etkilenmektedir.

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA

8.3

Sayısal Devreler (Lojik Devreleri)

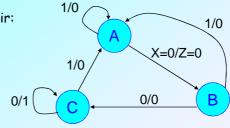
1. Sözle anlatımdan (zamanlama diyagramından) durum diyagramının oluşturulması.

Makine üç durum ile tasarlanabilir:

A: Hiç sıfır gelmedi durumu

B: Birinci sıfır geldi

C: İkinci sıfır geldi



2. Durum geçiş tablosu

S	S+,Z x	0	1
	Α	B,0	A,0
	В	C,0	A,0
	С	C,1	A,0

Durum Kodlaması:

A: 00 B: 01 (Farklı bir kodlama yapılabilir.)

C: 11

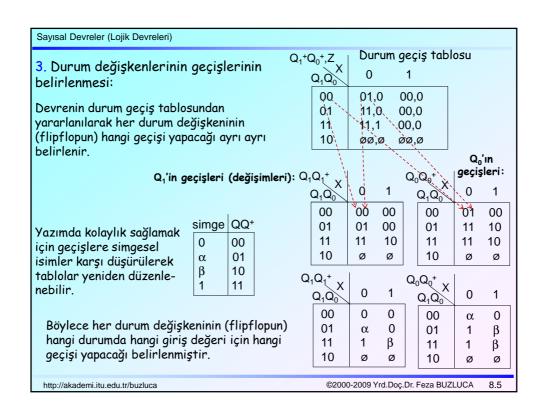
Durum değişkenleri: Q_1 , Q_0

Q_0^+, Z $Q_1 Q_0$	0	1	
00	01,0	0,00	
01	11,0	00,0	
11	11,1	00,0	
10	øø,ø	øø,ø	

Durum kodlaması farklı şekilde de yapılabilirdi. Örneğin A:00, B: 10, C:01 olabilirdi. Bu durumda devrenin iç yapısı farklı olurdu. Ancak dışarıdan bakıldığında devre aynı işlevi yerine getirirdi.

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA



4. Kullanılacak flip-floplara karar verilmesi:

Bu örnekte pozitif kenar tetiklemeli D tipi flip-floplar kullanılacaktır.

Bir önceki (3.) adımda her flip-flopun hangi geçişi yapması gerektiği belirlenmişti. Bu aşamada seçilen flip-flopa istenilen bir geçişin yaptırılabilmesi için girişlerine hangi değerlerin uygulanması gerektiği araştırılacaktır.

Bunun için kullanılacak flip-flopun geçiş tablosundan yaralanılaracaktır.

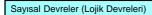
D flip-flopu geçiş tablosu:

simge	QQ+	D
0	00	0
α	01	1
β	10	0
1	11	1

Bu tablo D flip-flopunun belli bir durum değişikliğini yapması için girişlerine uygulanması gereken değerleri gösterir.

Değişik tipteki flip-flopların geçiş tabloları da farklıdır.

Görüldüğü gibi D flip-flopunun tablosu basittir. D girişine verilmesi gereken değer sonraki durum değişkeninin değeri ile aynıdır.



Durum geçiş tablolarına flip-flopun alması gereken giriş değerleri yerleştirilir.

$Q_1^+ X$ Q_1Q_0	0	1
00	0	0
01	α	0
11	1	β
10	Ø	Ø

Q	Q_0^+ X Q_1Q_0	0	1
	00	α	0
	01	1	β
	11	1	β β
	10	Ø	Ø

simge	QQ+	D
0	00	0
α	01	1
β	10	0
1	11	1

$O_1 X$ $Q_1 Q_0$	0	1
00	0	0
01	(1)	0
11	\1)	0
10	ø	Ø

İfadeleri kolaylıkla yazabilmek için yandaki tablolar Karnaugh diyagramı olarak oluşturulmuştur. Satır ve sütunlar Gray kodundadır.

$$\mathsf{D}_1 = \mathsf{X}'\mathsf{Q}_0$$

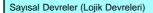
$$D_0 = X'$$

Böylece flip-flopları sürerek sonraki durumu belirleyen F fonksiyonu elde edilmiş oldu.

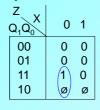
http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA

0.7



5. Çıkış tablosu kullanılarak çıkış fonksiyonu G belirlenir.

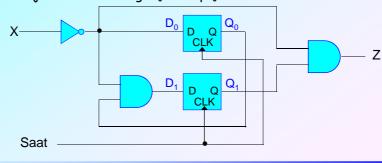


F ve G fonksiyonları tasarlanırken, dersin ilk bölümlerinde öğrenilen kombinezonsal devre tasarımı yöntemleri (asal çarpımlar, seçenekler tablosu) uygulanmalıdır.

Bu örnekteki fonksiyonlar basit olduğundan indirgemeye gerek kalmamıştır.

$$Z = X'Q_1$$

6. Devrenin lojik elemanlar ile gerçeklenip çizilmesi.



http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA

8.8

Örnek: Aynı devrenin JK flip-flopları ile tasarlanması

Tasarım 4. maddeye kadar aynı şekilde yapılacaktır.

4. Bu örnekte pozitif kenar tetiklemeli JK tipi flip-floplar kullanılacaktır.

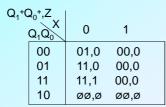
JK flip-flopu geçiş tablosu:

simge	QQ+	J	K
0	00	0	Ø
α	01	1	Ø
β	10	Ø	1
1	11	Ø	0

D flip-flopları yerine JK flip-floplarının kullanılması genellikle daha basit lojik fonksiyonların elde edilmesini

Ancak bu örnekteki devre zaten çok sade olduğundan daha fazla basitleşme sağlanmamaktadır.

Durum geçiş tablosundan durum değişkenlerinin geçişleri 3. maddede belirlenmişti.



$Q_1Q_1^+ X$ Q_1Q_0	0	1
00	0	0
01	α	0
11	1	β
10	Ø	Ø

Q	Q_0^+ X	0	1
	00	α	0
	01	1	β
	11	1	β
	10	Ø	Ø

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA

JK flip-flopu geçiş tablosu:

J K

1

0 Ø

1 Ø

Ø

Ø 0

simge QQ+

00

01

10

11

0

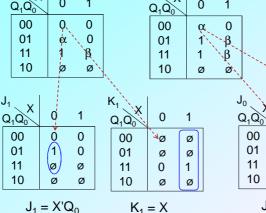
α

β

Sayısal Devreler (Lojik Devreleri)

0

Durum geçiş tablolarına flip-flopun alması gereken giriş değerleri yerleştirilir. $Q_1Q_1^+ X$



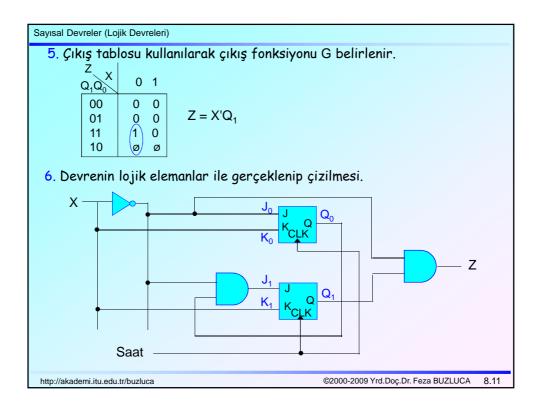
 $K_1 = X$

J_0		Tanana.		〈 。	l	
Q_1Q_0	0	1	•	Q_1Q_0	0	1
00	1	0		00	` <u>^</u> ø	Ø
01	Ø	Ø		01	0	1
11	Ø	Ø		11	0	1
10	Ø	Ø		10	Ø	ø
J_0	= X'		1	K_0	= X	

Böylece flip-flopları sürerek sonraki durumu belirleyen F fonksiyonu elde edilmiş oldu.

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA 8.10



Flip-flopların geçiş tabloları:

Eşzamanlı ardışıl devre tasarımında gerekli olduğundan değişik flip-flopların geçiş tabloları aşağıda verilmiştir.

SR flip-flopu geçiş tablosu:

sim	ige QQ+	S	R
0	00	0	Ø
α	01	1	0
β	10	0	1
1	11	Ø	0

JK flip-flopu geçiş tablosu:

sim	ge QQ+	J	K
0	00	0	Ø
α	01	1	Ø
β	10	Ø	1
1	11	Ø	0

D flip-flopu geçiş tablosu:

;	sim	ge QQ+	D
	0	00	0
	α	01	1
	β	10	0
	1	11	1

T flip-flopu geçiş tablosu:

simge QQ+			Т
	0	00	0
	α	01	1
	β	10	1
	1	11	0

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA 8.12

Eşzamanlı (Senkron) Devre Tasarım Örneği 2: Moore Modeli

Moore modeline göre tasarım yapılırken de önceki örneklerde gösterilmiş olan aşamalardan geçilir. Burada dikkat edilmesi gereken nokta,

- · cıkısların sadece durumlara bağlı olduğu,
- · bu nedenle de her duruma bir çıkış değerinin karşı düşürüldüğüdür.

Problem:

İki girişi (X,Y) bir çıkışı (Z) olan senkron ardışıl bir devre tasarlanacaktır. Makinenin çalışmaya başlamasından itibaren girişlerden gelen '1' değerlerinini sayısı 4'ün katları ise devrenin çıkışı '1' değerini alacaktır. Aksi durumda çıkış 'O' olacaktır. Girişten hiç '1' gelmemesi (sıfır tane) durumunda çıkış '1' olacaktır.

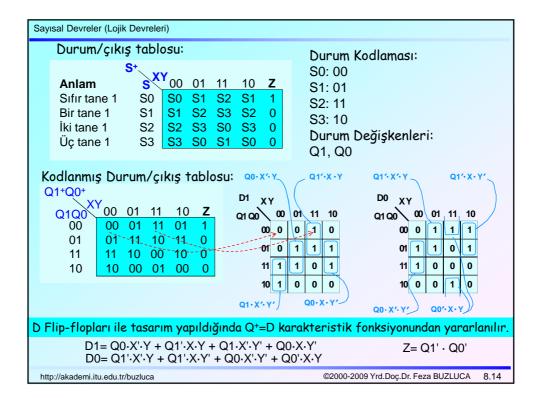
Cözüm:

Devrenin modulo 4 işlemini gerçekleştirmesi ve kalan 0 ise çıkışını '1' yapması istenmektedir. Bu makine 4 adet durum ile gerçeklenebilir:

- Kalan 0: 50 Çıkış sadece devre bu durumdayken '1' olacaktır. 1.
- 2. Kalan 1: 51
- 3. Kalan 2: 52
- 4. Kalan 3: 53

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doc.Dr. Feza BUZLUCA



Eşzamanlı Devrelerin Gerçeklenmesinde Veri Seçicilerin Kullanılması

Bir eşzamanlı ardışıl devre D flip-flopları ile tasarlanırsa, flip-flopların girişlerini süren fonksiyonun gerçeklenmesinde veri seçicilerin kullanılması daha uygun çözümlerin bulunmasını sağlayabilir.

Bu yöntemde,

- Her D flip-flopunun girişi bir veri seçici ile sürülür.
- Veri seçicilerin seçme uçlarına, durum değişkenleri (flip-flopların çıkışları) bağlanır. Böylece bir veri seçici makinenin her durumu için girişlerinden birini seçmiş olur.
- Veri seçicicin veri girişlerine makinenin o durumdan sonra geçeceği durumun kodunu üretecek değerler bağlanır.
- Veri seçicilerin veri girişlerine uygulanacak değerler durum tablosunun satırlarından yararlanılarak bulunur.

Bir önceki örnekte gerçeklenen devre bir sonraki yansıda veri seçiciler ile yeniden gerçeklenmiştir.

http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doc.Dr. Feza BUZLUCA 8.15

Sayısal Devreler (Lojik Devreleri) D girişlerine gelmesi gereken değerler: (Önceki örnekten alınmıştır.) Q1 Q0 00 01 11 10 Veri Seçiciye: Q1 Q0 00 01 11 10 Veri Seçiciye: 00 0 0 1 0 X.Y 00 0 1 1 1 X + Y01 0 1 1 X + Y (X· Y)' 01 1 1 1 0 11 1 1 0 1 (X·Y)' 11 1 0 0 0 (X + Y)0 0 0 (X + Y) Ζ Saat ©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA 8.16 http://akademi.itu.edu.tr/buzluca

Sayıcı Tasarımı

Belli bir sekansta sayım yapan sayıcılar eşzamanlı ardışıl devre olarak tasarlanırlar.

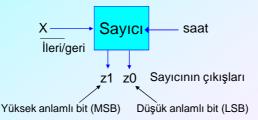
Sayıcıların tasarlanmasında Moore modelinin kullanılması daha uygundur.

Sayıcının üreteceği her sayı, bir durum olarak kabul edilir. Çıkışlar durum değişkenlerinden doğrudan elde edilir.

Aşağıda blok diyagramı gösterilen, bir adet denetim girişine (X) sahip sayıcıyı tasarlayınız.

Sayıcı, doğal ikili sayı sisteminde 0-1-2-3 düzeninde sayacaktır. 3'ten 0'a geri dönülecektir.

X=0 olduğunda sayım ileriye doğru, X=1 olduğunda geriye doğru yapılacaktır.

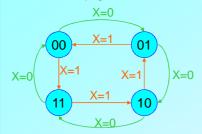


http://akademi.itu.edu.tr/buzluca

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA

Sayısal Devreler (Lojik Devreleri)

Durum diyagramı:



Durum tablosu:

Durum tablosunun aynı zamanda bir Karnaugh diyagramı olması için durumlar satırlara gray koduna göre yerleştirilmiştir.

Durum değişkenleri ile çıkışlar aynı değerlere sahiptir.

Sayıcının D flip-flopları ile tasarlanması:

http://akademi.itu.edu.tr/buzluca

D1 =
$$X' \cdot (Q1 \oplus Q0) + X \cdot (Q1 \oplus Q0)'$$

D1 = $X \oplus Q1 \oplus Q0$

1

D0 = Q0'

©2000-2009 Yrd.Doç.Dr. Feza BUZLUCA 8.18

Çıkışlar:

Z0 = Q0

Z1 = Q1

