

Örnek (devamı):

- Bu örnekte görev üç alt işleme bölünmüştür: Okuma, çarpma, toplama
- Dizilerin farklı bellek birimlerinde bulunduğu ve paralel olarak aynı anda okunabildiği varsayılmıştır.
- C dizisinin elemanlarının okunmasına bir saat darbesi sonra başlanmaktadır.

Üç segmanlı olarak tasarlanan iş hattının çalışması:

Saat Çevrimi	1. Segman		2. Segn	nan	3.Segman
	R1	R2	R3	R4	R5
1	A_1	B ₁			
2	A_2	B_2	A ₁ *B ₁	C ₁	
3	A_3	B_3^-	$A_2^*B_2$	C_2	$A_1*B_1 + C_1$ (İlk sonuç)
4	A_4	B_4	A_3*B_3	C ₃	$A_2*B_2 + C_2$
5	A_5	B ₅	$A_4^*B_4$	C_4	$A_3^*B_3 + C_3$

Not: Verinin önceden hazır olduğu veya bellek okuma süresinin diğer işlemlere göre çok kısa olduğu sistemlerde bellekten okuma ayrı bir alt işlem olarak ele alınmaz. Bu durumda sadece aritmetik işlemi yapan iş hattı 3 yerine 2 katmanlı olarak tasarlanabilirdi.

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

25

Bilgisayar Mimarisi

2.2 Dört Segmanlı Bir İş Hattının Uzay-Zaman Diyagramı (Space-Time Diagram)

Bir iş hattında belli bir anda hangi işin hangi segmanda işlem gördüğünü göstermek işin uzay-zaman diyagramları (zamanlama diyagramı) kullanılır.

Aşağıdaki örnek tabloda, saat çevrimleri (adımlar) sütunlara, segmanlar satırlara, o anda yapılan iş (task) (veya işleme giren veriler) de tablonun içine yazılmıştır.

Örnek: (4 segman)

Zaman

Saat Çevrimi (adımlar)

		1	2	3	4	5	6	7
	1	T1	T2	Т3	T4	T5	Т6	
nan	2		T1	T2	Т3	T4	T5	T6
egr	3			T1	T2	Т3	T4	T5
S	4				T1	T2	Т3	T4

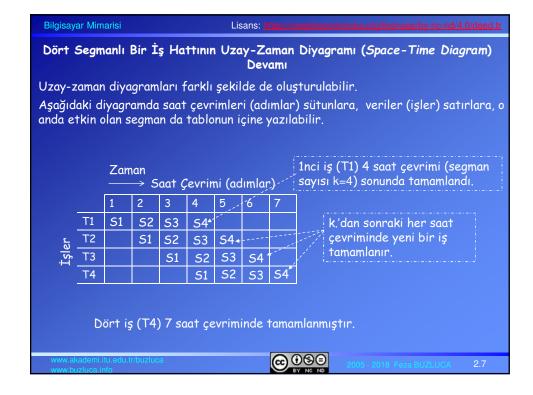
1nci iş (T1) 4 saat çevrimi (segman sayısı k=4) sonunda tamamlandı. k.'dan sonraki her saat çevriminde yeni bir iş tamamlanır.

Dört iş (T4) 7 saat çevriminde tamamlanmıştır.

www.akademi.itu.edu.tr/buziuc



2005 - 2018 Feza BUZLUCA



2.3 İş Hattının sağladığı hızlanma (Speedup):

İş hattındaki tüm segmanlar eşzamanlı (synchronous) işlem yaptığından, saat işaretinin periyot uzunluğu (çevrim zamanı) (cycle time) **en yavaş segmanın** gerek duyduğu çalışma zamanı (gecikmesi) tarafından belirlenir.

Çevrim zamanı (cycle time) (saat işaretinin periyodu) t_p aşağıdaki gibi hesaplanır:

$$t_p = max(\tau_i) + d_r = \tau_M + d_r$$

t_p: çevrim zamanı (*cycle time*)

τ_i : i. katmandaki devrenin gecikmesi

τ_M: en büyük gecikme (en yavaş katman)

d_r: saklayıcıların gecikmesi

www.akademi.itu.edu.tr/buziuca

@ 080

2005 - 2018 Feza BUZLUCA

Hızlanma (Speedup):

k: İş hattındaki katman (segman) sayısı

t_o: saat periyodu (En yavaş birime göre ayarlanır.)

n: İş sayısı (işin tekrar sayısı)

1nci işin (T1) tamamlanması için k adet saat darbesi gereklidir.

Buna göre 1nci işin tamamlanma süresi: $T(1) = k \cdot t_0$

Kalan n-1 işin tamamlanması içi (n-1) çevrim gereklidir. Süre: (n-1)t₀

Tüm işlerin (n adet) toplam süresi: (k+n-1)t_n

t, :İş hattı kullanılmasaydı bir işin süresi

Hızlanma (Speedup):
$$S = \frac{\dot{l}_{s} \text{ hattı olmadan gereken süre}}{\dot{l}_{s} \text{ hattı ile gerekli olan süre}}$$
 $S = \frac{n \cdot t_{n}}{(k+n-1) \cdot t_{p}}$

İş sayısı çok artarsa:
$$\mathbf{n}
ightarrow \infty$$
 $\sum_{\substack{\lim \ n
ightarrow \infty}} = rac{t_n}{t_p}$

Eğer t_n= k·t_p varsayımı yapılırsa (ana işi k adet eşit süreli küçük alt işleme bölmek mümkünse ve saklayıcı gecikmeleri göz ardı edilirse):

 $S_{max} = k$ (Teorik maksimum hızlanma)

www.akademi.itu.edu.tr/buzluca www.buzluca.info



2005 - 2018 Feza BUZLUCA

2 0

Bilgisayar Mimarisi

Hızlanma ile ilgili yorumlar:

İş hattının verimini arttırmak için bir işi mümkün olduğu kadar <u>eşit</u> (en azından yakın) sürelerdeki **küçük** (kısa süreli) alt işlere bölmek gerekir.

Eğer alt işlemlerin süreleri kısa olursa saat işaretinin çevrim süresi de kısalır. Hatırlatma; en yavaş birim çevrim süresini belirler.

İş hattındaki katman sayısının etkileri:

Olumlu:

• Eğer iş çok sayıda, kısa süreli alt işlere bölünebiliyorsa segman sayısını arttırmak saat işaretini (t_n) hızlandırır ve iş hattının verimini arttırır.

$$S = \frac{t_n}{t_p} \qquad S_{max} = k$$

Olumsuz:

- İş hattının maliyeti artar. Her katmanın sonuna yerleştirilen saklayıcılar ve ek bağlantılar; maliyet, enerji tüketimi, boyut açısından sisteme yük getirir.
- İlk baştaki 1. iş için bekleme süresi artar. $T(1) = k \cdot t_p$
- Komut iş hattında dallanma cezaları artar. Dallanma cezaları "2.5 İş Hattında Oluşabilen Sorunlar" bölümünde ele alınacaktır.

Bir iş hattı tasarlanırken bütün bu olumlu ve olumsuz noktalar birlikte dikkate alınmalıdır.

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

İşi alt işlemlere bölmenin hızlanma üzerindeki etkisi:

Eğer ana iş kısa süreli küçük alt işlere bölünebiliyorsa sisteme daha hızlı bir saat işareti uygulanabilir.

Örnek olarak toplam süresi 100 ns olan bir T işini ele alalım.

Bu işin farklı şekillerde alt işlere bölünebildiği varsayılmıştır.

Durum A: İş 2 eşit katmana bölünüyor.

Saklayıcıların gecikmesinin 5 ns olduğu varsayılırsa saat çevrimi $t_{\rm p} = 50 + 5 = 55$ ns

Durum B: İş 3 adet <u>dengesiz</u> katmana bölünüyor.

S1 = 25ns S2 = 25ns S3 = 50ns T:

Saat çevrimi t_p = 50+5 = 55 ns (en yavaş katman τ_M = 50ns) İş hattında daha fazla katman olmasına rağmen Durum A'ya göre bir hızlanma

sağlanmamıştır. Ayrıca iş hattının maliyeti de artmıştır.

İlk işin tamamlanma süresi uzamıştır. T(1) = k·t_n

www.akademi.itu.edu.tr/buzluca

@ 0 9 a

2005 - 2018 Feza BUZLUCA

2 11

Bilgisayar Mimarisi

İşi alt işlemlere bölmenin hızlanma üzerindeki etkisi: (devamı)

Durum C: İş 3 adet yakın süreli katmana bölünüyor.

S1=30ns S2=30ns S3=40ns T:

Saat çevrimi $t_0 = 40+5 = 45 \text{ ns}$ (en yavaş katman $\tau_M = 40 \text{ns}$)

Saat işareti Durum A ve B'ye göre hızlanmıştır.

Sonuc:

İş hattının hızlanma sağlayabilmesi için ana işi <u>kısa süreli</u>ve <u>dengeli</u> alt işlere bölmek gerekir.

Önemli olan saat çevriminin (tp) süresini düşürebilmektir.

Örneğin; yukarıdaki iş, her biri 20ns süreli 5 adet alt işleme bölünebilirse saat işaretinin periyodu 25ns olur.

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

katmandan oluşturmak gerekir.

Komut İş Hattı (Instruction Pipeline) (devamı)

Verimi arttırmak için komut işleme daha küçük alt işlemlere bölünerek 6 segmanlı bir iş hattı oluşturulabilir:

@ 0 ® a

- 1. Komut alma (Fetch instruction) (FI):
- 2. Komut çözme (Decode instruction) (DI):
- 3. Operand adresi hesabı (Calculate addresses of operands) (CO)
- 4. Operand alma (Fetch operands) (FO)
- 5. Komut yürütme (Execute instruction) (EI)
- 6. Sonucu yazma (Write operand) (WO)

Bu kadar ayrıntılı bölmeleme ise aşağıdaki problemler nedeniyle verimli olmaz:

- Segmanların süreleri farklıdır.
- · Her komut bütün alt işlemlere gerek duymaz.
- · Değişik segmanlar aynı anda bellek erişimine gerek duyar.

Bu nedenle bazı alt işlemler birleştirilerek komut iş hatları daha az (örneğin 4 veya 5), dengeli segmanla oluşturulur.

Örneğin 80486'da 5 katmanlı bir iş hattı bulunmaktaydı.

Daha çok segmana sahip iş hattı içeren işlemciler de bulunmaktadır.

Örneğin Pentium 4 ailesinin işlemcilerinde 20 katmanlı iş hatları bulunmaktadır.

Bu işlemcilerde komut çevrimin alt işlemleri de daha küçük işlemlere bölünmüştür.

www.akademi.itu.edu.tr/buziuca



2005 - 2018 Feza BUZLLICA

2.4.1 Örnek Bir Komut İş Hattı (4 katmanlı)

- FI (Fetch Instruction): Komut alma; Program sayacının (PC) işaret ettiği sıradaki komutu bellekten oku.
- 2. DA (Decode, Address): Komutu çöz , operandların adreslerini hesapla.
- 3. FO (Fetch Operand): Operandları al (bellekten, saklayıcılardan).
- 4. EX (Execution): Yürütme (İşlem yapılır, saklayıcılar güncellenir. Dallanma komutlarında PC de bu katmanda güncellenir.)
- Komut alma ve operand alma işlemlerinin aynı anda yapılabilmesi için komut ve veri belleklerinin ayrı oldukları varsayılmıştır.
- Belleğe yazma işlemleri bu örneklerde göz ardı edilmiştir.
- Bu iş hattına sahip örnek bir MİB'tir. Daha gerçekçi örnekler "2.4.2 İş Hattına Sahip Örnek Bir RISC İşlemci" bölümünde verilmiştir.

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

0.45

Bilgisayar Mimarisi

2.4.1 Örnek Bir Komut İş Hattı (devamı)

A) İdeal Durum: Programda Dallanma ve operand bağımlılığı yoktur.

Komut iş hattının zaman diyagramı (ideal durum):

				Adimi	ar				
Saat çevrimi K <u>omutlar (iş "task")</u>	1	2	3	4	5	6	7	8	
1	FI	DA	FO	EX₄					
2		FI	DA	FO	EX				
3			FI	DA	FO	EX			
4				FΙ	DA	FO	EX		,
5					FΙ	DA	FO	EX	

İlk komut tamamlandı. 4 çevrim İş hattı doldu.

Bir saat çevrimi sonra ikinci komut tamamlandı.

İlk komut 4 çevrim sonunda tamamlandı (k=4).

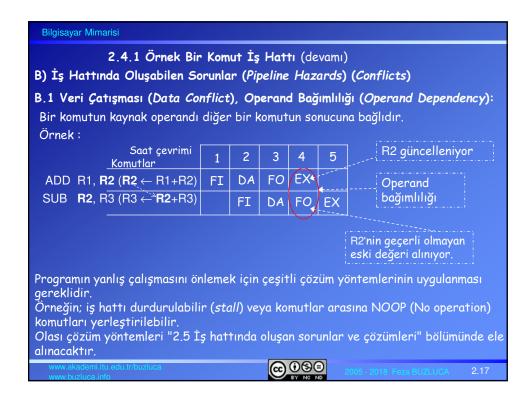
4ncü çevrimden sonra her çevrimde yeni bir komut tamamlanır.

Komut sayısı sonsuza yaklaştığında bir komutun tamamlanma süresi de 1 saat çevrimine yaklaşır (yansı 2.9 "Hızlanma").

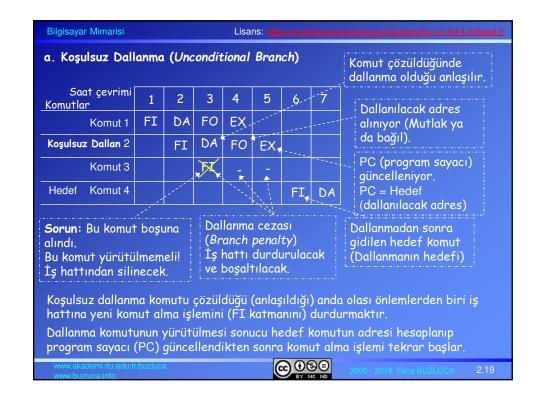
www.akademi.itu.edu.tr/buzluca www.buzluca.info

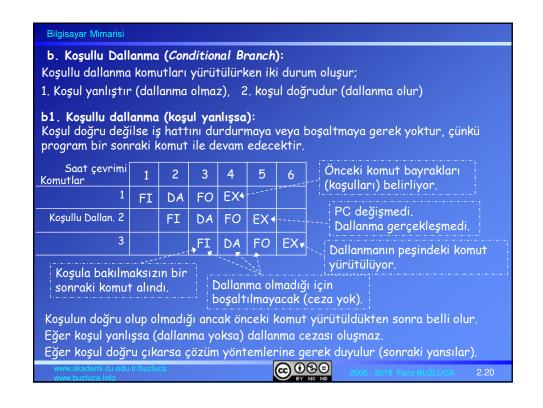


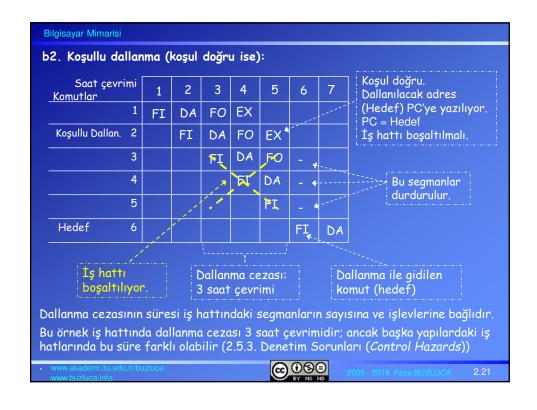
2005 - 2018 Feza BUZLUCA



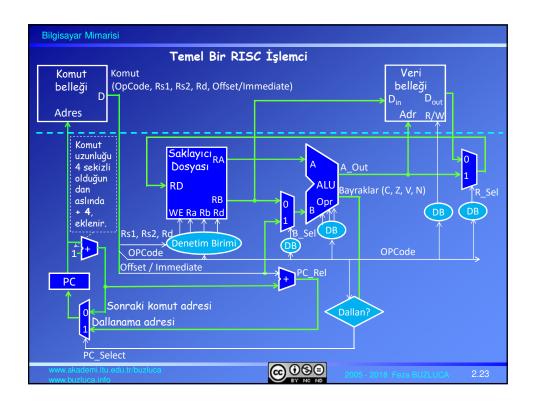
Bilgisayar Mimarisi 2.4.1 Örnek Bir Komut İş Hattı (devamı) B.2 Denetim Sorunları (Control Hazards): Dallanma ve Kesmeler (Branches, Interrupts) İş hattında komutlar paralel olarak yürütüldüğünden bir dallanma komutu işlenirken bellekte ondan sonra gelen ancak dallanma nedeniyle yürütülmeyecek olan komut (veya komutlar) da iş hattına alınmış olur. Eğer önlem alınmazsa programın mantığı gereği yürütülmemesi gereken komutlar da yürütülmüş olur. Örnek: Koşulsuz dallanma komutu (BRA / JUMP) Komut 1 2. JUMP Hedef Bellekte dallanmanın peşindeki komut (next instruction). 3. Komut_3 < Programa göre yürütülmemesi gerekir. 4. Hedef Komut_4 < Dallanmanın hedefi, dallanmadan sonra yürütülecek komut (target instruction) Koşulsuz dallanma komutu JUMP işlenirken Komut 3 de iş hattına girmiş olur. Programın yanlış calışmasını önlemek için iş hattını durdurmak (stall) ve Komut 3 çalışmadan önce iş hattını boşaltmak gerekir. @090

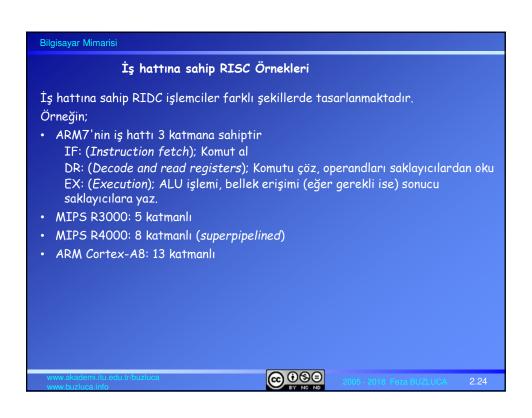


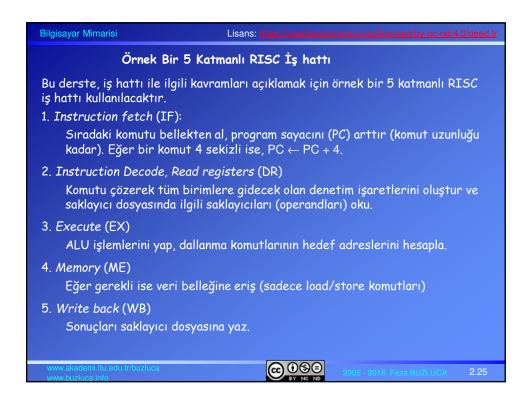


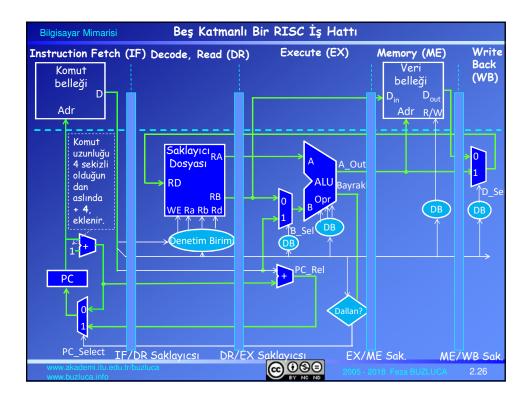


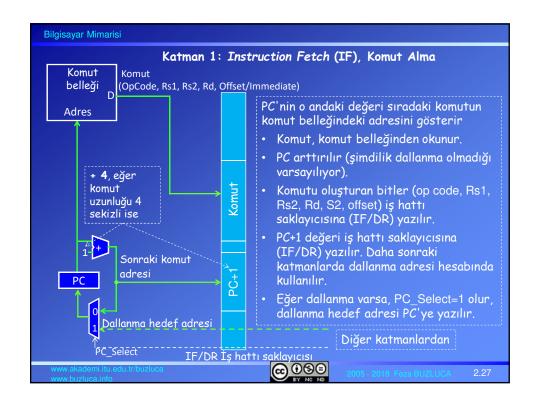
Bilgisayar Mimaris	ii	
Sabit uzun Komut almoKomutların okuma/yazı	lukta komutlar (ger ı ve çözme işlemler çoğu sadece saklay ma (<i>load/store</i>) koı kipleri kısıtlıdır.	Örnek Bir RISC İşlemci ellikle 32 bit). basittir (iş hattında yarar sağlar). ııcılar üzerinde işlem yapar. Sadece bellek nutları saklayıcılar ve bellek arasında işlem yapar.
ADDADDADD	Rs1,Rs2,Rd R3, R4, R12 Rs,S2,Rd R1, #\$1A, R2	
• LDL LDL	S2(Rs),Rd \$500(R4), R5	$Rd \leftarrow M[Rs + S2]$ Load long (32 bit) $R5 \leftarrow M[R4 + $500]$
• STL STL	S2(Rs), Rm \$504(R6), R7	$M[Rs + S2] \leftarrow Rm$ Store long (32 bit) $M[R6 + \$504] \leftarrow R7$
• BRU BRU	Y \$0A	PC←PC + Y Unconditional branch PC←PC + \$0A Bağıl dallanma (Y: Offset)
Bcc BGT	Y \$0A	If (cc) then $PC \leftarrow PC + Y$ Conditional branch If greater, then $PC \leftarrow PC + \$0A$
www.akademi.itu.e www.buzluca.info	du.tr/buzluca	© 0 0 2005 - 2018 Feza BUZLUCA 2.22

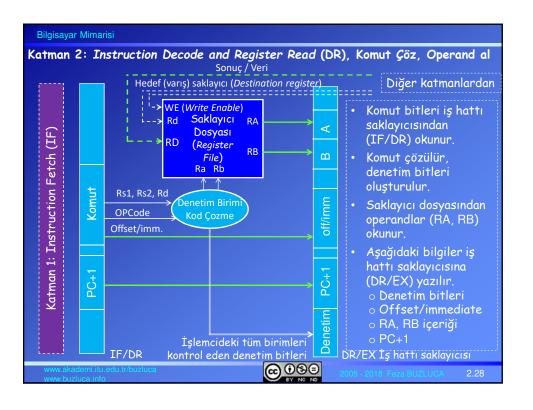




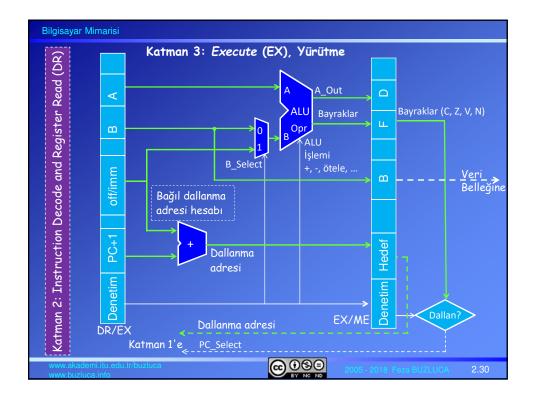


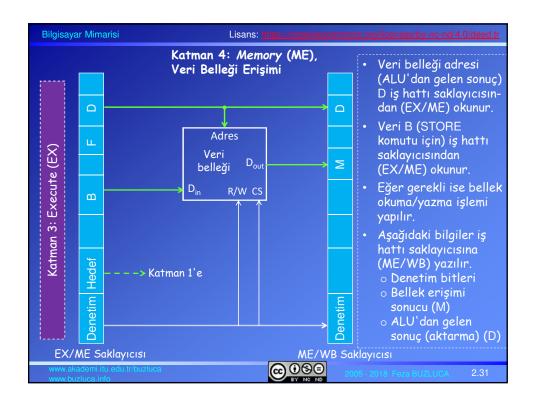


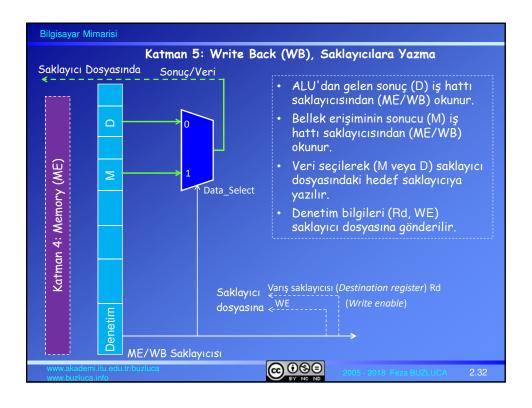




Bilgisayar Mimarisi Katman 3: Execute (EX), Yürütme • Denetim bitleri ve veriler (offset/immediate, RA, RB) iş hattı saklayıcısından (DR/EX) okunur. · ALU işlemleri yapılır. ALU, LOAD/STORE komutları için gerekli olan adres hesaplarını da yapar. Örneğin; LDL \$500(R4), R5 $R5 \leftarrow M[R4 + $500]$ İvedi veri \$500 ile R4 saklayıcısını içeriği ALU tarafından toplanır. • Dallanma komutları için dallanma hedef adresi hesaplanır. Örneğin; BGT \$0A Büyükse, $PC \leftarrow PC + \$0A$ Bu örnek işlemcide, dallanma hedef adresi hesabı için ALU'dan ayrı bir toplayıcı kullanılmaktadır. • Dallanma olup olmayacağına karar verilir (denetim bitleri ve ALU'dan gelen bayrak değerleri kullanılır). Aşağıdaki bilgiler iş hattı saklayıcısına (EX/ME) yazılır. o Denetim bitleri o ALU'da oluşan sonuç (D) ve bayraklar (F) o Belleğe yazma işlemi için RB değeri (B) o Dallanma hedef adresi (Hedef) **@ ⊕ ⊕ ⊕**







Bilgisayar Mimarisi Örnek RISC iş hattının zaman diyagramı (ideal durum): İdeal Durum: Programda dallanma ve veri bağımlılığı yoktur. İlk komut tamamlandı. Saat çevrimi 2 3 5 6 5 çevrim Komutlar İş hattı doldu. ME IF DR EX **WB** 2 IF **WB** DR EX ME Bir saat çevrimi sonra 3 IF DR EX ME **WB** ikinci komut tamamlandı. 4 **WB** IF DR EX ME İlk komut 5 çevrim sonunda tamamlandı (k = 5). 5nci cevrimden sonra her cevrimde veni bir komut tamamlanır. Komut sayısı sonsuza yaklaştığında bir komutun tamamlanma süresi de 1 saat çevrimine yaklaşır (yansı 2.9 "Hızlanma"). IF ve ME katmanları aynı anda belleğe erişmek isterler. Bu bellek çatışması sorununu çözmek için komut ve veri bellekleri ayrılmıştır (Harvard mimarisi).

@ @ @ B

Bilgisayar Mimarisi

- 2.5 İş Hattı Sorunları (*Pipeline Hazards (Conflicts*)) ve Çözümleri İs hattında 3 tür sorunla karsılasılır.
- 1. Kaynak Çatışması (Resource Conflict), Yapısal Sorun (Structural Hazard):

İş hattında aynı anda işlenen iki komut aynı kaynağa (bellek, ALU) gerek duyarsa kaynak çatışması oluşur.

2. Veri Çatışması (Data Conflict), Veri Bağımlılığı (Data Dependency):

Henüz güncellenmemiş olan veri erkenden kullanılmak istenirse sorun ortaya çıkar.

3. Denetim Sorunları (Control Hazards) Dallanma (Branch), Kesme (Interrupt):

İş hattında bir dallanma komutu işlenirken bellekte ondan sonra gelen, ancak dallanma nedeniyle yürütülmeyecek olan komut (veya komutlar) da iş hattına alınmış olur.

Dallanma sonrası iş hattına alınması gereken **hedef komut adresi**, MİB dallanma komutunu yürütene kadar (PC güncellenmeli) belli değildir.

Koşullu dallanma problemi: Bayrakları değiştiren son komut yürütülünceye kadar bayrak değerleri belli olmadığından dallanmanın olup olmayacağı (büyük?, eşit?) belli değildir.

İş hattını durdurmak bu sorunları çözer ancak performansı düşürür.

Daha verimli çözüm yöntemleri bulunmaktadır.

www.akademi.itu.edu.tr/buziuca



2005 - 2018 Feza BUZLUCA

2.5.1. Kaynak Çatışması (Resource Conflict), Yapısal Sorun (Structural Hazard):

İş hattında aynı anda işlenen iki (veya daha fazla) komut aynı kaynağa (bellek, ALU) gerek duyarsa kaynak çatışması oluşur.

- a) Bellek çatışması: İki farklı segmanda aynı bellek modülüne erişilmek istenirse Örneğin komut alma ile operand okuma/yazma aynı anda olamaz.
 Cözümler:
 - Komutların belli bölümleri paralel değil, peş peşe seri işlenir. İş hattının belli segmanları durdurulur. Bu çözüm performansı düşürür.
 - · Harvard mimarisi: Komutlar ve veriler için ayrı bellek
 - Komut kuyruğu veya cep bellek: Bir komut işlenirken belleğe erişilmediği anlarda sıradaki komutlar bellekten okunarak bir kuyruğa yazılır.
 - b) İşlem birimi (ALU, FPU) çatışması: İki farklı segmanda aynı işlem birimine (Arithmetic Logic Unit- ALU, Floating Point Unit- FPU) gerek duyulursa. Cözümler:
 - İşlem birimlerinin sayısı arttırılır. Örneğin adres hesabı ve veri işleme için iki ayrı ALU kullanılır.
 - İşlem birimleri de iş hattı olarak tasarlanarak paralellik sağlanır. Örnek FPU

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

2 25

Bilgisayar Mimarisi 2.5.2. Veri Çatışması (Data Conflict), Veri Bağımlılığı (Data Dependency): Bir veri hazır (güncel) olmadan önce kullanılmaya çalışırsa veri çatışması olur. Bu sorun çözülmezse iş hattında çalışan program yanlış sonuç üretebilir. Örnek: ADD R1, R2, R3 $R3 \leftarrow R1 + R2$ SUB R3, R4, R5 R5 ← R3 – R4 ADD komutunun sonucu saklavici dosyasına (R3) İş hattında veri bağımlılığı yazıldı. Saat çevrimi 3 6 Komutlar ADD R1,R2,R3 EX WB IF DR ME SUB **R3**,R4,R5 IF DR ME **WB**

SUB komutu, R3 saklayıcısını güncellenmeden

R3 henüz bir önceki ADD komutunun sonucunu

@ ⊕ ⊕ ⊕

önce okur

içermiyor.

2.5.2. Veri Çatışması (Data Conflict), devamı

Üç farklı tipte veri çatışması (data hazard) oluşabilir:

• Yazmadan sonra okuma (Read after write) (RAW): Bu türe gerçek bağımlılık (true dependency) da denir.

Bir komut, bir saklayıcıyı veya bellek gözünü değiştirmektedir. Daha sonra gelen bir komut da aynı saklayıcı veya bellek gözünü okumaktadır.

Eğer iş hattı nedeniyle okuma işlemi yazmadan önce yapılırsa veri çatışması sorunu oluşur.

Okumadan sonra yazma (Write after read) (WAR): Anti bağımlılık da denir.
 Bir komut, bir saklayıcıyı veya bellek gözünü okumaktadır. Daha sonra gelen bir komut da aynı saklayıcı veya bellek gözüne yazmaktadır.
 Eğer yazma islemi okumadan önce yapılırsa veri çatısması sorunu oluşur.

• Yazmadan sonra yazma (Write after write) (WAW): Çıkış bağımlılığı da denir.

İki komut aynı saklayıcıyı veya bellek gözüne yazmaktadır.

Eğer yazma işlemleri programda belirtilenden farklı sırada olursa veri çatışması sorunu oluşur.

www.akademi.itu.edu.tr/buzluca

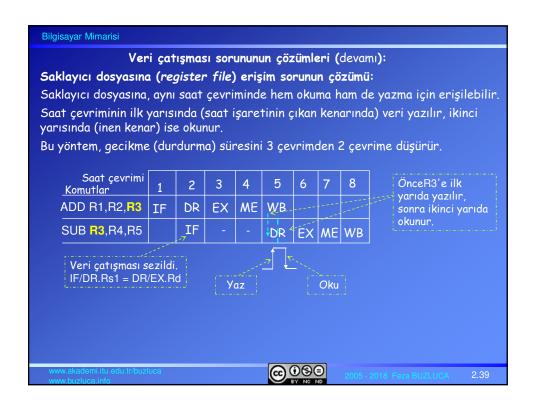


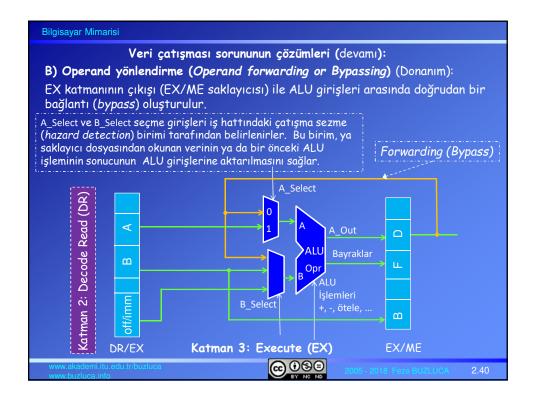
2005 - 2018 Feza BUZLUCA

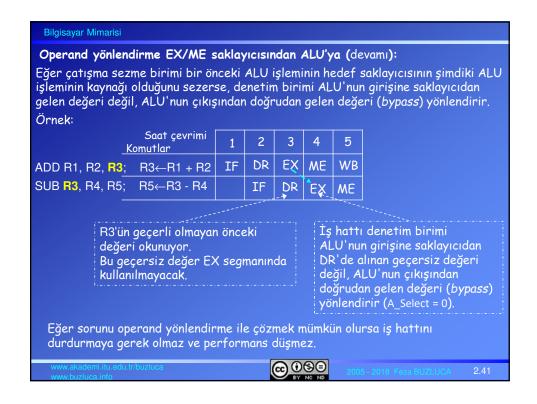
2 27

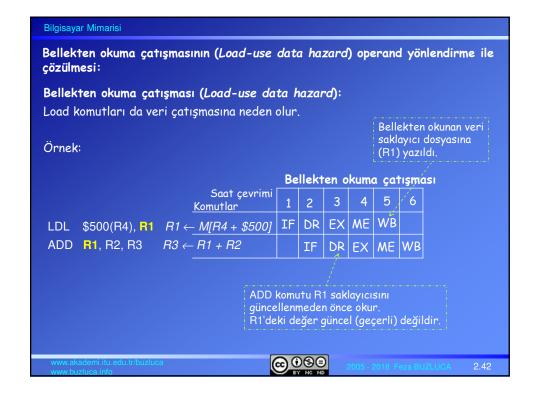
Bilgisayar Mimarisi Veri çatışması sorununun çözümleri: A) Durdurma, Donanım Kilidi (Hardware interlock) (donanım tabanlı çözümler): Bir donanım, iş hattındaki tüm komutları (denetim bitlerini) izler. Veri bağımlılığı olan komutların iş hattına girmesi geciktirilir. İş hattının komut alma segmanı (IF) gerekli saat çevrimi kadar durdurulur (*stall*). Örnek: Saat çevrimi 5 6 3 4 Önce R3'e yazılır, 2 Komutlar sonra okunur. ADD R1,R2,R3 IF DR EX ME WB Yazma ve okuma farklı saat SUB **R3**,R4,R5 IF DR EX ME WB çevrimlerinde. Veri catısması sezildi. İs hattında komutun ilerlemesi durduruldu. IF/DR.Rs1 = DR/EX.Rd 3 saat çevrimi gecikme oluştu. İş hattının durdurulması: IF/DR saklayıcısına yükleme izni verilmez. DR katmanına NOOP (No Operation) komutunun denetim bitleri yazılır. PC'nin güncellenmesine izin verilmez.

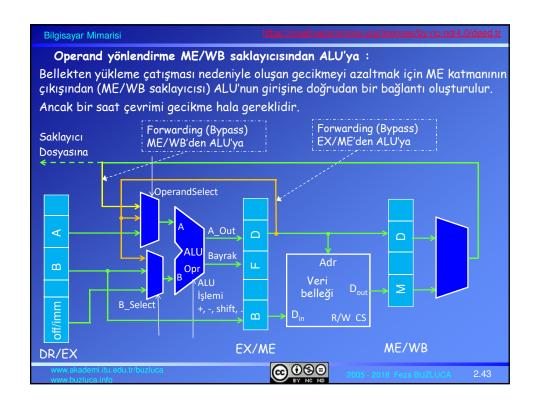
@099

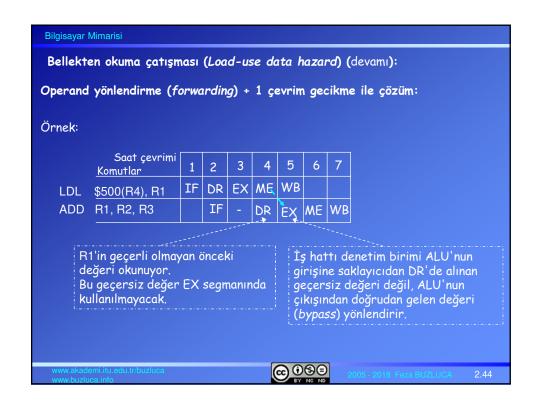


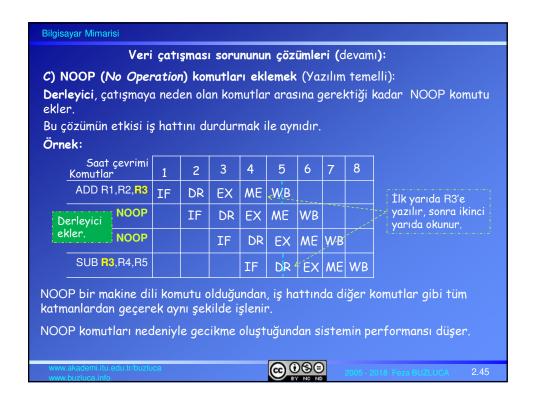


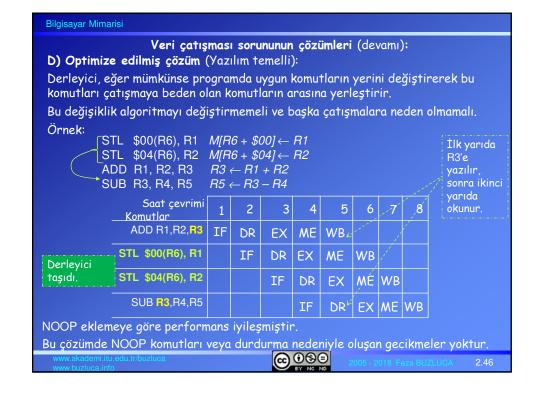












2.5.3. Denetim Sorunları (Dallanmalar, Kesmeler) (Control Hazards):

Örnek RISC işlemcide dallanma komutlarının (branch/jump) hedef adresleri Yürütme katmanında (*Execution* - EX) hesaplanır (yansı 2.30).

Hedef adres EX/ME iş hattı saklayıcısına yazılır.

Dallanma kararı yürütmeden sonra oluşan bayrak değerlerine göre Bellek katmanında (*Memory* - ME) verilir (yansı 2.30).

EX katmanından sonra dallanmaya ilişkin karar (PC_Select) ve hedef adres, 1. katman IF'e gönderilir.

IF katmanında önce PC'nin işaret ettiği komut okunur, sonra PC güncellenir.

Bu işlemler sırasında dallanma komutunun altında yer alan (dallanmanın hedefi olmayan) sıradaki komutlarda iş hattına alınmış olur.

Halbuki dallanma olduğunda bu komutların atlanması gerekirdi.

Bu durumda, ya bir donanım birimi iş hattını durdurup boşaltmalı ya da derleyici temelli bir çözüm olan gecikmeli dallanma (delayed branch) uygulanmalı.

İş hattına alınan gereksiz komutlar WB katmanına ulaşmadan önce durdurulmalılar. İşlemcideki değişiklikler WB katmanında yapılır.

www.akademi.itu.edu.tr/buzluca

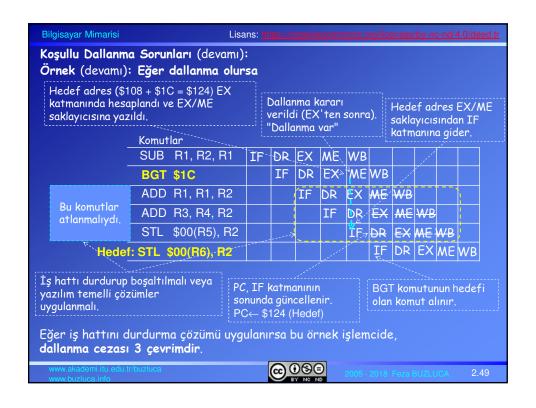


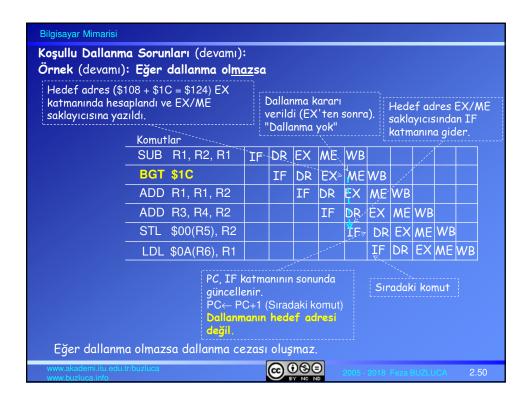
2005 - 2018 Feza BUZLUCA

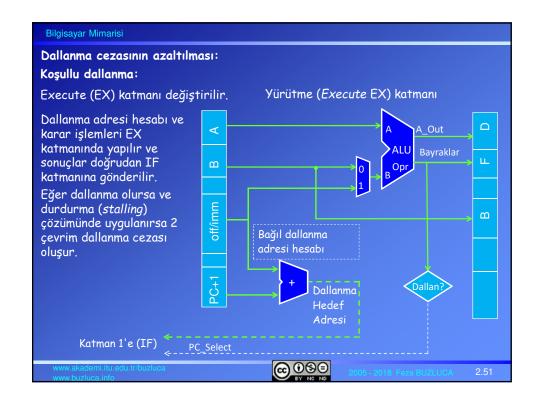
2 47

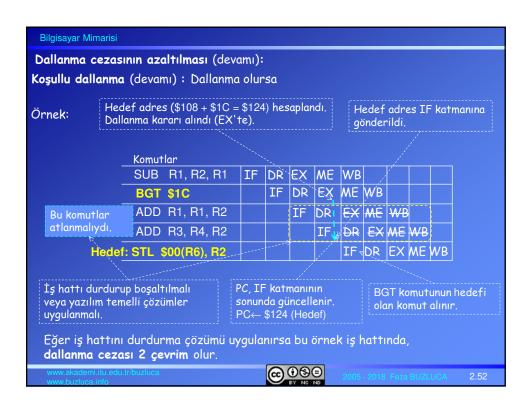
Bilgisayar Mimarisi Koşullu Dallanma Sorunları: Örnek: 100 SUB R1, R2, R1 R1 ← R1 - R2 104 BGT \$1C Branch if greater (\$108 + \$1C = \$124 Hedef adres) R1, R1, R2 108 ADD 10C ADD . ⁷R3, R4, R2 Eğer dallanma gerçekleşirse bu komutların 110 STL/ \$00(R5), R2 atlanması gerekir. 114 LDL \$0A(R6), R1 124 STL \$00(R6), R2 BGT'nin hedefi Hatırlatma: Bcc koşullu dallanma komutları son ALU işleminde oluşan bayrak değerlerine göre davranırlar. Örneğin; BGT komutu, işaret "N" (Negative) ve taşma "V" (Overflow) bayraklarını değerlendirir.

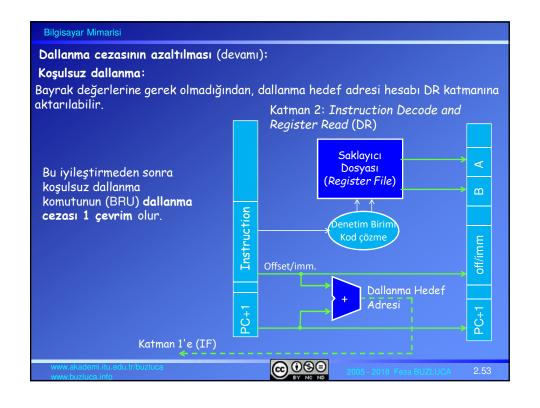
@ ⊕ ⊕ ⊕

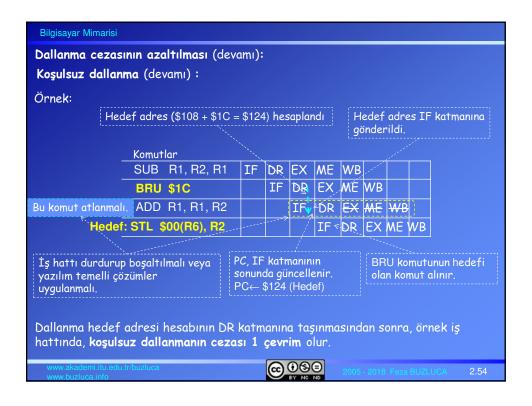


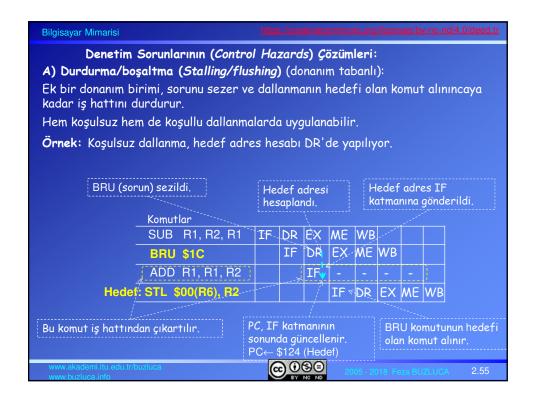


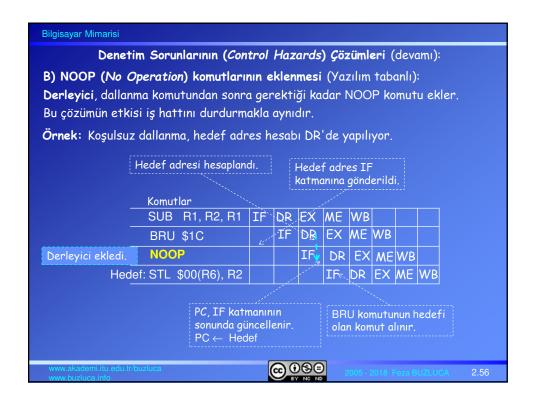


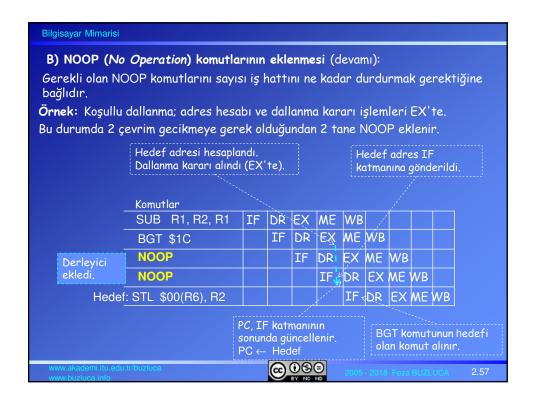


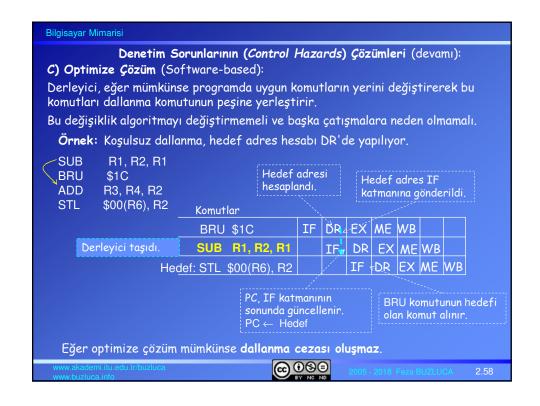


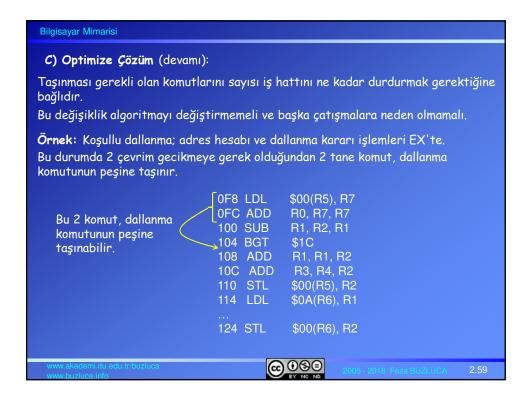












Komutların sırasını değiştirmek ile ilgili önemli noktalar:

Dallanmadan önce gelen gelen bir komut dallanmadan sonraya kaydırılabilir.

Dallanmanın koşulu veya hedef adresi kaydırılan komuta bağlı olmamalı.

Bu yöntem (eğer mümkünse) her zaman performansı arttırır (NOOP'a göre).

Özellikle koşullu dallanmalarda bu yöntem dikkatli uygulanmalı.

Dallanmanın bağlı olduğu koşulu belirleyen komut dallanmadan sonraya taşınamaz. Bu durumda NOOP eklenir.

Diğer seçenekler:

Derleyici taşımak üzere şu komutları seçebilir:

- Dallanmanın hedefinden (gidilecek yerden)
- Taşınan komut dallanma gerçekleşmese de çalışacaktır. Bu programı etkilememeli.
- Dallanma gerçekleşirse performans artar.
- Dallanma komutunun peşinden (dallanma olmazsa devam edilen kol)
- Taşınan komut dallanma gerçekleşse de çalışacaktır. Bu programı etkilememeli.
- Dallanma gerçekleşmezse performans artar.

www.akademi.itu.edu.tr/buzluca www.buzluca.info 005 - 2018 Feza BUZLUCA 2.60

Denetim Sorunlarının (Control Hazards) Çözümleri (devamı):

D) Dallanma Öngörüsü (Branch Prediction):

Hatırlatma: Dallanma komutları nedeniyle iş hattında iki temel problem oluşur.

 Dallanma komutunu hedef adresi iş hattının IF'den sonraki katmanlarında hesaplanır.

Bu nedenle, dallanma sonucu **hangi hedef komutun iş hattına alınacağı**, işlemci hedef adresi hesaplayana kadar **belli değildir**.

PC ← PC + offset

- a) Eğer adres hesabı EX katmanında yapılır ve sonuç EX/ME saklayıcılarından IF katmanına gönderilirse (yansı 2.30), dallanma cezası: 3 çevrim.
- b) Eğer adres hesabı EX katmanında yapılır ve sonuç doğrudan IF katmanına gönderilirse (yansı 2.51), dallanma cezası: 2 çevrim.
- c) Eğer adres hesabı DR katmanında yapılır ve sonuç doğrudan IF katmanına gönderilirse (yansı 2.53), dallanma cezası: 1 çevrim (sadece koşulsuz dallanma komutları için geçerlidir).

Hedef adresi önceden belirleyip bu sorunu çözmek için dallanma hedef tablosu (branch target table) kullanılır (yansı 2.64).

Dallanma hedef tablosu IF katmanında yer alan, dallanma komutlarının ve bu komutların dallanacağı hedeflerin adreslerini tutan bir cep bellektir (cache).

www.akademi.itu.edu.tr/buzluca www.buzluca.info



2005 2018 Foza BUZLLICA

2 61

Bilgisayar Mimarisi

Dallanma komutları nedeniyle iş hattında iki temel problem oluşur (devamı):

 Koşullu dallanma sorunu: Dallanmadan önceki komut yürütülünceye kadar bayrakların değeri belli olmadığından dallanmanın gerçekten olup olmayacağı belli değildir.

Dallanma olmazsa PC \leftarrow PC + 4 (örnek RISC işlemcisi için)

Dallanma olursa PC ← PC + offset

- a) Eğer dallanma karar lojiği ME katmanındaysa (EX'ten sonra) (yansı 2.30), dallanma cezası: 3 çevrim.
- b) Eğer dallanma karar lojiği EX katmanındaysa (yansı 2.51), dallanma cezası : 2 çevrim.

Bu problemi çözmek için **dallanma öngörü** (branch prediction) yöntemleri kullanılır.

Koşullu dallanma komutu ile karşılaşıldığında dallanma öngörüsü yöntemleri dallanmanın olup olmayacağını öngörmeye çalışırlar.

Öngörü sonucuna göre bellekteki bir sonraki komut veya dallanmanın hedefi olan komut iş hattına alınır.

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

D) Dallanma Öngörüsü (Branch Prediction) (devamı):

Koşullu dallanma komutu ile karşılaşıldığında dallanma öngörüsü yöntemleri dallanmanın olup olmayacağını öngörmeye çalışırlar.

Öngörü sonucuna göre bellekteki bir sonraki komut veya dallanmanın hedefi olan komut iş hattına alınır.

Eğer öngörü doğru çıkarsa dallanma cezası olmaz.

Öngörü yanlış olursa iş hattı durdurulur ve boşaltılır.

İki tür dallanma öngörüsü yöntemi vardır; statik ve dinamik.

Statik dallanma öngörüsü stratejileri:

- a) "Her zaman <u>dallanma yok</u>" öngörüsü: Her zaman dallanma olmayacağı öngörülür ve bellekte dallanmadan sonra gelen komut iş hattına alınır.
- b) "Her zaman <u>dallanma var</u>" öngörüsü : Her zaman dallanma olacağı öngörülür ve dallanmanın hedefi olan komut iş hattına alınır dallanma hedef tablosu gereklidir.

Programların davranışını inceleyen çalışmalar, koşullu dallanmaların %50'sinden fazlasında dallanmanın gerçekleştiğini göstermişlerdir.

Bu nedenle "her zaman dallanma var" öngörüsü performans açısından daha iyi sonuç vermektedir.

www.akademi.itu.edu.tr/buzluca www.buzluca.info



2005 - 2018 Feza BUZLUCA

2 63

Bilgisayar Mimarisi

D) Dallanma Öngörüsü (Branch Prediction) (devamı):

Önceden komut alma (Target Instruction prefetch): Dallanma hedef tablosu
"Her zaman dallanma var" stratejisi: Her zaman dallanmanın hedef komutu alınır.
Ancak dallanma adresi hesaplanmadan önce hedef komutun adresi belli değildir.
Dallanmanın hedef adresini daha önceden belirleyebilmek dallanma hedef tablosu (branch target table) kullanılır.

Dallanma hedef tablosu: Son çalışan belli sayıdaki dallanma komutunun adresleri ve son çalıştıklarında nereye gidildiği cep bellekte (cache memory) (bkz 6) tutulur. Son zamanlarda yürütülen her dallanma komutu için ayrı bir satır bulunmaktadır. Tutulan komut sayısı tablo boyutu ile sınırlıdır.

Tablo sayesinde hedef adres hesaplanmadan önce dallanma komutunun dallanacağı adresteki komutlara erişilebilir.

Programda en son calişan belli sayıldaki her dallanma komutu için bir satır vardır.

Www.akademi.itu.edu.tr/buzluca www.bızluca info

D) Dallanma Öngörüsü (Branch Prediction) (devamı):

Dinamik dallanma öngörüsü stratejileri:

Dinamik dallanma öngörüsü stratejileri o anda çalışan programdaki tüm koşullu dallanma komutlarının geçmişi ile ilgili istatistik tutarak dallanmanın olup olmayacağını öngörmeye çalışırlar.

Programdaki her koşullu dallanma komutu ile bir veya daha fazla sayıda **öngörü** biti (veya sayaç) (*prediction bits*) ilişkilendirilir.

Komutların geçmişi ile ilgili bilgi (daha önceki çalışmalarda dallanma olup olmadığı) sağlayan bu bitler bir dallanma geçmişi tablosunda (branch history table) tutulur (yansı 2.67).

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

2.65

Bilgisayar Mimarisi

1 bit dinamik dallanma öngörü yöntemi :

Her koşullu dallanma komutu için dallanma geçmişi tablosunda bir **öngörü biti** $(\mathbf{p_i})$ tutulur.

p_i , i. koşullu dallanma komutunun öngörü bitidir.

Öngörü biti, ilgili komutun son çalışmasında dallanma olup olmadığını gösterir.

Eğer komutun son çalışmasında dallanma olduysa bir sonraki çalışmasında da dallanma olacağı varsayılır.

Algoritma:

i. Koşullu dallanma komutunu al

Eğer (p_i = 0) ise öngörü: "dallanma YOK", bellekte sıradaki komutu al

Eğer (p_i = 1) ise öngörü: "dallanma VAR", dallanmanın hedefi olan komutu al

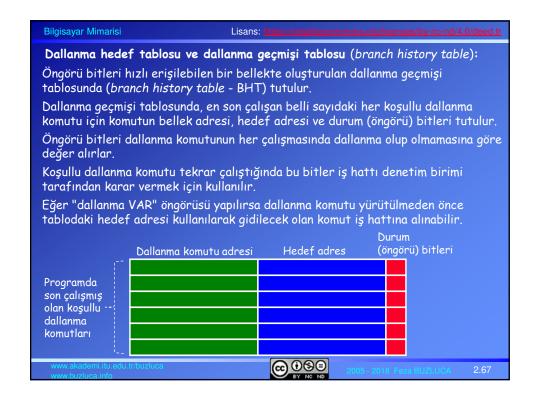
Eğer dallanma gerçekten olursa p_i ←1

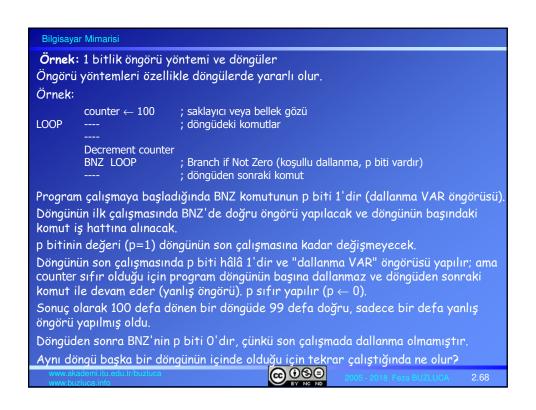
Eğer dallanma gerçekten olmazsa p_i ←0

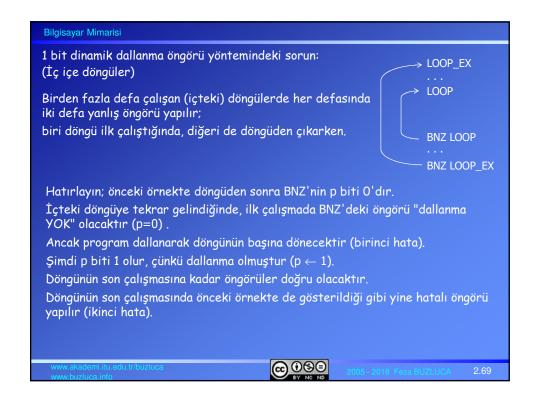
www.akademi.itu.edu.tr/buzluca

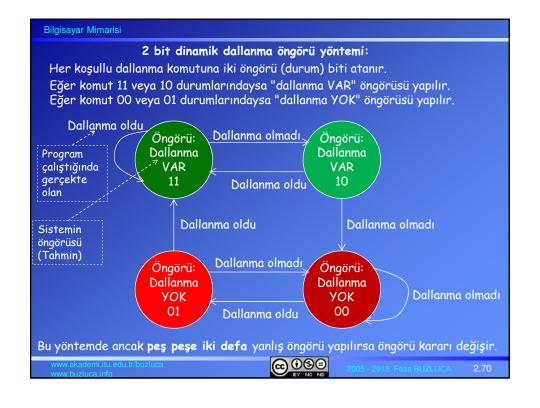


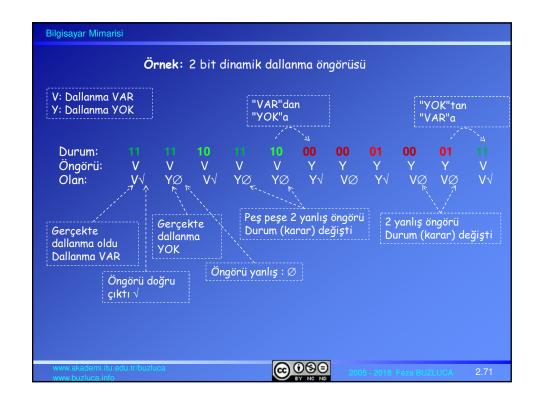
2005 - 2018 Feza BUZLUCA

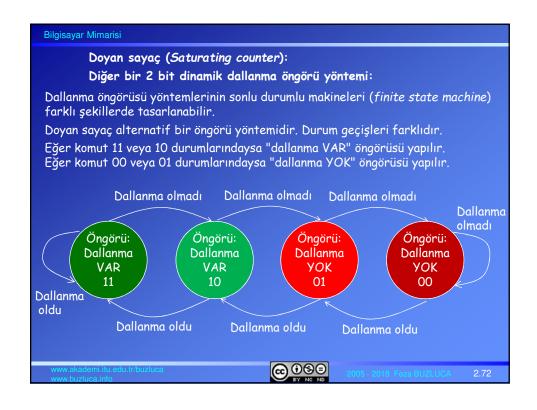












Bilgisayar Mimarisi Örnek: Problem: Bir MİB'te dallanma sorunlarını çözümünde donanım tabanlı yöntemlerin kullanıldığı bir iş hattı (pipeline) bulunmaktadır. Bu MİB'te aşağıda verilen ve iç içe iki döngü içeren kod parçası çalıştırılmaktadır. Counter1 ← 10 ---> LOOP1 ; Herhangi bir komut Counter2 ← 10 -> LOOP2 ; Herhangi bir komut ; Herhangi bir komut Counter2 ← Counter2 - 1 BNZ LOOP2 ; Sıfır değilse dallan (Branch if not zero) ; Döngüden sonraki komut Counter1 ← Counter1 - 1 BNZ LOOP1 ; Sıfır değilse dallan ; Döngüden sonraki komut Farklı dallanma öngörüsü yöntemlerinin kullanılması durumunda, yukarıda verilen kod parçasındaki iki dallanma komutunun (BNZ) yürütülmesinde oluşan doğru ve hatalı dallanma öngörülerinin sayılarını veriniz. Yanıtlarınızı kısaca açıklayınız. @099

Bilgisayar Mimarisi Çözüm: a. Statik öngörü i) Her zaman "dallanma var" BNZ LOOP1: Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur. Yanlıs: 1 Doğru: 9 BNZ LOOP2: Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur. Doğru: 10x9 = 90 Yanlış: 10x1 = 10 Doğru: 99 Yanlış: 11 Toplam: ii) Her zaman "dallanma yok" BNZ LOOP1: Sadece son yinelemede döngüden çıkarken doğru öngörü olur; diğer öngörüler yanlıştır. Doğru: 1 Yanlıs: 9 BNZ LOOP2: Sadece son yinelemede döngüden çıkarken doğru öngörü olur; diğer öngörüler yanlıştır. Doğru: 10x1 = 10 Yanlış: 10x9 = 90 Toplam: Doğru: 11 Yanlış: 99 @99

Çözüm (devamı):

b. Bir bitlik dinamik öngörü yöntemi

Dikkat: Her dallanma komutu için ayrı bir öngörü biti kullanılır (Yansılar 2.66, 2.67).

i) Başlangıç kararı "dallanma var"

BNZ LOOP1:

Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Doğru: 9 Yanlış: 1

BNZ LOOP2:

Döngünün ilk çalışmasında sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Döngüden çıkıldığında öngörü biti p "dallanma yok" olarak değişir. Bu nedenle döngünün 2.-10. çalışmalarında hem ilk hem de son yineleme de hatalı öngörü olur (Yansı 2.69).

Doğru: 9 + 9x8 = 81 Yanlış: 1+ 9x2 =19

Toplam: Doğru: 90 Yanlış: 20

www.akademi.itu.edu.tr/buzluca



2005 - 2018 Feza BUZLUCA

2.75

Bilgisayar Mimarisi

- b. Bir bitlik dinamik öngörü yöntemi (devamı):
- ii) Başlangıç kararı "dallanma yok"

BNZ LOOP1:

İlk ve son yinelemelerde yanlış öngörü olur; diğer öngörüler doğrudur.

Doğru: 8 Yanlış: 2

BNZ LOOP2:

İlk ve son yinelemelerde yanlış öngörü olur; diğer öngörüler doğrudur.

Doğru: 10x8 = 80 Yanlış: 10x2 = 20

Toplam: Doğru: 88 Yanlış: 22

www.akademi.itu.edu.tr/buziuca www.buziuca.info 2005 - 2018 Feza BUZLUCA

2.76

c. İki bitlik dinamik öngörü yöntemi:

i) Başlangıç kararı "dallanma var"

BNZ LOOP1: Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Yanlıs: 1 Doğru: 9

BNZ LOOP2: Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Doğru: 10x9 = 90 Yanlış: 10x1 = 10

Doğru: 99 Yanlış: 11 Toplam:

ii) Başlangıç kararı "dallanma yok"

BNZ LOOP1: Birinci, ikinci ve son yinelemelerde yanlış öngörü olur. Hatırlatma, bu yöntemde karar iki yanlış öngörü-den sonra değişir.

Yanlış: 3 Doğru: 7

BNZ LOOP2: Döngünün ilk çalışmasında; birinci, ikinci ve son yinelemelerde yanlış öngörü olur. Döngünün ilk çalışmasından sonra karar hala "dallanma var" şeklindedir. Bu nedenle, döngünün 2.-10. çalışmasında sadece son yinelemede hatalı öngörü olur. Doğru: 7+ 9x9 = 88 Yanlış: 3 + 9x1 = 12

Toplam: Doğru: 95 Yanlış: 15

@ **(9)** (9) (9) (9) (9)