

Comparacion de tecnologias CMOS y TTL

Santiago Alejandro Campos Mora¹, Juan Pablo Prieto Vergara¹, and Kevin
Santiago Vargas Ortiz¹

¹Universidad Nacional de Colombia

¹Facultad de ingenieria

*Equipo 2

1 Marco Teórico

En **Electrónica Digital**, las señales eléctricas se procesan mediante circuitos lógicos que operan según los principios del álgebra booleana. Estos circuitos realizan operaciones como adición, comparación y otras, lo que permite ejecutar tareas complejas de manera rápida y precisa.

Las tecnologías **TTL** (Transistor-Transistor Logic) y **CMOS** (Complementary Metal-Oxide-Semiconductor) son de las arquitecturas más utilizadas en la implementación de circuitos digitales. Ambas son fundamentales para el funcionamiento de la electrónica moderna, ya que permiten la creación de sistemas lógicos que procesan información de manera eficiente.

Comprender las diferencias entre **TTL** y **CMOS** es crucial al diseñar circuitos digitales. Cada tecnología presenta ventajas específicas que pueden ser aprovechadas según la aplicación. A continuación, se detallan conceptos clave para entender su funcionamiento:

1.1 Señales Lógicas

Las señales lógicas se representan mediante tensiones eléctricas que definen los estados binarios de “0” (bajo) y “1” (alto).

1.2 Tecnología TTL

La tecnología **TTL** es un método para la construcción de circuitos electrónicos digitales, donde los dispositivos de entrada y salida están basados en transistores bipolares.

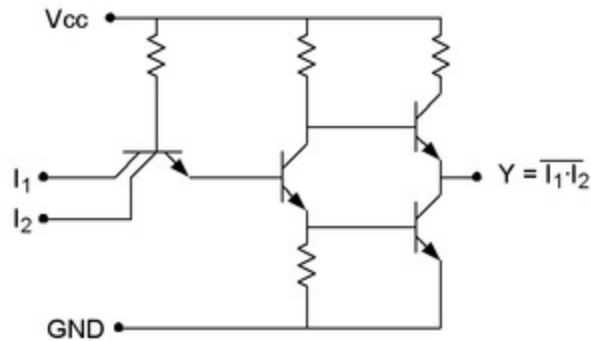


Figure 1: Características de la tecnología TTL. Fuente: Tecnología TTL - Blog de Alexdl8.

1.3 Tecnología CMOS

El **semiconductor complementario de óxido metálico (CMOS)** es una tecnología utilizada en circuitos digitales. Su aplicación más común es en la fabricación de compuertas lógicas debido a su alta eficiencia energética y su capacidad de operar a bajas tensiones.

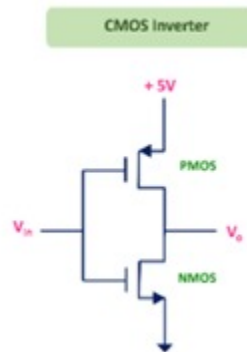


Figure 2: Representación de compuertas lógicas en tecnología CMOS. Fuente: CMOS Logic Gates Explained - All About Electronics.

1.4 Definición de Niveles de Tensión

- V_{IL} (*Input Low Voltage*): Nivel máximo de tensión que un circuito interpreta como un 0 lógico (bajo). Si la tensión de entrada es menor o igual a V_{IL} , el dispositivo reconoce la señal como baja.
- V_{IH} (*Input High Voltage*): Nivel mínimo de tensión que un circuito interpreta como un 1 lógico (alto). Si la tensión de entrada es mayor o igual a V_{IH} , el dispositivo reconoce la señal como alta.
- V_{OL} (*Output Low Voltage*): Nivel máximo de tensión en la salida cuando el circuito emite un 0 lógico (bajo).

- V_{OH} (*Output High Voltage*): Nivel mínimo de tensión en la salida cuando el circuito emite un 1 lógico (alto).

1.5 Compuerta Lógica NOT

La compuerta lógica **NOT**, también conocida como inversor, es un elemento fundamental en la electrónica digital. Su función es invertir el estado lógico de su entrada. Ejemplos de su comportamiento son:

- Entrada: **0** → Salida: **1**.
- Entrada: **1** → Salida: **0**.

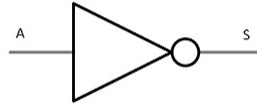


Figure 3: Símbolo de la compuerta lógica NOT. Fuente: Compuertas lógicas - Labobina de Tesla.

La compuerta lógica NOT es esencial para la construcción y optimización de circuitos digitales más complejos.

1.6 Tiempos de Respuesta

- **Tiempo de subida** (t_r): Tiempo necesario para que la salida pase de un nivel bajo a uno alto.
- **Tiempo de bajada** (t_f): Tiempo requerido para que la salida cambie de alto a bajo.
- **Retardo de propagación** (t_{PHL}): Retraso entre la señal de entrada y el cambio correspondiente en la salida.

1.7 Fan-in y Fan-out

- **Fan-in**: Número máximo de entradas que una compuerta puede manejar.
- **Fan-out**: Número máximo de dispositivos que pueden conectarse a la salida de una compuerta sin que la señal se degrade.

1.8 Potencia Consumida

El cálculo de la disipación de potencia es esencial para comparar las capacidades operativas entre las tecnologías **TTL** y **CMOS**. En términos de eficiencia, se considera que **CMOS** es más eficiente debido a su menor consumo de energía.

Existen dos tipos de potencia a considerar:

1. **Potencia estática:** Potencia disipada cuando el circuito no cambia de nivel lógico. Se calcula como:

$$P = V_{DD} \cdot I_{CC}$$

2. **Potencia dinámica:** Potencia disipada durante las transiciones entre niveles lógicos. Se calcula como:

$$P = n \cdot C_L \cdot V_{DD}^2 \cdot f$$

Donde:

- n : Número de transiciones por ciclo.
- C_L : Capacitancia de carga externa e interna.
- V_{DD} : Tensión de alimentación.
- f : Frecuencia de operación.

	Potencia estática	Potencia dinámica	Potencia total disipada
CD4069	50nW	0.375mW	$\approx 0.375\text{mW}$
74LS04	20mW	0.375mW	$\approx 20.375\text{mW}$

Table 1: Comparación de potencia estática, dinámica y total disipada entre CD4069 y 74LS04.

1.9 Oscilador en Anillo

Un **oscilador en anillo** es un circuito que genera una señal periódica sin necesidad de una entrada externa. Se construye conectando una serie de inversores en un bucle, y la oscilación se produce debido al retardo de propagación de cada inversor.

Características importantes de un oscilador en anillo:

- **Frecuencia de oscilación.**
- **Estabilidad**, que depende del número de etapas y la tecnología utilizada.

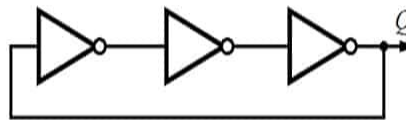


Figure 4: Representación de un oscilador en anillo. Fuente: Electrositio - ¿Qué es el oscilador de anillo?

Valores	CD4069UB	SN74LS04
VIH	Aprox. 3V (60% de VCC)	2V o más
VIL	Aprox. 1.5V (30% de VCC)	0.8V o menos
VOH	Cerca de VCC (aprox. 4.9V)	2.4V o más
VOL	Cercano a 0V	0.4V o menos

Table 2: Tabla de niveles de voltaje para el CD4069UB y SN74LS04.

2 Procedimiento

Para el desarrollo de este laboratorio se realizaron tres partes, cada una abarcando aspectos básicos para el entendimiento de cada tecnología. A continuación se expondrán tanto los procedimientos en el laboratorio como el trabajo previo a este traducido en simulaciones e investigación de conceptos:

Parte 1

- **Comparar las especificaciones técnicas de cada uno de los dispositivos mencionados (CD4069 Y 74LS04)**

Como trabajo previo a la práctica, se investigó sobre cada componente, encontrando su hoja de especificaciones y teniéndola en cuenta para los puntos posteriores descritos en este informe. Adicionalmente, especificaciones técnicas se exponen en el marco teórico, junto con la comparación entre estos dispositivos.

- **Determinar el circuito equivalente para cada uno de los dispositivos.**

Como trabajo previo, se simuló el circuito equivalente de cada dispositivo por medio del entorno Ltspice, Obteniendo la forma de onda esperada.

- **Circuito equivalente del CD4069:**

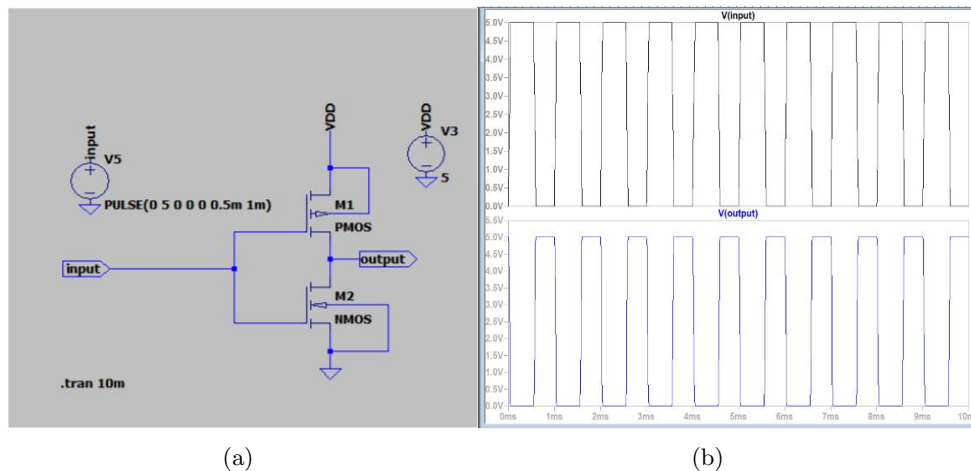


Figure 5: (a) Circuito equivalente del CD4069 con MOSFET (b) Forma de onda de entrada y salida

– Circuito equivalente del 74LS04:

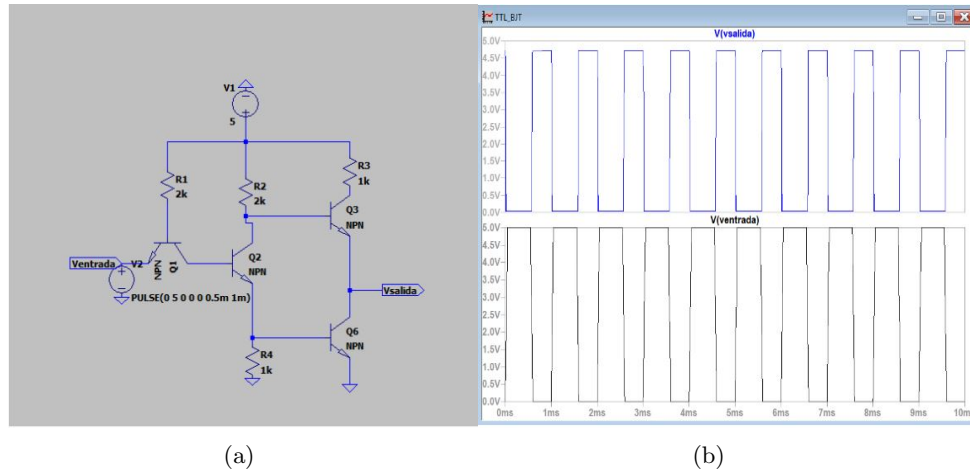


Figure 6: (a) Circuito equivalente del 74LS04 con BJT (b) Forma de onda de entrada y salida

Se aprecia como en ambos casos la señal de entrada (5v) es invertida a la salida. ¿Cual es la diferencia entonces entre un dispositivo y otro?

- **Aplicar una señal cuadrada de 1 KHz de tensión adecuada para medir: V_{out} vs V_{in} y a partir de estos gráficos Determinar V_{IH} , V_{IL} , V_{OH} , V_{OL}**

Tanto en simulacion como en el laboratorio, se aplico a ambos dispositivos una señal de 1Khz la cual resultaba en un periodo de 1ms. A partir de esta señal de entrada y la salida de la misma, se obtuvo la funcion de transferencia en cada dispositivo la cual permitio recopilar diferentes valores de tension caracteristicos de cada integrado. Los resultados para cada caso fueron los siguientes:

– **Funcion de transferencia en el CD4069:**

Como trabajo previo a la practica, se simulo la señal de entrada cuadrada de 1Khz, obteniendo asi la funcion de transferencia:

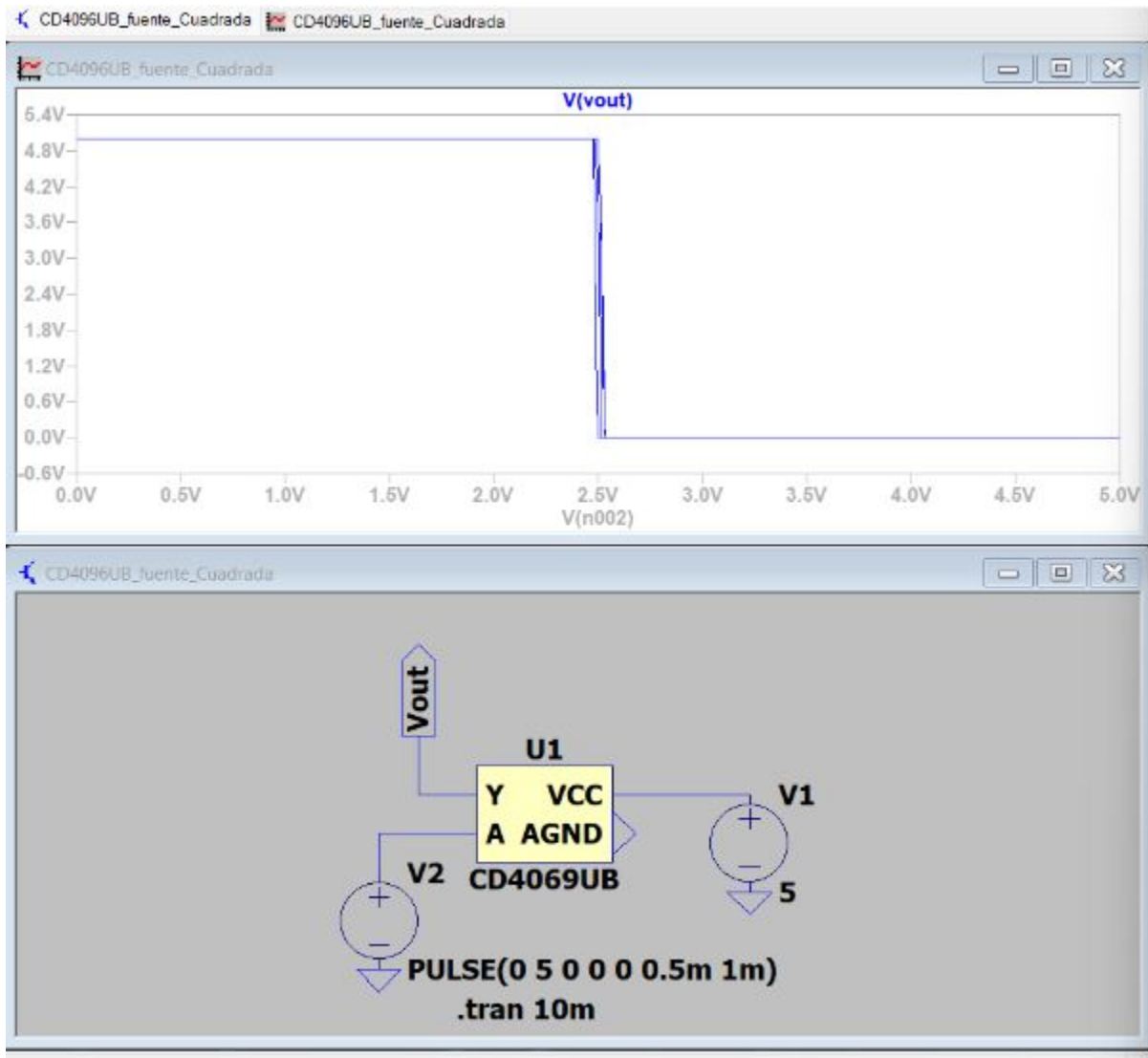


Figure 7: Simulacion de la funcion de transferencia obtenida del CD4069

Por otro lado, en el laboratorio se obtuvieron las siguientes señales del osciloscopio:

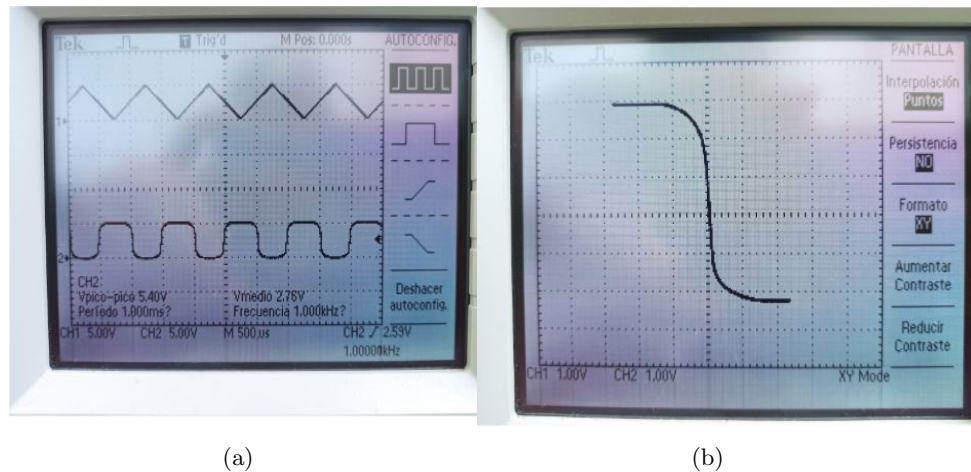


Figure 8: Resultados del montaje (a) señal de entrada y salida obtenida (b) Funcion de transferencia

Importante destacar como la señal de entrada es una onda triangular, la razon de esto se abordara en los analisis de resutados. Para los datos obtenidos en el osciloscopio es necesario usar una memoria USB, sin embargo por restricciones de tiempo no fue posible obtener dichos datos. Aun asi, autorizados por la docente encargada se pueden analizar los datos aproximados haciendo uso de los voltios por cuadro, que en este caso equivalen a 1V. La comparativa de datos entre simulacion y montaje se aprecia en la siguiente tabla:

Valores	Simulados [V]	Reales aproximados[V]
V_IH	2.464	2
V_IL	0	0
V_OH	4.908	5
V_OL	0	0

Table 3: Datos obtenidos de la simulacion y el montaje fisico para el CD4069

– **Funcion de transferencia en el 74LS04:**

Tambien se realizo la simulacion del circuito propuesto usando en este caso el 74LS04:

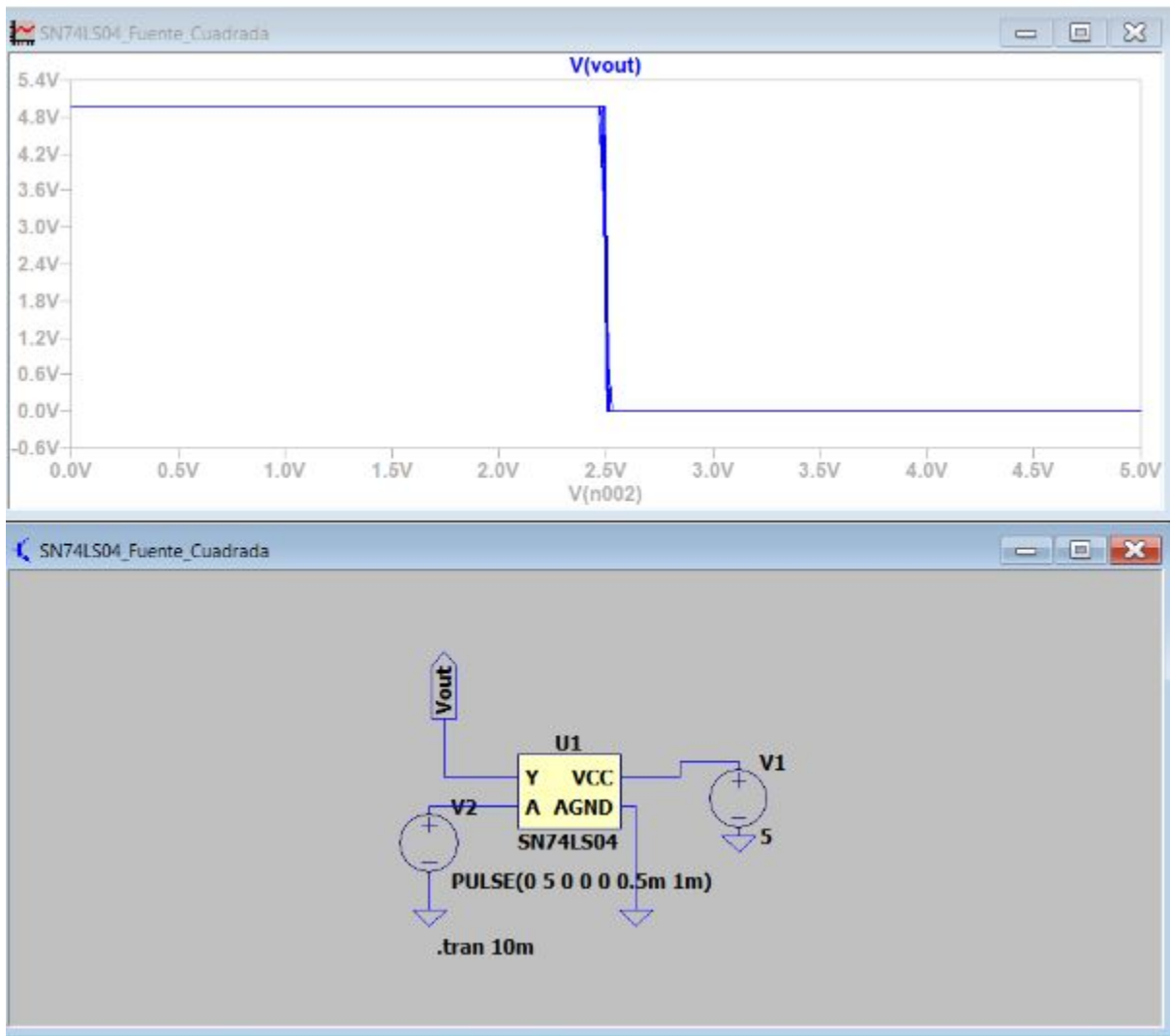
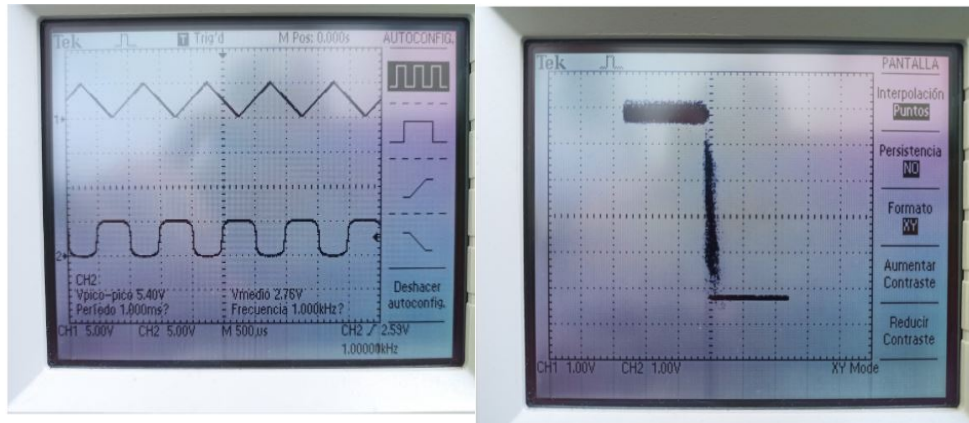


Figure 9: Simulación de la función de transferencia obtenida del 74LS04

Por otro lado, en el laboratorio se obtuvieron las siguientes señales del osciloscopio:



(a)

(b)

Figure 10: Resultados del montaje (a) señal de entrada y salida obtenida (b) Funcion de transferencia

La comparativa de datos entre simulacion y montaje se aprecia en la siguiente tabla:

Valores	Simulados [V]	Reales aproximados[V]
V_IH	2.481	2
V_IL	0	0
V_OH	3.52	3
V_OL	0.469	0

Table 4: Datos obtenidos de la simulacion y el montaje fisico para el 74LS04

- Medir el tiempo de subida (t_r), tiempo de bajada (t_f), tiempo de retardo (t_{phl} y t_{plh}), tiempo de almacenamiento para cada dispositivo.

- **Para el CD4069:** En la simulacion, haciendo uso del Spice directive .Meas, se mide el tiempo de subida en el 10% y el 90%, para luego restarlos y obtener el tiempo de subida Trise como se ve a continuación:

```
.meas tran vdd MAX V(output)
.meas tran t10 when V(output)=0.1*vdd cross 2
.meas tran t90 when V(output)=0.9*vdd cross 2
.meas Trise param t90-t10

vdd: MAX(v(output))=5 FROM 0 TO 0.003
t10: v(output)=0.1*vdd AT 0.00057508
t90: v(output)=0.9*vdd AT 0.000575255
trise: t90-t10=1.74886e-07
```

Figure 11: Simulacion del tiempo se subida para el CD4069

Para el tiempo de bajada T_{fall} , se realiza el mismo procedimiento pero restando el t_{10} - t_{90} , y midiendo desde otra posición usando un cross impar en nuestro caso:

```
.meas tran vdd MAX V(output)
.meas tran t10 when V(output)=0.1*vdd cross 3
.meas tran t90 when V(output)=0.9*vdd cross 3
.meas Tfall param t10-t90
```

```
vdd: MAX(v(output))=5 FROM 0 TO 0.003
t10: v(output)=0.1*vdd AT 0.00102523
t90: v(output)=0.9*vdd AT 0.00102502
tfall: t10-t90=2.14303e-07
```

Figure 12: Simulación del tiempo de bajada para el CD4069

Por otro lado, los datos obtenidos en la práctica:

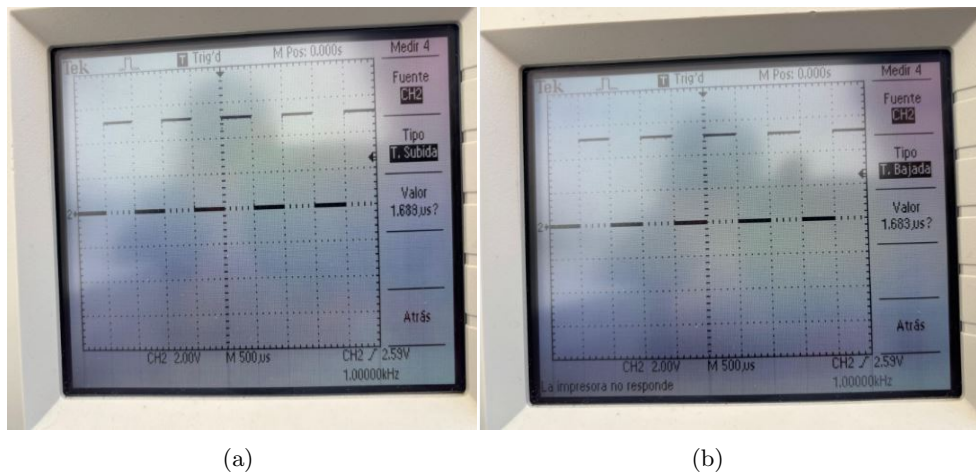


Figure 13: Resultados del montaje (a) Tiempo de subida $1.688\mu S$ (b) Tiempo de bajada $1.683\mu S$

– **Para el 74LS04:** Se realiza el mismo procedimiento para este integrado:

```
vdd: MAX(v(output))=4.97543 FROM 0 TO 0.003
t10: v(output)=0.1*vdd AT 0.000575002
t90: v(output)=0.9*vdd AT 0.000575008
trise: t90-t10=5.99351e-09
```

Figure 14: Simulación del tiempo de subida para el 74LS04

```

vdd: MAX(v(output))=4.97543 FROM 0 TO 0.003
t10: v(output)=0.1*vdd AT 0.00102513
t90: v(output)=0.9*vdd AT 0.00102451
tfall: t10-t90=6.242e-07

```

Figure 15: Simulacion del tiempo de bajada para el 74LS04

Parte 2

- **Determinar el fan-in y fan-out de cada uno de los dispositivos.**

Para hallar el Fan-out en la tecnología TTL, será necesario dividir la cantidad de corriente de salida (de nivel bajo o alto) entre la corriente de entrada (de nivel bajo o alto). Para el caso del CD4069, solo basta con dividir la corriente de salida alta o baja entre la corriente de entrada, sin embargo las divisiones dan como resultado números enormes (Se asume VDD= 5v):

$$\frac{I_{OL}}{I_n} = \frac{0.88mA}{1 \cdot 10^{-8}} = 88000 \quad (1)$$

Según este cálculo, la salida de una compuerta podría ser la entrada de 88000 compuertas a la vez, sin embargo, a nivel práctico este valor se ve limitado por varios factores que, en consenso, determinan el valor del Fan-out entre 10 y 50 (típicamente 50) esto asegura que la integridad de la señal no se vea comprometida.

Para el caso del 74LS04 ambas divisiones respectivamente dan como resultado 20:

$$\frac{I_{OL}}{I_{IL}} = \frac{8mA}{0.4mA} = 20 \quad (2)$$

$$\frac{I_{OH}}{I_{IH}} = \frac{0.4mA}{0.02mA} = 20 \quad (3)$$

Lo cual indica un valor razonable en el número de compuertas que puede manejar una salida.

- **Determinar la disipación de potencia.**

Haciendo uso de las formulas presentadas en el marco teorico, se obtuvieron los siguientes calculos

Dispositivo	Potencia estatica [nW]	Potencia dinamica [mW]	Potencia total disipada [mW]
CD4069	50	0.375	0.375
74LS04	20	0.375	20.375

Table 5: Calculos de potencia para cada dispositivo

- **Proponer e implementar un circuito de entrada y de salida para cada uno de los dispositivos teniendo en cuenta los parámetros de cada tecnología para observar**

el comportamiento del mismo.

Para esta parte del laboratorio no se realizo simulacion debido a que el circuiuto de entrada y salida era muy sencillo, pues contaba con un DIP switch en la entrada la cual daba un valor logico 1 o 0 y a la salida ese valor se invertia para prender o apagar un led:

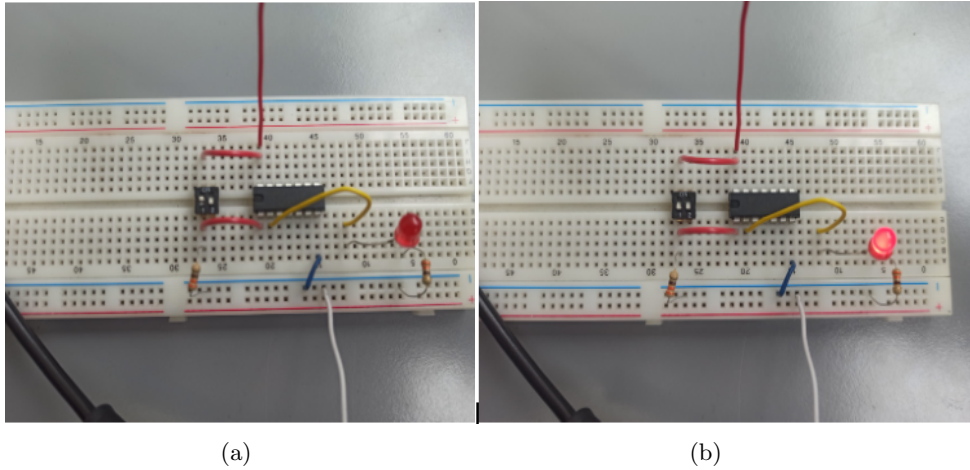


Figure 16: Circuito implementado para el CD4069 (a) Entrada 1, salida 0 (b) Entrada 0, salida 1

De forma analoga se realizo el mismo circuito solo que esta vez usando el 74LS04 para poder comparar tensiones y corrientes entre dispositivos:

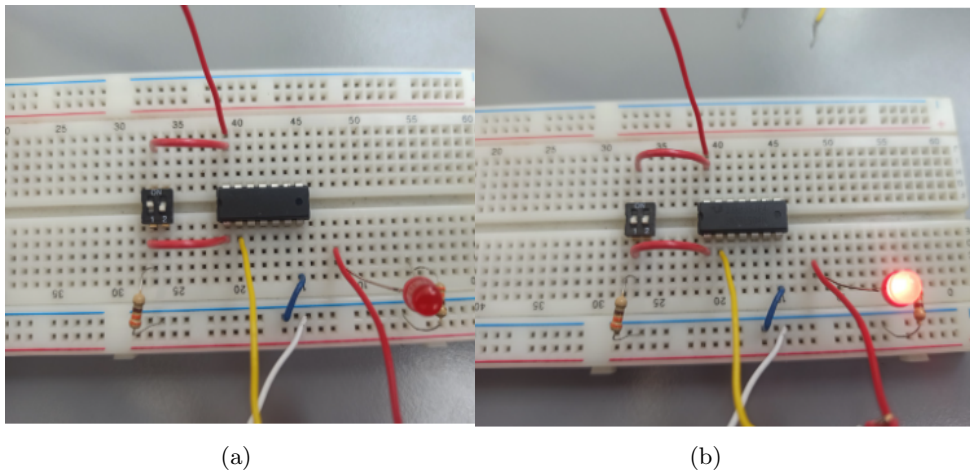


Figure 17: Circuito implementado para el 74LS04 (a) Entrada 1, salida 0 (b) Entrada 0, salida 1

Las tensiones y corrientes medidas sobre la carga para cada dispositivo son los mostrados en la tabla siguiente.

Dispositivo	Tension [V]	Corriente [mA]
CD4069	1,842	2,87
74LS04	1,916	9,04

Table 6: Comparativa de tension y corriente sobre la carga para cada dispositivo

Parte 3

- Monte dos osciladores diferentes en anillo con el negador CMOS. Observe de cada uno de ellos tanto la forma de onda como su frecuencia de oscilación y realice una comparación entre ambos osciladores según lo observado.

Como trabajo previo, se simuló el oscilador en anillo con el CD4069, obteniendo una grafica cuadrada bastante ideal:

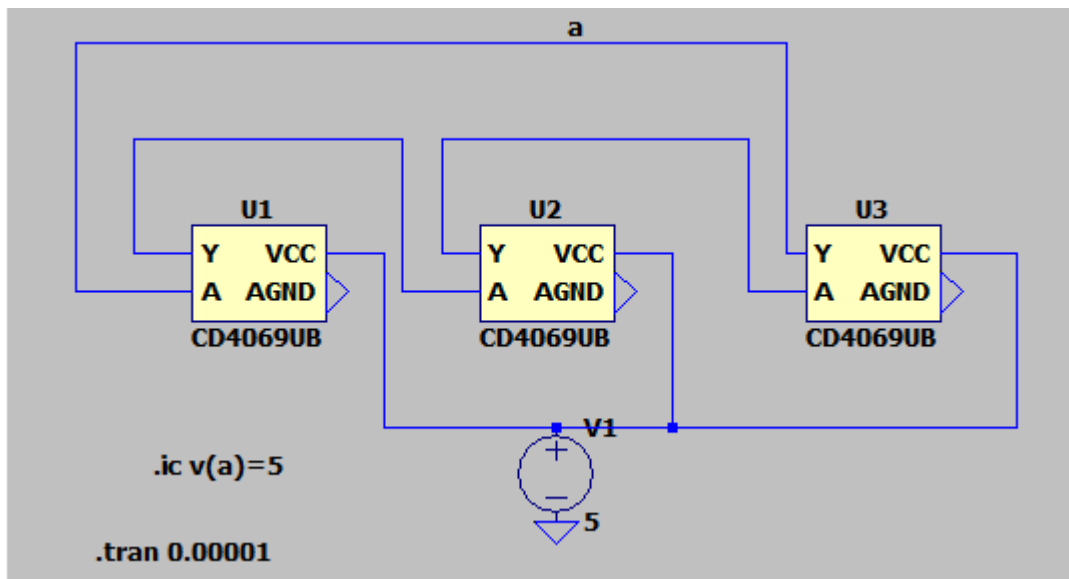


Figure 18: Simulacion del oscilador en anillo en LTspice

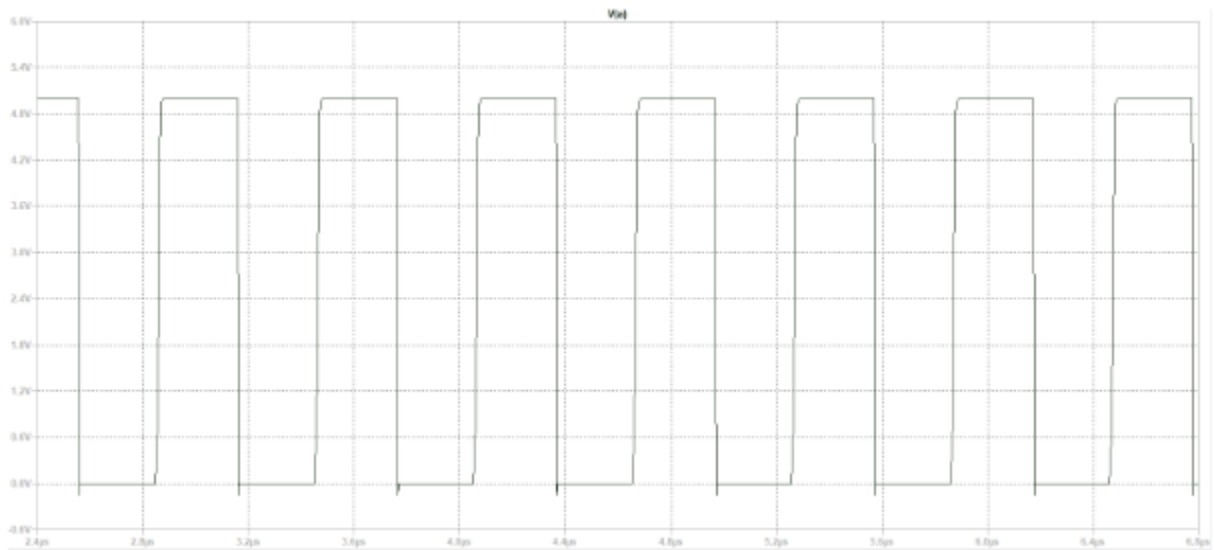


Figure 19: Forma de onda del simulador en anillo

Sin embargo, a la hora de montar esta simulacion en el laboratorio, el osciloscopio proporcionó la siguiente forma de onda:

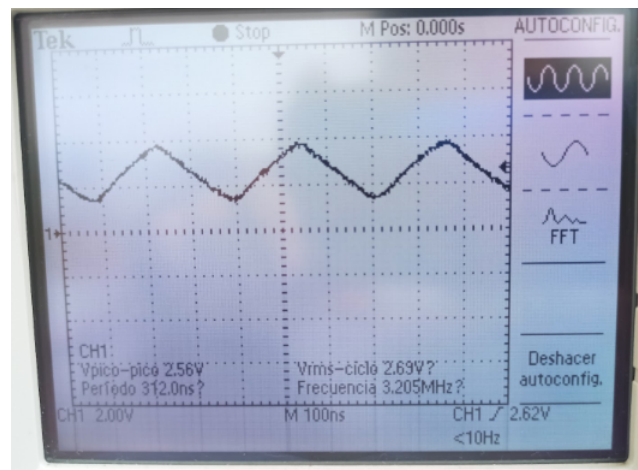


Figure 20: Forma de onda del oscilador en anillo sin resistencias ni capacitores

Se decidió entonces montar dos versiones del oscilador, cada una con diferentes valores de resistencia (aunque con mismo valor en cada etapa) El primer oscilador montado fue uno con resistencias de 330Ω en cada etapa, obteniendo la siguiente función de onda:

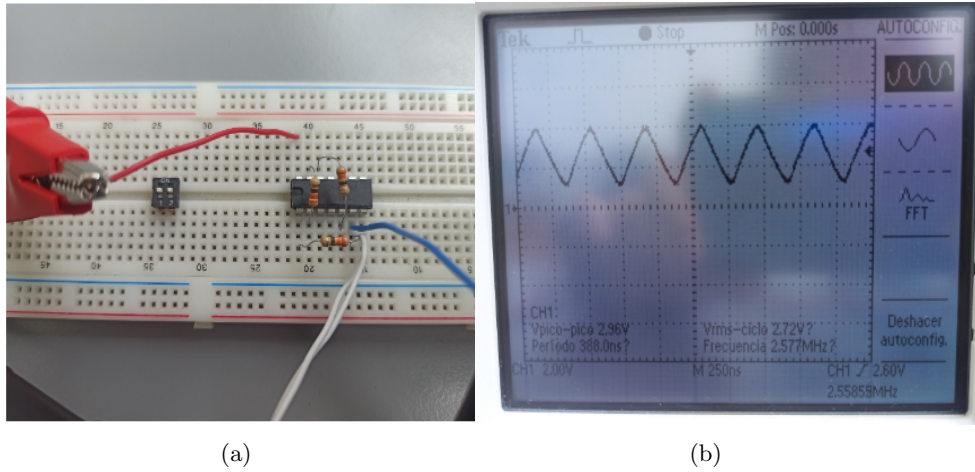


Figure 21: Oscilador en anillo con resistencias de 330 (a) montaje de circuito (b) forma de onda obtenida

Para la segunda version, se decidio utilizar resistencias de valor mas alto, siendo de 20KΩ en cada etapa, obteniendo lo siguiente:

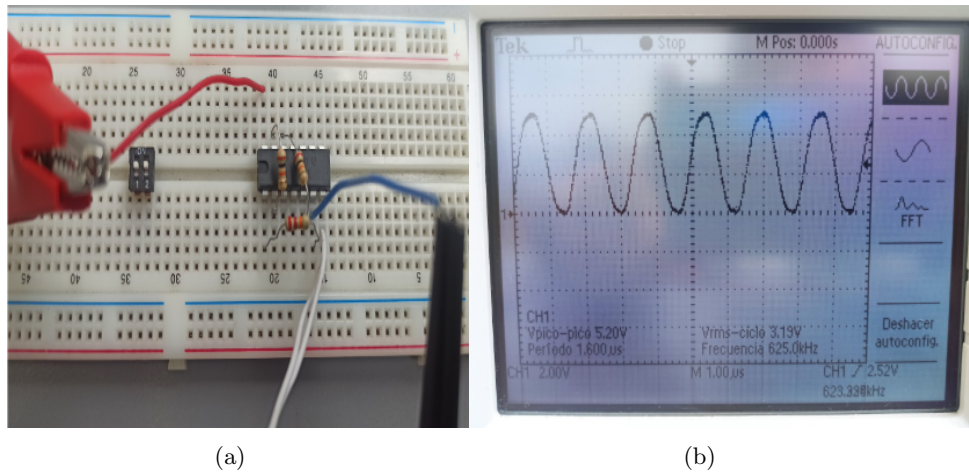


Figure 22: Oscilador en anillo con resistencias de 20k (a) Montaje de circuito (b) forma de onda obtenida

De estos resultados es posible sacar varias conclusiones las cuales seran abordadas con detalle en los analisis de resultados.

3 Analisis de resultados

Desde la perspectiva de la ingeniería electrónica, el análisis de los resultados obtenidos en el laboratorio es fundamental para comprender el comportamiento de los circuitos digitales y sus componentes.

En este caso, se trabajó con dos tecnologías: TTL (Transistor-Transistor Logic) y CMOS (Complementary Metal-Oxide-Semiconductor), lo que permitió observar diferencias significativas en su funcionamiento.

Uno de los aspectos más relevantes fue la comparación de las funciones de transferencia entre el CD4069 y el 74LS04. Los resultados mostraron que, aunque ambos dispositivos cumplen con las especificaciones básicas, existen variaciones en los niveles de voltaje de entrada y salida. Por ejemplo, el CD4069 presentó un voltaje de salida alto (V_{OH}) de 3.52V en comparación con los 4.908V del 74LS04, lo que indica una menor eficiencia en la conversión de señales en el primero. Esta diferencia puede influir en el diseño de circuitos donde se requiere una mayor precisión en los niveles lógicos.

Además, se midieron los tiempos de respuesta, como el tiempo de subida (t_r) y el tiempo de bajada (t_f), que son críticos para aplicaciones de alta velocidad. Los resultados mostraron que el CD4069 tiene un tiempo de subida más prolongado, lo que podría limitar su uso en aplicaciones que requieren respuestas rápidas. Este análisis es crucial para los ingenieros al seleccionar componentes para circuitos específicos, ya que la elección de la tecnología puede afectar el rendimiento general del sistema.

Otro punto importante fue la medición del fan-in y fan-out de cada dispositivo. El fan-out del 74LS04 fue de 20, lo que permite conectar múltiples dispositivos sin degradar la señal, mientras que el CD4069 mostró un fan-out teórico extremadamente alto, aunque en la práctica se limita a un rango más conservador. Esto resalta la importancia de considerar no solo las especificaciones teóricas, sino también las limitaciones prácticas al diseñar circuitos complejos.

4 Conclusiones

1. **Importancia de la Medición Precisa:** La práctica resaltó la necesidad de realizar mediciones precisas y continuas en los componentes antes de ensamblar un circuito. Se observó que un componente dañado, como el negador TTL, puede llevar a errores en el funcionamiento del circuito, lo que subraya la importancia de verificar la integridad de los componentes para evitar confusiones durante el análisis de resultados.
2. **Diferencias en Comportamiento de Tecnologías:** A través de la comparación entre el CD4069 y el 74LS04, se evidenció que las diferencias en las características eléctricas, como los niveles de voltaje de salida y los tiempos de respuesta, son cruciales para la selección de componentes en el diseño de circuitos. Esto implica que la elección de la tecnología adecuada puede influir significativamente en el rendimiento del circuito, especialmente en aplicaciones que requieren alta velocidad y precisión.
3. **Relevancia del Fan-Out en el Diseño de Circuitos:** El análisis del fan-out de los dispositivos mostró que el 74LS04 permite conectar múltiples dispositivos sin degradar la señal, lo que es esencial en circuitos complejos. Esta característica debe ser considerada en el diseño de sistemas digitales, ya que un fan-out inadecuado puede resultar en fallos de comunicación entre componentes, afectando la funcionalidad del circuito.

5 Referencias

1. S. A. Campos Mora, J. P. Prieto Vergara, y K. S. Vargas Ortiz, *Comparación de tecnologías CMOS y TTL*, Universidad Nacional de Colombia, Facultad de Ingeniería, Informe de laboratorio, 2023.
2. *Tecnología TTL*, Blog de Alexdl8, acceso: Octubre 2023.
3. *CMOS Logic Gates Explained*, All About Electronics, acceso: Octubre 2023.
4. *Digital Electronics: Principles and Applications*, R. L. Tokheim, McGraw-Hill, 2018.