שם הפרויקט:Internal Logic Analyzer

**מבוא:**

יצרניות ה- FPGA-ים מספקות כלי למטרת DEBUG במעבדה, הקרוי Logic Analyzer, המאפשר הקלטה של מידע פנימי ב- FPGA והצגתו למשתמש. הכלי בנוי מחבילת חומרה, וחבילת תוכנה.

החלק החומרתי נכנס לקוד של ה- FPGA וכולל זיכרונות לאחסון המידע המוקלט, לוגיקה לשינוי קונפיגורציה (לדוגמא: סוג ה- Trigger, לדוגמא: פעיל בשינוי מ- '0' ל- '1'), לוגיקה לזיהוי נעילה של ה- Trigger הרצוי ולוגיקה לשליחת המידע המוקלט לתוכנה.

החלק התוכנתי כולל GUI, המאפשר לבחור את סוג ה- Trigger להקלטה, מיקום ה- Trigger ביחס למידע המוקלט, הצגה נוחה של שמות הסיגנלים המוקלטים והצגה של תוצאות ההקלטה, המגיעות מהחומרה, למשתמש.

הכלי של יצרנית ה- FPGA-ים, ALTERA, נקרא SignalTap. הכלי של יצרנית ה- FPGA-ים, XILINX, נקרא ChipScope.

**מטרת הפרויקט:**

בניית Logic Analyzer פנימי ל- FPGA, בלתי תלוי ביצרן ה- FPGA. החלק החומרתי יכלול בניית מערכת ב- VHDL, המאפשרת הקלטה של הסיגנלים הרצויים ע"פ קונפיגורציה ושליחת המידע המוקלט חזרה למשתמש. החלק התוכנתי יכלול בניית GUI המאפשר שינוי קונפיגורציה והצגת המידע המוקלט למשתמש. בנוסף, תבנה מערכת תומכת המאפשרת בדיקה של המימוש במעבדה.

ארכיטקטורת העל

**דרישות הפרויקט:**

* כלי ה- Logic Analyzer יהיה בעל תכונות המאפשרות:
  + בחירת סוג ה- Trigger: שינוי מ- '0' ל- '1' (rise), fall, '0', '1'.
  + בחירת מיקום ה- Trigger ביחס למידע המוקלט (באמצע, בהתחלה, בסוף...).
  + קביעת כמות הסיגנלים להקלטה.
  + קביעת עומק ההקלטה (זמן ההקלטה).
  + שמירת וטעינת settings של פרויקט.
  + שינוי שמות הסיגנלים המוצגים.
  + שמירת המידע המוקלט לקובץ והצגתו באמצעות waveform בכלי סימולציה (ב- Modelsim).
  + שימוש ב- Resources (זכרונות ולוגיקה) בלתי תלויים בסוג ה- FPGA.
  + אופציונאלי: הגדרת Trigger-ים חכמים, כמו Trigger מקונן (sequence של תנאים), Trigger הכולל השוואות לוגיות (greater than, לדוגמא).
* כל הבלוקים ב- FPGA יקושרו ביניהם באמצעות ממשק אחיד – Protocol Wishbone.
* הממשק ביו החומרה ל- GUI ולתוכנה יהיה באמצעות פרוטוקול UART.
* בניית מערכת תומכת, הכוללת חומרה ותוכנה, המאפשרת הזרקת חבילות מידע, המייצגות סצנות שונות של סיגנלים להקלטה ל- FPGA, קבלת מענה ממנו בנוגע למידע המוקלט והשוואה ביחס למצופה.

דרישות קדם: תכן לוגי.

היקף הפרויקט: חד-סמסטריאלי, עם אפשרות הרחבה לדו-סמסטריאלי.

מנחה: משה פוריאן, דוא"ל: [moshe.porian@elbitsystems.com](mailto:moshe.porian@elbitsystems.com), [smoshpo@gmail.com](mailto:smoshpo@gmail.com)