

TI-Labor Security Board

Der SN74LVC245ADW ist ein zentraler Baustein auf dem TI Security Board (siehe Schaltplan)

SN74LVC245ADW

Der SN74LVC245A ist designed für eine asynchrone Kommunikation zwischen zwei Bussen, in unserem Fall zwischen TI-Board und FPGA.

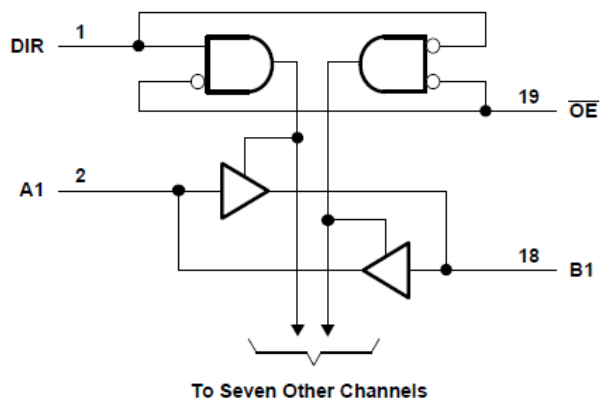
Die Datenrichtung zwischen TI-Board zum FPGA oder vom FPGA zum TI-Board hängt vom logischen Wert an dem PIN Dir (Schaltplan: T!/R) ab.

Der Output Enable (!OE) Pin kann dafür genutzt werden, das die beiden Boards voneinander isoliert sind.

FUNCTION TABLE

INPUTS		OPERATION
OE	DIR	
L	L	B data to A bus
L	H	A data to B bus
H	X	Isolation

LOGIC DIAGRAM (POSITIVE LOGIC)



Die Richtung DIR (T!/R) kann per Jumper fest in die eine oder andere Richtung gestellt werden. Die Richtung kann aber auch dynamisch vom TI-Board eingestellt werden.

Einstellungen der Jumper J1-J5

Jumper Stellung	Wert an T!/R	Beschreibung
1	dynamisch	Vom TI-Board einstellbar
2	GND	Arm => FPGA
3	Vcc	FPGA => Arm

TI-Labor Security Board

Außerdem muss der !OE auf Low stehen, damit eine Kommunikation statt finden kann.

Stehen die Jumper J6-J10 auf 1, dann wird die !OE Ansteuerung auf Hight gesetzt und die Boards sind entkoppelt.

Nur bei der Jumper Stellung 2 ist eine Kommunikation möglich.

Einstellungen der Jumper J6-J10

Jumper Stellung	Wert	Beschreibung
1	Vcc	!OE steht auf high => Die Boards sind entkoppelt.
2	siehe unten	Abhängig von den Schaltern auf dem Board und der Versorgungsspannung der Boards ist eine Kommunikation möglich

unter der Vorraussetzung das der entsprechende Jumper (J6-J10) auf 2 steht				
Schalter steht auf 3State On	Button 3State On ist gedrückt	FPGA Pin a45 des FX2-100 connectors	Port2 Bit13 des TI-Boards	!OE
1	X	X	X	1
0	1	X	X	1
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0

