

BİL361 – Bilgisayar Mimarisi ve Organizasyonu

2015-2016 Bahar Dönemi

ÖDEV 2

Son Teslim Tarihi/Saati: 26.02.2015/23:59

Uyarı: Bu ödevdeki soruları öğrenciler kişisel çabalarıyla cevaplamalıdır. Grup halinde ödev hazırlanması, çözümlerin tamamen veya kısmi olarak dersi alan veya almayan başka herhangi biri tarafından yapılması durumunda, bu öğrenciler ödevde kopya çekmiş sayılacak ve gerekli işlemler yapılacaktır.

Ödev Teslim Şekli: Sadece kendi oluşturduğunuz dijital ortamdaki dosyaları “.zip” veya “.rar” şeklinde sıkıştırarak hhassan@etu.edu.tr adresine e-posta ile gönderin. Kağıt-kalem kullanarak yaptığınız çözümleri tarayarak (veya fotoğraf çekerek) sıkıştıracağınız dosyalara ekleyebilir, veya TM-217'ye elden teslim edebilirsiniz. E-postaya ad-soyad ve numaranızı yazmayı lütfen unutmayın.

1- [25 puan] İşlemci Tasarımı

Aşağıdaki verilen K-73 buyruk kümesini gerçekleyen tek vuruşluk işlemciyi tasarlayın. Tasarımınızı üst seviye modüller (yazmaç öbeği, bellek, Aritmetik Mantık birimi, gibi) şeklinde çizip, denetim sinyallerinin tablosunu oluşturun.

K-73 Buyruk Kümesi Mimarisi

- Tüm buyruklar 16-bitliktir.
- Toplam 16 adet 16-bitlik genel amaçlı yazmaç vardır.
- 0 numaralı genel amaçlı yazmaç, program sayacı olarak kullanılır. Program sayacının gösterdiği adresten buyruk çekildiği zaman, program sayacı otomatik olarak **her durumda** 2 artırılır. Program sayacını değiştiren buyruklar, bu 2 artırılmış değer üzerinden işlem yaparlar.
- Bellekte bayt'lar adreslenir.
- Buyrukların alabildiği anlık değerlerin bit genişlikleri, aşağıdaki tabloda parantez içinde verilmiştir.
- Buyruk kümesinde şu buyruklar tanımlıdır:

Buyruk	Açıklama
movi rX, Anlık	rX = işaretleGenişlet(Anlık(8))
Mov rX, rY	rx = rY
Accife rX, rY, rZ	(Accumulate If Equal) (rY == rZ) ise rX += rY
Accifg rX, rY, rZ	(Accumulate If Greater) (rY > rZ) ise rX += rY
Add rX, rY, rZ	rX = rY + rZ
Sub rX, rY, rZ	rX = rY - rZ
Load rX, [rY]	rX = Bellek[rY]
Store [rX], rY	Bellek[rX] = rY

2- [115 puan] Verilog ile İşlemci Gerçekleme

a) [50 Puan] İlk soruda tasarladığınız tek vuruşluk işlemciyi Verilog Donanım Tanımlama dilini kullanarak gerçekleyin. Kodunuzda, size ödev içeriğinde hazır olarak verilen “YazmacObegi.v” ve “Bellek.v” modüllerini kullanın. Size verilen bu yazmaç öbeğinde, yazmaçlar aynı çevrim içerisinde okunmakta ve yazmaçlara verilen bir sonraki çevrimde yazılmış olmaktadır. Bellek modülü ise “ready” çıkışı mantık-1 olduğu zaman okuma veya yazma isteği kabul etmektedir. Okuma isteği yanıtlandığında “read_valid” çıkışı mantık-1 olmaktadır. Belleğin “Ready” çıkışı mantık-1 olduğu her çevrimde bir yazma isteği gönderilebilir.

b) [25 Puan] Aşağıdaki üst seviye dilde yazılmış programı, K-73 buyruk kümesini kullanarak çevirici dilinde (assembly) yazın. Programın başlangıcında, I ve A dizilerinin başlangıç adreslerinin sırasıyla r1 ve r2 yazmaçlarında tutulduğunu kabul edin. Benzer biçimde, M ve N değerlerinin de başlangıçta r3 ve r4 yazmaçlarında saklandığını kabul edin.

```
/* I ve A sırasıyla M ve N boyutunda sayma sayısı (short int) (16-bit) biçiminde de?er
saklayan birer dizidir.*/

short sum = 0;
for(short i = 0; i < M; i++){
    if(i <= M/4) sum += A[N - I[i] - 1];
    else sum += A[I[i]];
}
```

c) [40 Puan] (b) şıkında yazış olduğunuz assembly kodunu makine koduna çevirip, (a) şıkında gerçeklemiş olduğunuz işlemci üzerinde, simülasyon seviyesinde çalıştırın. Bunun için uygun bir testbench yazmanız gerekecektir. Bu testbench'te M ve N değerlerini “localparam” anahtar kelimesini (keyword) kullanarak tanımlayın. Sorudan tam puan alabilmek için, simülasyonunuz farklı M ve N değerleri için doğru çalışır durumda olmalıdır.

NOT: Verilog ile ilgili kısımları Xilinx ISE 14.7 yazılımını kullanarak yapabilirsiniz. Yazılımın kurulum dosyalarına okul içerisinden “10.5.147.210/bil264l” adresinden erişebilir ve hızlıca indirebilirsiniz. Kurulum ile ilgili yardımcı döküman olarak http://www.kasirgalabs.com/wp-content/uploads/2015/05/ise_setup_tutorial2015.pdf adresine bakabilirsiniz.